

MICRO



SYSTEMES

MICROPROCESSEURS/MICRO-ORDINATEURS/INFORMATIQUE APPLIQUÉE

N° 3 Bimestriel - Janvier/Février 1979

10F



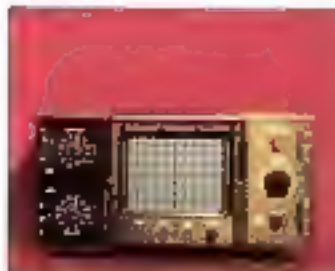
**"DU MICROPROCESSEUR AU MICRO-ORDINATEUR"
FORMER 1000 PERSONNES EN UN JOUR ?**

Chez PENTASONIC

6 mois de crédit gratuit sur les oscilloscopes.



D 81 A



D 1010



D 65



D 67 A



HM 41277

TELEQUIPMENT

5 à 8 MHz

Dimensions 26 x 16 x 37 cm. Tube Ø x 10 cm.
Grande luminosité. Ampli vertical.
Bande pass. 0 à 5 MHz.

1700 F

2820 F

4854 F

7680 F

2920 F

3231 F

3880 F

4464 F

D 81 A, Double trace 10 MHz
Surface utile de l'écran: 8 x 10 cm.
Bande passante: 10 MHz à 10 MHz/cm.

D 65, Double trace 15 MHz
Surface utile de l'écran: 8 x 10 cm.
Bande passante: 15 MHz à 10 MHz/cm.

D 67 A, Double trace 2 x 25 MHz
Sensibilité 50 V/cm. Double base de temps.
Balayage retardé. Déclenchement: normal.
AC, DC, TV ligne en forme, automatique.
HF-REJ.

NOUVELLE GAMME "D 1000"

D 1010 - Double trace 10 MHz
5 mV à 20 V/cm. Tension max 500 V. Balayage
0,2 à 10 MHz/cm. 40 ns en 50.

D 1011 - double trace 10 MHz
version plus performante du D 1010
mêmes caractéristiques principales identiques.

D 1013 - Double trace 10 MHz
5 mV à 20 V/cm. Tension max 500 V. Balayage
0,2 à 10 MHz/cm. 40 ns en 50.

D 1016 - Double trace 16 MHz
version plus performante du D 1010
mêmes caractéristiques principales identiques.

Les 4 appareils de cette nouvelle gamme ont en
commun de posséder une technique avancée, garantissant
une grande précision d'emploi. Ils possèdent un
verrouillage adapté à l'emplacement, un dépan-
nage TV à la fabrication et un empilement sûr.

HAMEG

HM 307

Simple trace DC - 10 MHz (-3 dB)
Entrée à 10 positions à 5 V
5 mV/cm - 20 V/cm

HM 312 Double trace 2 x 10 MHz
Sensibilité 5 mV/cm à 25 V/cm
Déclenchement LRS - Tube Ø x 10 cm.

HM 41277 Double trace 2 x 15 MHz
Tube Ø x 10 cm. AMPLIFICATEUR VERTICAL.
Bande passante DC à 15 MHz (-3 dB) à
30 MHz (-6 dB). Sensibilité 5 mV/cm - 50 V/cm.
Balayage retardé.

HM 50277 Nouvelle double trace 2 x 40 MHz
2 canaux DC à 40 MHz ligne à retard
Sensib. 5 mV/cm - 20 V/cm
Regl. auto
Dim. Ø x 10 cm. Grille lumineuse.

SONDÉS OSCILLOSCOPES
Cumulation X-Y-KO sur la sonde. Prix... 182 F

LEADER

L 80 108, Double trace 2 x 20 MHz.
10 mV/cm. Soustraction de trace XY.
Base de temps 0,5 µs à 200 ms/cm.

VOC

VOC 6, Double trace 16 MHz.
Bandes passantes: DC de 15 MHz (-3 dB)
AC de 2 x 15 MHz (-3 dB).

CREDIT IMMEDIAT



L'expédition de nos appareils n'est pas gratuite, mais :

- ils voyagent aux risques et périls de PCH TAGSOM.

- ils ne sont pas assurés par la poste, ni par
10,5 M.C.F., ni par un transporteur
ils sont assurés. Si un des nôtres supé-
rieurs présente à l'arrivée l'incident avec le
transporteur le numéro défaut d'aspect
il vous sera immédiatement changé à nos
trous.

EMBALLAGE - TRANSPORT - ASSURANCE
En contre-remboursement, T&F -
Avec chèque à la commande, E3F.



☎ 524-23-16

SUR LE PONT DE GRENELLE

5, rue Maurice-Bourdet - 75016 PARIS

A 50 mètres de la Métro station La Bastille

Autobus 30-72 (ARRONDISSEMENT DE L'EST) METRO: Charles-Michel

☎ 331-56-46

AUX GOBELINS

10 boulevard Arago - 75013 PARIS

Métro: Gobelins

PENTA-MAGAZINE

**TOUS RENSEIGNEMENTS
MICROPROCESSEURS
RIVE DROITE 524.23.16
RIVE GAUCHE 331.56.46
OU SUR PLACE**

Le "NUMÉRO 1" ou l'anti-gadget : MKII MOTOROLA



Le fan de nouvelles qu'il est à la base de son MICROLOG. A suifié à le considérer comme l'un des systèmes les plus simples, les plus performants, mais surtout, l'un des plus faciles à utiliser.

Il existe des microprocesseurs plus puissants mais, à notre avis, aucun de plus sympathique. Avec sa facilité d'emploi, un grand confort d'utilisation et l'absence, sous bénéfice d'un service après-vente dédié de MOTOROLA.

La simplicité du MK II, outre l'absence

Editorial

Nous sommes anti-trust !

PENTASONIC est une association de techniciens. Nous avons ouvert un second point de vente pour le rester. Dans chaque magasin, vous trouverez une équipe légère travaillant selon ses propres méthodes, car nous sommes certains de vous apporter un meilleur service en prenant des voies concurrentes.

Il est d'être le premier million d'un système puissant capable de gérer télétype, voix et floppy, d'être extensible grâce à ses autres interfaces... qui existent !

Le MK II c'est l'anti-gadget des systèmes de développement.

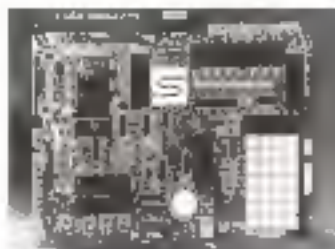
MK II avec module d'interface en français.



L'OUTSIDER : le VIM I SYNERTEK

Nous considérons le 6802 comme un microprocesseur très récemment introduit puisqu'il ne fait que quelques mois de production. Le système de développement qui lui est associé est, par contre, très étendu. Ses 4 K de mémoire d'origine, ses 1 K de RAM, sa gestion simple de vidéo en tant qu'ordinateur complet. La plupart des ordinateurs peuvent se monter sur sa carte et particulièrement 16 K de RAM supplémentaires, jusqu'à 32 K de ROM. Parmi ses 32 K de ROM un programme implémente un gros BASIC de 8 K, dont Synertek annonce la commercialisation. Autre avantage le VIM I se vend tout monté.

2000 F avec module d'interface en français.



Un petit malin qui cache son jeu



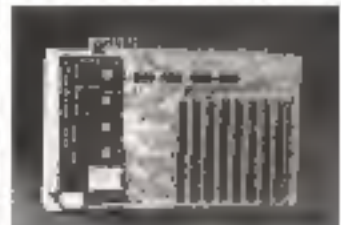
Ce produit à base de SCMP détient certainement l'un des meilleurs rapports pré-performance au marché. Particulièrement adapté aux contrôle de processus, c'est le système d'initiation par excellence. Toutes les cartes d'extension, ainsi que le produit lui-même sont fabriqués en France. Série UC 1000 DMR, 905 F.

LA MEILLEURE ET LA PIRE DES CHOSSES

Lesoft est le meilleur et la pire des choses. Le meilleur lorsqu'il s'agit d'aider l'utilisateur par une plus grande simplicité de langage, une plus grande puissance. La pire lorsqu'on tombe dans le piège de ce qu'on appelle mal, par exemple pour un client qui veut être directement. Le soft n'est pas le Hard Ware. Plus vous payez fort, plus vous devez servir vos propres intérêts, il ne les sert que peu de temps à vous connaître.

Le but, notre but, n'est pas d'afficher des jolies caractères sur son écran ou sur une télévision, mais de travailler en concordance avec notre système. N'oubliez jamais que le soft n'est que le prolongement de vous-même : avec ses qualités et ses défauts. Ensuite... PENTASONIC qui se présente sous le nom de 1 MM 2716 se présente directement sur les emplacements EPROM du MK II et permet de brancher directement des cartes de visualisation et nos claviers sur les KISSMAZILL et MK II. Mis au point par M. BAUTREUILX... 933 TTC. Comportant 1 MM 2716 + 1 notice + 1 listing.

DO YOU SPEAK BASIC?



Cette carte, lorsqu'elle est PICO-100 INTERNATIONAL vous permet de compléter votre système informatique et d'accéder à un "personal computer" de haut de gamme. Il existe différents types de Basic. Le Basic-Intercept d'Atari qui se rapproche plus du gadget que du fond de travail et un autre, entre autre d'apprentissage du langage. Le Basic-Intercept d'Atari qui est le langage d'origine et l'intercept-Basic sur 120 caractères comme le plus simple, et l'un des plus puissants. Grâce à cela, vous avez accès à la formation bibliographique existante : calcul scientifique, gestion de stock, stockage de données, etc. Carte Basic 2802.

● L'ordinateur comportant 28 fonctions.

● Il permet en outre d'adresser un ASCII sur 800000 et de communiquer tout interface travaillant en ASCII.

FAITES-LE DONC VOUS-MÊME!

Voulez-vous améliorer votre système 6802 concurrent? Nous le pouvons, nous avons à votre disposition un matériel comprenant le circuit imprimé, les cartes, et les notices d'un système de développement. Une fois monté, il gère une vidéo ou un téletype. Il dispose de 7 K de mémoire, un POK, un ASCII et un montage MK-II-UC. Ce kit, destiné aux amateurs (notés, techniciens de l'assistance technique) PENTASONIC, MOTOROLA le commercialise, dans sa version d'origine sous l'appellation MKI.

Le coût est important 2000 F.

DEUX SYSTÈMES DE VISUALISATION D'INFORMATIONS SUR TERMINAL VIDÉO

Une carte pour voir, à la française...



Cette carte est un outil de travail professionnel. L'entrée des informations se fait en ASCII, en série ou en parallèle. La mémoire de l'écran se trouve sur la carte, ainsi que la gestion de celui-ci. La sortie est en vidéo directe, c'est-à-dire qu'elle se branche directement sur l'entrée vidéo de votre téléviseur ou sur l'entrée VHS par l'intermédiaire d'un modulateur. Elle gère 16 lignes de 16 caractères en mode réglable jusqu'à 12000 bauds en série.

Carte interface vidéo SII 96264, 1512 P en kit, avec manuel en français.

Une carte pour voir à l'américaine...



Cette carte a été conçue par MCG-TIK aux U.S. et modifiée pour fonctionner sur le standard français. Elle est construite exclusivement à l'aide de composants américains et testés. Elle possède un avantage évident pour les futurs-amateurs : elle fonctionne en liaison à 47,5 bauds et peut faire la conversion ASCII/Baudot. L'entrée des informations se fait en série ou en parallèle, de plus, le curseur est adressable en absolu ou en relatif ce qui permet un pseudo-graphisme.

Carte interface vidéo MK 1576, 1580/1 option.

MINI FLOPPY DISK-DRIVE ou une mémoire d'éléphant



Derrière un boîtier de la taille d'une DMKII - fonctionnant "FLOPPY". De la même façon, avec ses grands frères professionnels, le 6800 peut avoir besoin d'une mémoire de masse, non volatile et d'accès rapide. Cette nouvelle technologie, le Floppy, entre dans l'univers du Hobbyiste.

Quand la force de frappe devient caresse...



Plus vous pressez un clavier, plus moderne que votre micro-processeur. Malgré la technique employée pour le contact et la sophistication de sa gestion, il est vendu à un prix très compétitif. Habituellement très vite livré, en cours de programmation d'un programme, un clavier qui s'obtient en deux ou trois touches au moment de sa prise. Sa sortie s'effectue sur 7 bits + signe et il s'adapte à un processeur en 8 bits. Il est piloté par un microprocesseur G2 spécialisé pour ce travail.

Clavier ASCII, dérivé de KEYBOARD™ 4801

IL SAVAIT TOUTES LES CHOSES ET PARLAIT TOUTES LES LANGUES...

PROTEUS, un grec, qu'on appelait le sage d'Égée, vivait dans une petite île au large des côtes d'Alexandrie.

Proteus savait toutes les choses et parlait toutes les langues. À ce titre, il était très sollicité, les gens se pressaient pour l'interroger. Mais comme

Proteus savait, en outre, prendre toutes les formes, lorsqu'il était excédé, il devenait arabe, poisson ou éléphant.

Un jeune homme réussit cependant, à force de gentillesse et de patience, à séduire Proteus, qui lui livra tous ses secrets...



GERER POUR REUSSIR.

Proteus III, système complet de gestion télématique de gestion, est maintenant à votre service. Il fonctionne fidèlement en travail rapide, efficacement, clairement, sans les problèmes de classement, de comparaison, recherche, identification, que vous devez vous résoudre à résoudre pour gérer votre activité.

Où, que vous soyez Chef d'Entreprise, Export, Comptable, Médecin, Dentiste, Pharmacien, Avocat, Secrétaire d'ambassade, Hôpital, Agent de voyages, Ingénieur ou Architecte... vous avez tous un point commun : vous savez que pour réussir, il faut gérer mieux.

PROTEUS III UNITÉ CENTRALE

25 K de mémoire ou 41 K.
16 K-Ram (Ref. Proteus III-A)
32 K-Ram (Ref. Proteus III-B)
1 K-Mémoire de page local.
8 K-Ram (Basique)
Unité centrale 9800 travaillant à 0,884 MHz.
1, 10 ou 32 touches capacitives.
128 caractères sur ASCII manœuvrable - caractères graphiques.
Série LIII et vidéo.

Interface imprimante série - 20 mA, ETY, RS 232, grâce par le Basic.

Base type étendu, capable de gérer 3 périphériques simultanément (clavier, écran vidéo, imprimante TTY, magnéto K7), plus éventuellement la 3 floppy disk.

Magnétophone à 87 travaillant à 300 bauds, autre comme mémoire de masse.

Prix 60.750 F

PROTEUS MONITOR

Moniteur vidéo de 30 cm, haute résolution, avec écran standard Proteus compatible.

Prix 1.680 F

PROTEUS PRINT

Intermédiaire sur papier normal (non métallisé), travail sur 80 colonnes à 1.200 bauds (120 ch./sec).

Prix 10.240 F

PROTEUS FLOPPY

Disquette 5 1/4 inch.
Mini Floppy travaillant en double densité, double face.
24 Mégabits par disquette.
Vitesse de transfert de 250 K-Bauds.
Temps d'accès moyen à un fichier : 280 ms.

Prix 4.704 F



Carte BUS EXORCISER
vendue par le club 6800

149 f sans connecteur



PENTASONIC



☎ 624-23-16

SUR LE PONT DE GRENELLE

5, rue Maurice-Bourdette - 75016 PARIS

à l'attention de la Maison de la Poste
Secteur 75 016 - 41 MAURICEBOURDET, 01610 10110 Charles Michels

☎ 391-55-46

AUX GOBELINS

10 boulevard Arago - 75013 PARIS

Métro : Gobelins

LE GRAND CHELEM.



Les cartes 990 de Texas Instruments pour toutes les applications industrielles.

Un système industriel complet, puissant et autonome.

Cartes unités centrales

- CPE 990-100 et 990-101
- Microprocesseur 16 bits TMS 9900
- 4K octets de RAM
- 1K octets sur le 990-100
- 4K octets de EPROM
- 16 entrées/sorties parallèles compatibles TTL
- Interfaces série de type RS 232, ZPI ou Modem

Cartes extensives mémoire

- TM 990-201 (RAM, EPROM)
- TAT 990-206 (RAM)

Cartes d'interfaces cartes 990-110

- Extension à 48 bits

Modules d'interface pulsante

- Modules 990-301
- (Commande de rotation de relais...)

Terminaux de commande

- 990-101 (microprocesseur)
- ASB 231, 261, 281...

Logiciels réalisés

- Moduleur TBC11
- TAT 990-401
- Générateur TM 990-402
- Power Basic TM 990-410



**TEXAS INSTRUMENTS
FRANCE**

AGENTS EN FRANCE POUR LES CARTES 990

- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500

AGENTS EN FRANCE POUR LES CARTES 990

- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500
- C.A. BOURGEOIS, 801, A. 97500

C.A. BOURGEOIS, 801, A. 97500
 22, rue Franklin 97500 - P.O. B.
 de France (97500) - Téléphone : 1.50.00 - 1.50.00.00
 de France (97500) - 1.50.00.00 - 1.50.00.00

Nom : _____
 Prénom : _____
 Adresse : _____
 Code postal : _____

Editorial

Il est superflu de dire que l'usage du micro-processeur et du micro-ordinateur se développe rapidement en France. Si chacun devient quotidiennement témoin de cet irréversible raz de marée technologique, force est de reconnaître que nous n'en sommes qu'au début et que cela ne va pas et n'ira pas sans poser quelques problèmes, en particulier celui de la formation.

En supposant que l'Éducation Nationale puisse rapidement et efficacement adapter ses programmes pour offrir à cette nouvelle génération de techniciens et ingénieurs les connaissances indispensables à la maîtrise de cette micro-informatique, cette solution ne portera ses fruits au plus tôt que dans deux ans.

En attendant que peuvent faire les entreprises ? Certes, de nombreux ingénieurs nouvellement sortis de leurs écoles apportent avec eux les compétences requises. De plus, il y a ceux qui ont déjà pu, grâce à la formation permanente, s'initier à cette technologie au long des différents séminaires. Est-ce suffisant ? Certainement pas !

Mais connaît-on exactement les besoins réels en matière de formation sur les micro-processeurs ? Les personnes exerçant une profession dans l'électronique ou toute autre activité, pourraient-elles une fois formées à cette technologie et grâce à elle, résoudre leurs problèmes ? Pour le moment nous n'en avons aucune idée. Ajoutons à cela que tous ceux qui à titre personnel, ont de bonnes raisons de vouloir parfaire leurs connaissances dans ce domaine nouveau méritent malgré tout quelque attention.

Si nous nous intéressions à une telle étude, nous découvririons que, d'une part, l'ensemble de ces besoins dépasse largement les budgets de formation alloués dans le cadre de la Taxe de Formation Professionnelle et d'autre part qu'il n'y a pas assez de séminaires et d'animateurs pour répondre à cette demande.

Il ne nous appartient pas de dire dans ce propos, qui des Pouvoirs Publics ou de l'entreprise doit prendre en charge les frais d'une pareille opération, de même que notre vocation n'est pas de remettre en cause les prix proposés pour les séminaires.

Par contre, nous pouvons témoigner d'une expérience et ceci d'autant plus facilement que nous en étions les organisateurs. Il est aujourd'hui possible de former simultanément 1 000 personnes en un jour, et ce de façon efficace.

Pourquoi cela, et comment est-ce possible ? Il est facile de constater qu'un vaste public semble prêt à sacrifier un samedi entier pour venir suivre un séminaire pour peu que le prix en soit abordable.

Pour qu'une telle opération ne vous conduise pas à la faillite, il faut que d'emblée vous soyez certain de toucher plusieurs centaines de participants. Or ce qui très vite fait monter le coût d'un séminaire, ce sont avant tout les frais de publicité. Plus vous voulez toucher de monde et plus il devient difficile de maintenir un prix d'appel.

La solution à ce problème : inviter une revue, de grande diffusion, qui fait autorité en la matière à apporter son concours. C'est ainsi que MICRO-SYSTEMES a pris en charge l'organisation de cette grande campagne de publicité et d'information propre à promouvoir et assurer le succès d'une manifestation de cette envergure.

Est-ce qu'une telle expérience sera renouvelée ? Nous ne le savons pas encore.

Ce dont nous sommes sûrs à présent, c'est que les chances de réussite existent et que face à la demande grandissante de formation, cette solution mérite d'être mentionnée auprès des Pouvoirs Publics, vers qui les entreprises n'oublieront pas de se tourner le moment venu. ■

Jean-José WANÈGUE

Le micro-ordinateur ITT un nouveau concept de l'informatique



Les entreprises peuvent accéder aujourd'hui à une informatique sur mesure.

Le micro-ordinateur ITT est un système complet parfaitement autonome d'un encombrement réduit, extrêmement fiable, et dont les possibilités sont fantaisiques.

D'une grande accessibilité, d'une grande facilité d'emploi, sa technologie avancée allée à une grande souplesse d'utilisation lui permet d'effectuer la majorité des travaux nécessaires aux commerces, industries, aussi bien que des applications scientifiques ou personnelles.

SPÉCIFICATIONS TECHNIQUES

C'est un micro-ordinateur très complet et parfaitement autonome. Il comprend un BASIC et un MONITEUR en ROM (mémoire de 8K octets, de 4 à 48K octets de mémoire vive (RAM) graphique couleur, interface magnétophone, connecteur E/S, un clavier ASCII de type machine à écrire, une alimentation à découpage, une interface SGCAM, le tout présenté dans un boîtier robuste de haute résistance.

Microprocesseur : type 6502 avec horloge interne de 1 MHz.

Visualisation vidéo : en sortie vidéo le contenu de la mémoire est affiché soit

sous forme de texte, graphique-courbes, ou graphique à haute résolution (accès mémoire totalement transparente) dont l'alimentation nécessite 8K octets de mémoire (id est nécessaire d'un minimum de 12K octets de mémoire RAM).

Texte : 24 lignes de 40 caractères (matrice de 5 x 7 points). Caractères normaux, inversés (noir sur blanc), ou clignotants. Puissant logiciel de commande en ROM.

Mémoire : elle est composée en 3 parties qui peuvent contenir des RAM de 4 à 16K octets chacune. Des RAM supplémentaires peuvent être aisément fixées sur la carte de base (jusqu'à 48 K octets) ne nécessitant donc aucune adjonction de carte supplémentaire de mémoire périphérique. Le circuit de base comprend

le 8K octets de ROM (mémoire permanente) contenant le BASIC et le MONITEUR.

Deux emplacements sont d'ores et déjà prévus pour l'évolution future du logiciel de base.

Entrée/sortie (E/S) : le micro-ordinateur ITT en plus du clavier ASCII comprend un manipulateur RF, une interface rapide pour magnétophone (1500 BPS), un haut-parleur, un connecteur E/S et 8 connecteurs pour interface de périphériques.

Basic : le langage spécifique au micro-ordinateur ITT est contenu dans 8K octets de ROM (permanente).

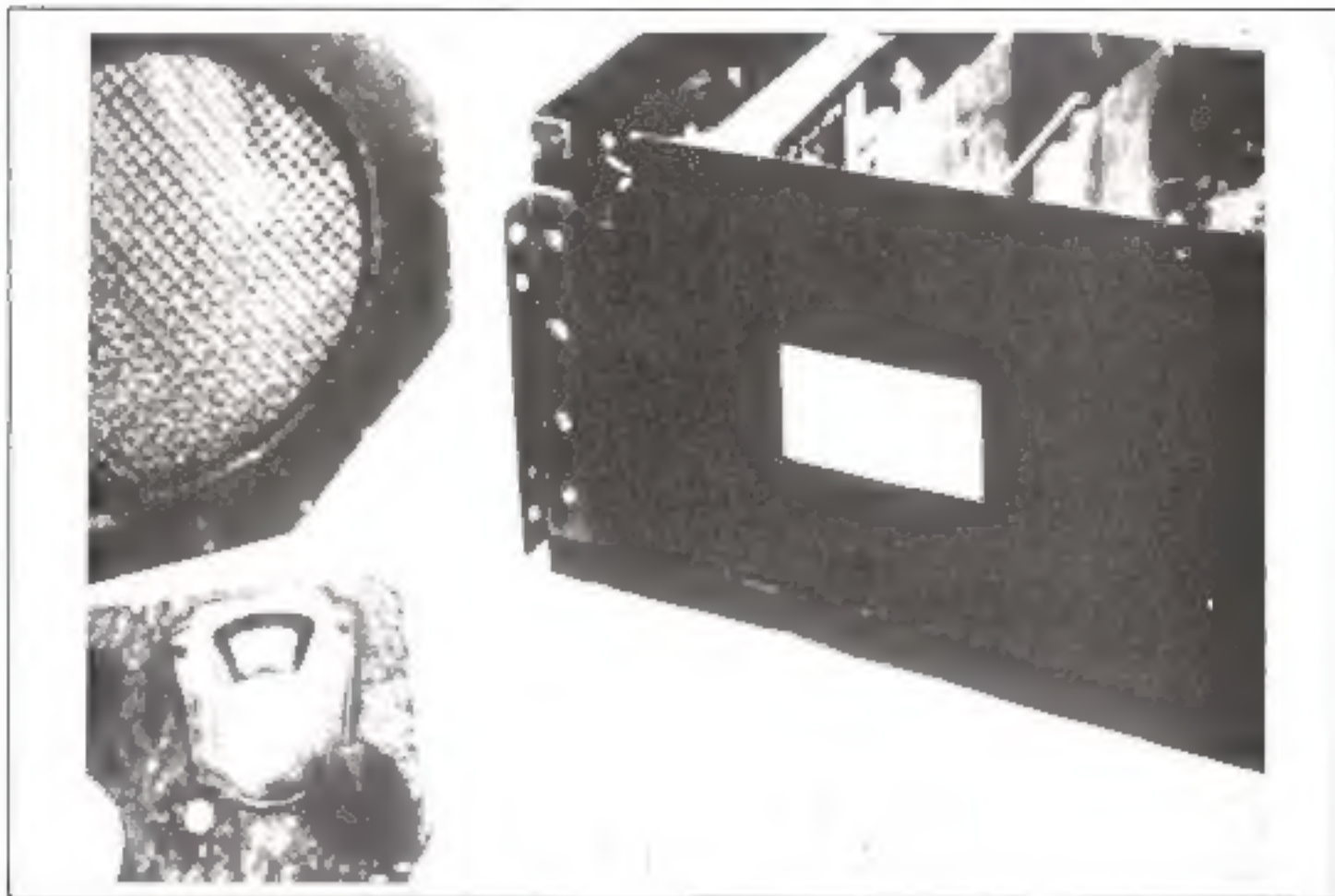
Moniteur : Mémoire permanente utilisant 2K octets ROM.
Mini-assembleur et désassembleur, etc.



Documentation sur demande

ITT OCEANIC
DIVISION TELE ORDINATEURS
97 AVENUE DE VERDUN
93230 ROMAINVILLE

Introduction des microprocesseurs dans l'électronique automobile



Une des premières applications de l'électronique à l'automobile : l'auto-radio construit par la firme Musovola à ses débuts. (Doc. Motorola.)

Pris entre les exigences contradictoires des consommateurs (sécurité, confort, vitesse) et la législation gouvernementale, (consommation d'énergie et pollution) les constructeurs d'automobiles recherchent actuellement l'utilisation des microprocesseurs comme éléments de contrôle pour répondre à ces demandes apparemment inconciliables.

L'application des semi-conducteurs à l'automobile n'est pas très nouvelle. Elle a commencé il y a plus de 20 ans avec les transistors et les auto-radios puis, ensuite avec des composants tels que les redresseurs, l'allumage électronique, les circuits de contrôle automatique d'éclairage et les circuits de puissance des essuie-glaces. Néanmoins le taux de pénétration de ces semi-conducteurs n'était pas ce qu'on peut appeler explosif. Aujourd'hui le micro-processeur permet d'envisager un changement radical de cette situation.

Facteurs à l'origine du changement

De nombreux facteurs et besoins agissent sur la conception automobile, ils peuvent être classés en cinq catégories.

Pour satisfaire ces besoins, un grand nombre d'applications électroniques se sont développées pour l'automobile et parmi elles le microprocesseur est apparu comme le composant principal.

Pratiquement, pour fonctionner, un micro-ordinateur a besoin d'une mémoire, de circuits d'entrées-sorties vers le monde extérieur et doit être capable d'exécuter un jeu d'instructions. La figure 1 illustre les exigences de base d'un système de contrôle de moteur automobile et décrit brièvement le schéma de décisions d'un ensemble électronique. Ce schéma de décisions montre la faci-

lité avec laquelle un micro-ordinateur peut déterminer les conditions de fonctionnement du moteur. Le microordinateur surveille les trois signaux d'entrées suivants :

- le démarreur,
- la vitesse de rotation du moteur,
- un signal analogique représentant la position de la pédale d'accélérateur.

Il peut alors adapter les règles à suivre pour les six situations qui contrôlent le fonctionnement de la voiture : point mort, starter ou manivelle, décélération, roue libre, allure moyenne et allure rapide.

Ainsi le micro-ordinateur a permis de concevoir, une série d'options qui n'étaient pas envisageables auparavant, lorsque la plupart des systèmes électroniques étaient des boîtes noires indépendantes qui ressemblaient beaucoup aux fonctions mécaniques qu'elles

Parce que les micro-ordinateurs destinés à l'automobile sont récents, aucun circuit LSI standard ne s'est encore distingué.

remplacent. De fait en changeant des éléments de programme de la mémoire ROM (read only memory) d'un micro-ordinateur, la personnalité de celui-ci peut être entièrement modifiée et ainsi répondre à des exigences fonctionnelles différentes.

Les défis

Plusieurs défis doivent être relevés pour qu'un micro-ordinateur puisse trouver son rôle propre dans une voiture. Il faut d'abord faire baisser le coût des LSI/micro-ordinateurs et microprocesseurs aussi vite que possible pour attein-

dre le très bas niveau considéré comme nécessaire par les constructeurs automobiles. Le second défi est l'impossibilité de se procurer à des prix peu élevés des capteurs, des transducteurs, et des interfaces efficaces utilisés entre le micro-ordinateur et les variables du monde réel de la voiture (vitesse, température, pression). Si la technologie des capteurs et des transducteurs ne se développe pas rapidement dans les prochaines années, la cadence d'utilisation des micro-ordinateurs dans l'automobile sera ralentie notablement.

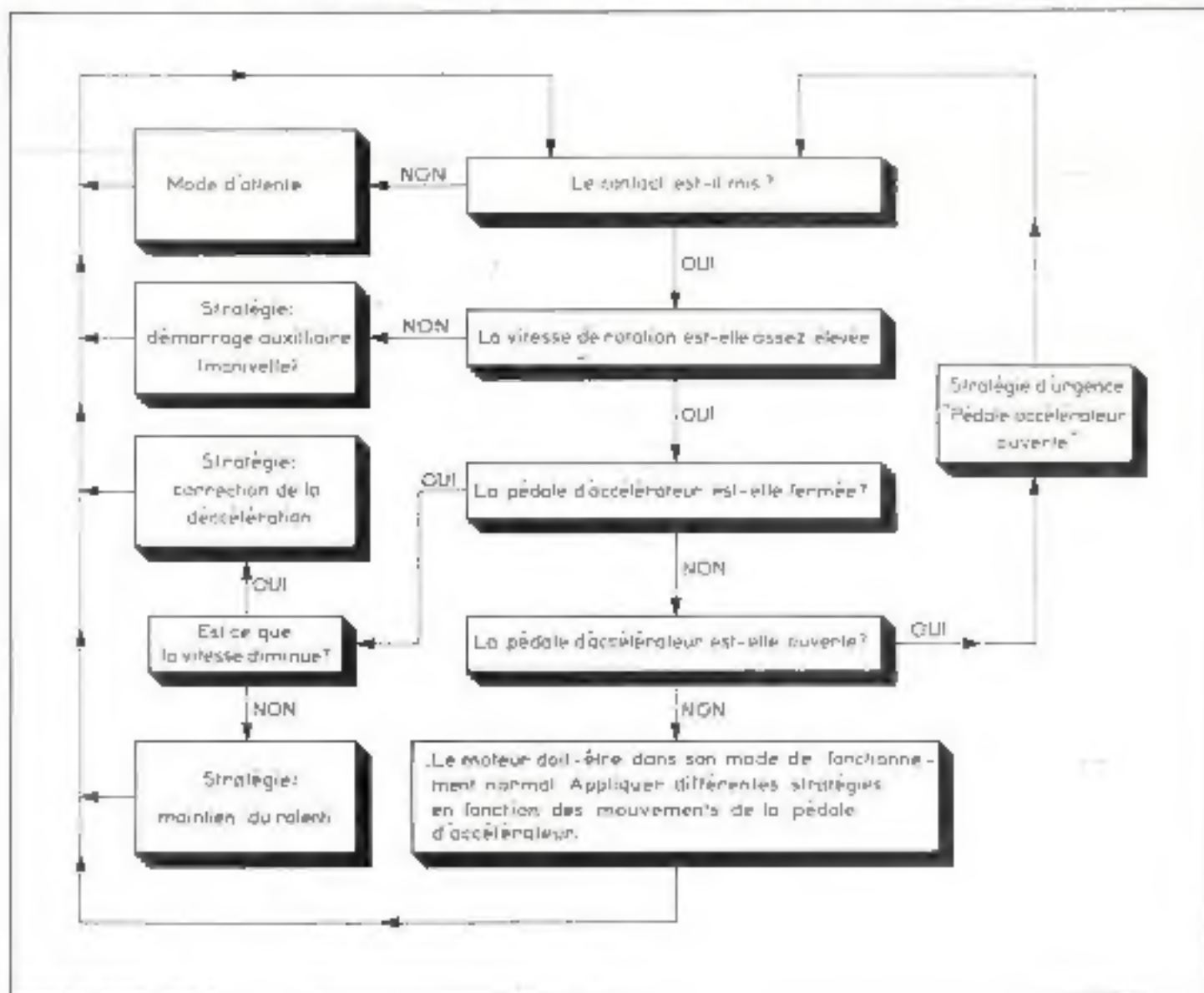
Personne ne sait comment aborder le problème des capteurs ; on

sait seulement qu'ils sont nécessaires. Ce défi sera relevé par l'industrie des semi-conducteurs, car bon nombre d'entre-eux sont une extension naturelle de cette technologie, de la même façon que le L.S.I. est en fait dérivé de la technologie des éléments discrets.

Le choix d'un micro-ordinateur

Parce que les micro-ordinateurs destinés à l'automobile sont relativement récents, et les applications

Fig. 1. - Les différentes stratégies possibles de contrôle électronique d'un moteur sont représentées sur ce dessin.



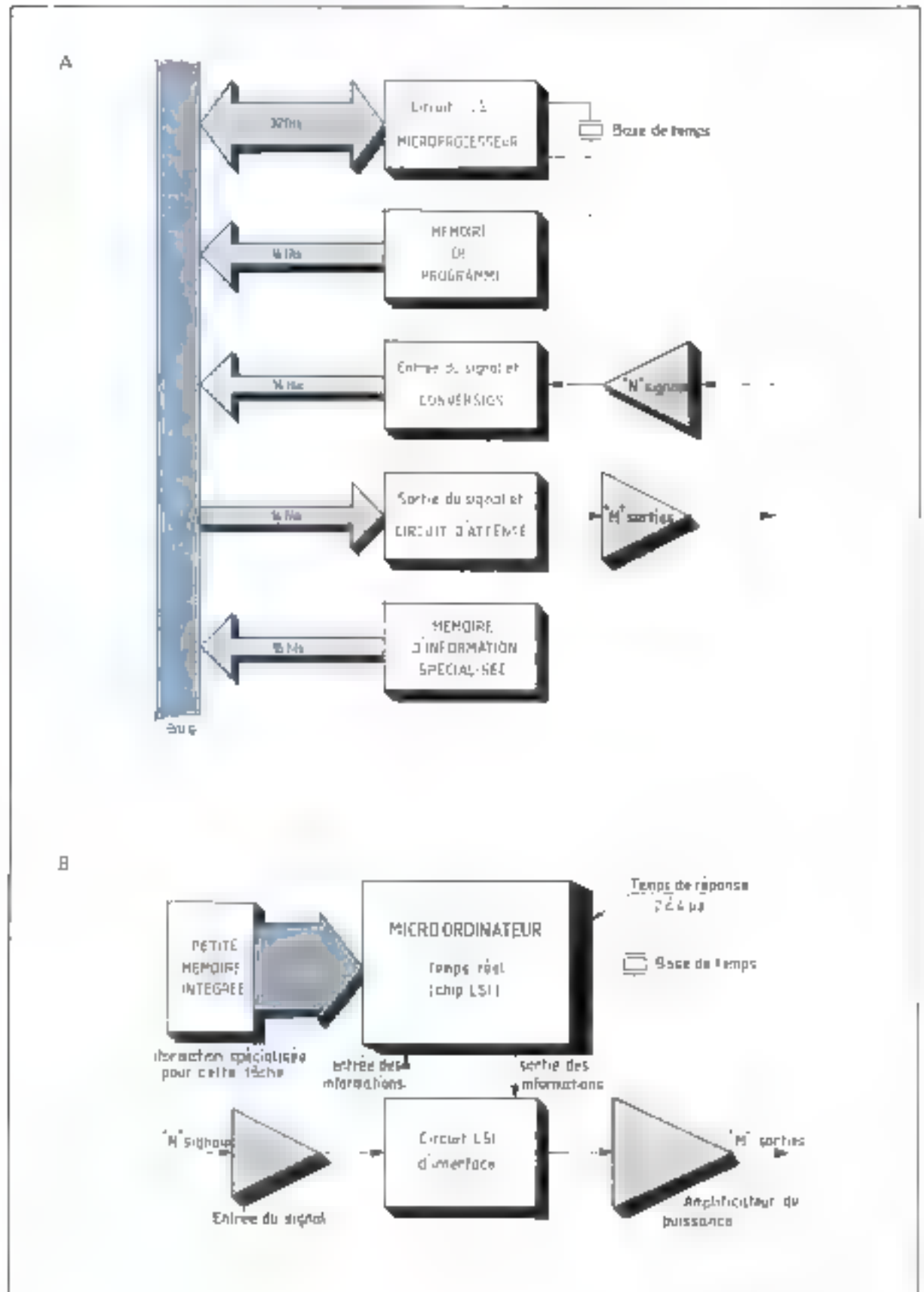


Fig. 2 - Deux architectures possibles de la gestion d'un module d'automobile ou d'un convertisseur de puissance. Le microprocesseur est un 80386 ou un 80486. Le temps de réponse est de 224 us. Le signal d'entrée est de 16 bits et le signal de sortie est de 16 bits. Le signal d'entrée est de 16 bits et le signal de sortie est de 16 bits.

L'évolution vers un traitement distribué permettra de réduire le nombre de câbles et d'augmenter la fiabilité du système.

nombreuses, aucun micro-ordinateur standard ne s'est encore distingué. On ne sait pas encore si une unité à vocation spécialisée ou universelle est préférable. Il y a beaucoup d'applications automobiles pour lesquelles l'utilisation d'un micro-ordinateur universel s'approche d'une solution optimale du problème de conception et les dépenses supplémentaires affectées à un micro-ordinateur spécialisé seraient évitées.

D'autre part, pour le contrôle moteur, le micro-ordinateur doit traiter des programmes de multiplication et de division et dans ce cas un micro-ordinateur « tous usages » ne serait pas rentable.

Les plus importantes firmes automobiles sont maintenant à différents stades dans le cycle de conceptions du micro-ordinateur. Les uns vont utiliser des unités universelles comme approche principale du contrôle moteur, les autres utiliseront des unités spécialisées. Le concept d'un micro-ordinateur à large gamme d'applications dominera la production initiale pour le marché de l'automobile pendant plusieurs années. Finalement les micro-ordinateurs spécialisés prendront la tête. L'évolution vers ce type de micro-ordinateurs sera progressive pendant 4 à 5 années avec des changements dans la mémoire ROM et des modifications occasionnelles d'interfaces lorsque des capteurs nouveaux et plus performants seront disponibles. La figure 2 compare un micro-ordinateur universel à un micro-ordinateur spécialisé optimisé.

Architecture du système

Dans la première phase de l'application des micro-ordinateurs à l'automobile, on utilisera un ou deux processeurs centraux, ce qui demandera une grande quantité de câbles de lignes. Cette phase initiale sera caractérisée par une unité centrale de traitement reliée à des capteurs répartis dans

le véhicule. Plus tard, la distribution des fonctions électriques dans la voiture pour des raisons de sécurité et de performances, pourrait engendrer une tendance vers des processeurs distribués. Un petit nombre de micro-ordinateurs spécialisés et de satellites semi-autonomes seraient placés dans diverses parties de la voiture. Ces unités recevraient leurs instructions d'un cerveau centralisé mais seraient pourvues d'une autonomie suffisante pour fonctionner sans l'assistance d'un processeur central. Ceci diminuerait le volume de câbles nécessaires, augmenterait la fiabilité du système et permettrait au véhicule de fonctionner même en cas de panne du processeur central.

L'évolution vers un traitement distribué permettra aux autres équipements électroniques tels que les photo-couleurs et les fibres optiques de prendre une importance considérable. Ces équipements produiront vraisemblablement des liens de communications entre processeurs centraux et satellites lorsque la quantité d'informations échangées sera très élevée menaçant ainsi le rapport signal/bruit.

Concepts de contrôle moteur

Les besoins en matériel électronique nécessaire au contrôle du moteur sont diversifiés d'où la nécessité d'adapter les exigences de performance. La variété des modèles et les variations de l'équipement dans une année de production particulière accentuent encore ce besoin. Les industries automobiles et de l'électronique ont exploré une large gamme de solutions requérant des microprocesseurs.

Des solutions d'ingénierie systématique sont difficiles à envisager à cause des exigences fluctuantes, et il est malaisé de déterminer quels équipements complexes peuvent être produits à une cadence de plus de 100 000 unités par mois. Pour des questions de rentabilité, chaque câble, chaque capteur, cha-

que interface et chaque composant électrique doit fournir une contribution fonctionnelle, être fiable et avoir la plus grande simplicité physique possible. L'approche donnée ici en figure 3 est un exemple de contrôleur qui pourrait bientôt être réalisable.

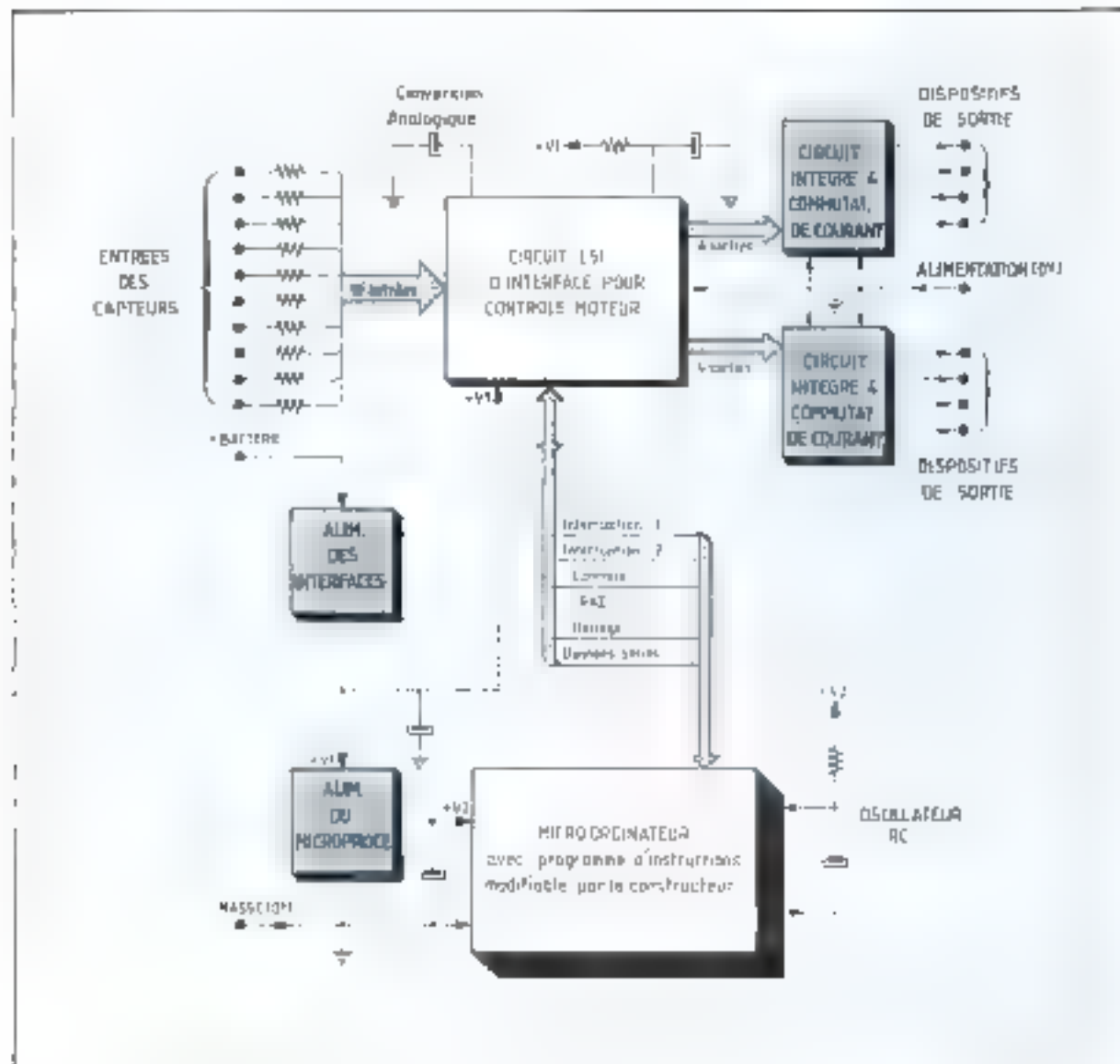
Les tâches à accomplir par ce contrôleur électronique comprennent généralement l'allumage, le contrôle du carburant, les réglages du carburateur et le recyclage d'une partie des gaz d'échappement vers celui-ci. Environ huit signaux d'entrées issus des périphériques rapportent l'état du moteur par une tension, une fréquence, des impulsions de largeur variable, ou des réseaux commutables. Il faut alors un nombre identique de sorties pour manipuler les dispositifs électromécaniques chargés d'appliquer les consignes données par le micro-ordinateur.

Les lignes de signaux périphériques sont généralement incorporées dans le réseau de câbles de l'automobile ou y voisinent des signaux de grande amplitude et de haute fréquence. Ces lignes sont donc sujettes à des parasites ou même à des courts-circuits provoqués par des fils de bougies défectueux ou à nu. La situation se compliquera encore lorsque des changements dans les caractéristiques des signaux périphériques se produiront au fur et à mesure de la création de moteurs plus rentables et plus précis.

Les signaux sont traités ou analysés par un chip interface qui adapte et transforme les informations pour le micro-ordinateur.

La figure 3 montre dans un contexte général comment les signaux du monde extérieur sont pris en compte pour réaliser le contrôle du moteur. Le circuit interface périphérique contient la plupart des circuits de conditionnement des signaux.

Généralement, il faut gérer les sorties à l'intérieur de l'interface pour s'assurer que le micro-ordinateur ne crée pas de commandes erronées. En outre, il est nécessaire de placer des capacités d'intégration adaptées au temps de réponse du micro-processeur.

Fig. 1 - Système de
contrôle analogique
d'un moteur

Dialogue entre circuits

Lorsque les connexions indispensables issues du monde extérieur et celles des services de secours sont en place, il ne reste que peu de broches disponibles pour dialoguer avec le microprocesseur. Des lors, il est préférable de traiter quelques-uns des signaux les moins importants directement dans le microprocesseur. Une solution moins onéreuse consiste à prétraiter le signal d'entrée à l'intérieur même du circuit d'interface.

Le dialogue doit comprendre essentiellement les données suivantes :

- redémarrage du micro-ordinateur,
- sélection et transfert des signaux d'entrée,
- sélection et transfert des signaux de sortie,
- dialogue avec des systèmes de test-usines,
- chargement du programme d'instruction.

De plus, il faut utiliser plusieurs interruptions destinées à faire face à des événements simultanés dont le « timing » est très précis. On peut économiser de l'espace

mémoire en envoyant des mots de données, en série, à grande vitesse (par exemple à une fréquence de 0,5 à 2 MHz) ce qui diminue les connexions entre les interfaces et les périphériques.

L'unité centrale

Dans l'unité centrale du micro-ordinateur (C.P.U.), les exigences de « timing » nécessaires au traitement des résultats du contrôleur-moteur tolèrent en général une variation de 5%. En conséquence, un simple oscillateur R.C. avec compensation de température

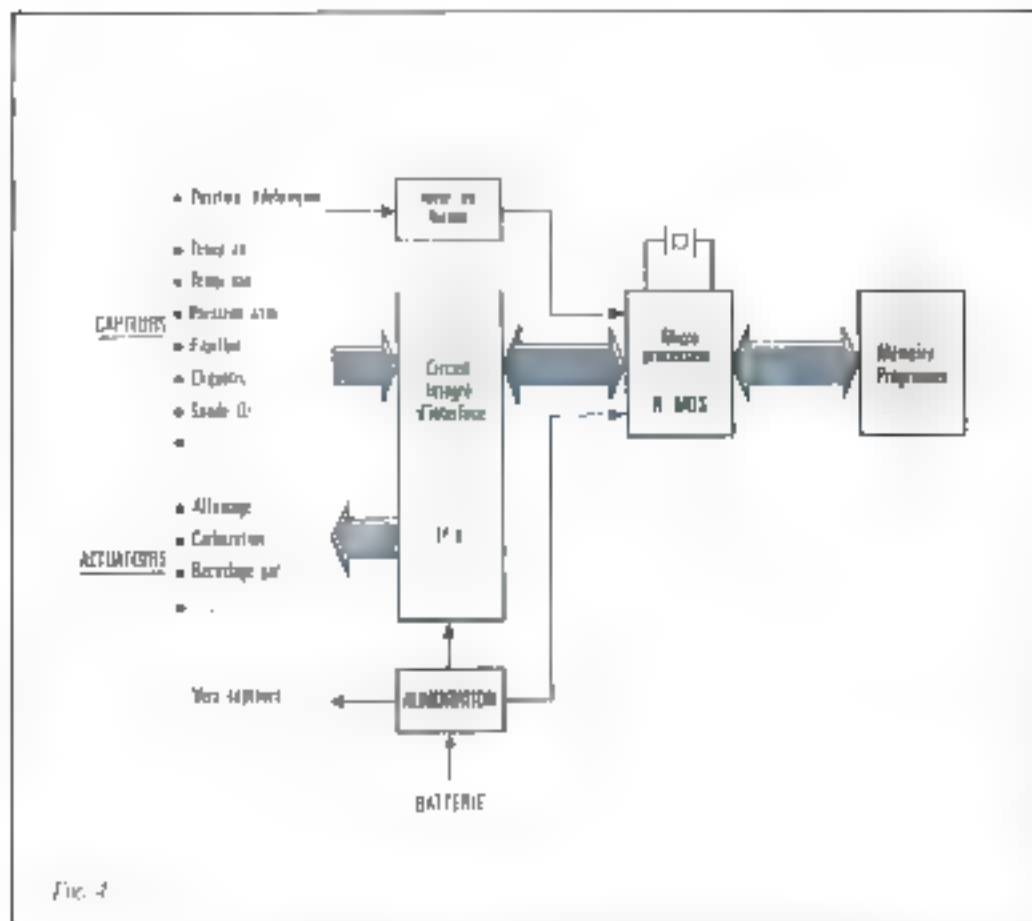


Fig. 4

Motorola intègre un microprocesseur 8 MOS dans un système de contrôle pour moteur. Avec la présence d'une mémoire programmable interchangeable et par la même la grande souplesse du micro-ordinateur.

peut réaliser le signal d'horloge destiné à générer la séquence des cycles d'instructions. Des temps de cycles de 0,5 à 1,5 μ s semblent être bien adaptés au fonctionnement d'un tel système.

Pendant le démarrage du moteur la batterie peut descendre jusqu'à 4,5 volts et le starter être à peine utilisable. Le micro-ordinateur doit donc fonctionner avec une tension d'alimentation aussi basse que 3,5 volts malgré qu'il y a une perte de 1 volt environ entre l'entrée de la batterie, la régulation et le microprocesseur. Contrairement à la plupart des micro-ordinateurs existants à 5 volts, la fourchette de tension d'alimentation serait de 3,50 à 5,25 volts.

L'alimentation est du type zener car le courant normal du micro-ordinateur avoisine 55 mA et la

perte de puissance de 0,25 watt seulement. La faible dissipation de chaleur prolonge la durée de vie, en particulier quand le micro-ordinateur fonctionne à une température élevée, juste avant que la ventilation du moteur ait pu équilibrer la température.

Si l'alimentation du micro-ordinateur + V_1 est reliée à celle de l'interface périphérique + V_2 , en figure 3, on obtient deux niveaux de régulation. Les niveaux sont en série, ce qui est une protection supplémentaire contre les variations de tension. Cette disposition permet aussi au chip interface périphérique de détecter une chute de tension en C_1 avant que la tension en C_2 ne baisse notablement. Ainsi, un signal de contrôle peut être créé et envoyé au micro-processeur de façon à ce qu'il sauvegarde ses informations.

Le logiciel

Le programme d'instructions du microprocesseur est contenu dans une mémoire effaçable électriquement. En fonctionnement normal, ce programme d'instructions est un ensemble fixe de mots binaires. Lors de la lubrification du matériel et l'assemblage du module de contrôle, il serait souhaitable de placer des tests spécialisés dans la mémoire. Une impulsion + 25 volts est appliquée à une broche de « programmation ». Grâce à deux signaux de contrôle on peut charger les codes séries dans la mémoire en 500 ms et tous les mots peuvent être testés pour vérification en 25 ms environ. Il est donc extrêmement important pour la réussite de cette application que les mémoires électriquement effaçables soient développées avec succès.

La chaîne de montage finale, en conséquence, peut stocker des programmes de contrôle moteur suivant un schéma de test standard jusqu'à ce que soit établie l'identité de la voiture. A ce moment, une sonde peut introduire les mots du code instruction.

La production des micro-ordinateurs

Le microprocesseur de contrôle moteur propose demande un total de 12 broches : 6 pour l'alimentation, l'oscillateur local, la programmation et 6 supplémentaires pour l'échange de données.

Un tel circuit serait composé d'environ 20 000 transistors actifs sur un chip de 5 mm de côté. Un modèle de 14 broches laisserait 2 broches libres pour les contingences futures.

La personnalisation du circuit réduirait le nombre des interconnexions à un strict minimum.

Durant les opérations d'ingénierie, il est souvent difficile de trouver assez de temps pour transformer un test d'instructions en un schéma ingénieux de boucles et de ramifications qui entrent dans l'espace de mémoire disponible.

Pour cette raison, la version prototype du chip micro-orbitateur devra probablement être assemblée dans un module à 40 broches de telle façon que l'adresse des données et les systèmes de contrôle puissent être amenés à travers environ 24 liaisons supplémentaires. Dans cette configuration, l'espace de mémoire disponible est doublé (2 048 à 4 096 mots).

Les concepts présentés ici pour la prochaine génération de micro-ordinateurs contrôlant totalement les moteurs automobiles ne sont pas encore adaptés à la production de masse. Néanmoins, ils montrent que l'on peut réaliser des systèmes peu coûteux en utilisant la technologie des semi-conducteurs.

Le besoin urgent des capteurs

Le manque de capteurs suffisamment précis et bon marché pose un problème sérieux dans le développement de systèmes de contrôle et de gestion de l'énergie automobile. Ces capteurs sont nécessaires pour réaliser l'interface entre la logique du système de contrôle et les variables du monde réel (par exemple température et pression). Ils ont été produits jusqu'à présent pour des applications industrielles et aéronautiques à des coûts élevés. Le problème du coût des capteurs sera résolu grâce à une étroite collaboration entre les concepteurs automobiles et les fabricants de semi-conducteurs.

L'industrie des semi-conducteurs a traité de gros marchés d'O.E.M. (Original Equipment Manufacturer) depuis plusieurs années et possède une technologie de production de masse à bas prix très bien développée. Pour cette raison, le marché du capteur est un élément de croissance pour elle. Néanmoins, tous les types de senseurs d'ont pas effectivement ni potentiellement un prix bas. Il faut donc tenter d'identifier les types de senseur qui sont applicables à la technologie des semi-conducteurs !

Capteurs de température

Ces équipements représentent le plus grand marché des capteurs simples de tous types et sont dominés par les thermocouples, les thermistors et les détecteurs de température.

Capteurs de pression

A de très rares exceptions ces capteurs déduisent la pression du déplacement d'un élément mécanique grâce à une différence de pression à travers cet élément. L'élément mécanique le plus couramment utilisé est le tube à diaphragme (un tube fermé et enroulé assujéti à une pression interne). Le déplacement de l'élément mécanique est mesuré directement par des méthodes potentiométriques, de répulsion, capacitive ou, indirectement, par l'utilisation de jauges de contraintes.

Grâce à la nature électromécanique du capteur de pression, sa réponse mécanique influence la performance du transducteur autant que l'élément lui-même. La plupart des tentatives d'amélioration des performances ont été centrées sur les méthodes employées pour mesurer la variation de l'élément mécanique.

Capteurs de position

Le capteur de position est un domaine hautement diversifié qui utilise des technologies diverses. Les capteurs de position produisent des signaux de sortie analogiques ou digitaux. Le premier fournit un signal continu proportionnel à la position ; le second produit un signal digital fonction de positions fixes et prédéterminées. La mesure de la position peut être effectuée avec ou sans contact avec l'objet dont la position est à déterminer.

Mesure du débit d'un liquide

Comme les capteurs de pression, les capteurs de débit sont affectés par le flux du liquide. Les capteurs de vitesse ou de débit sont identiques et tous deux doivent être calibrés pour un fluide spécifique.

De tous les transducteurs, ceux adaptés aux fluides semblent être les moins susceptibles d'être conçus à l'aide de la technologie des semi-conducteurs. On connaît un seul capteur de fluide qui utilise la technologie des semi-conducteurs. Il fonctionne sur le principe de la mesure d'une température induite par le flux entre 2 transistors appariés à l'entrée d'un amplificateur différentiel. Ce type de capteurs est exceptionnel, de plus, il est extrêmement sensible au fluide et à la température ambiante.

Capteurs d'environnement

Les senseurs d'environnement à l'état solide pour l'humidité et la composition des gaz sont parmi les plus récents et les plus mal compris. Beaucoup de ces senseurs sont de mauvaise qualité, ne sont pas fiables et sont utilisés la plupart du temps dans des buts qualitatifs. Malgré leur désavantages, ils sont bien adaptés à la technologie des semi-conducteurs. Par exemple les senseurs de gaz MOSFET utilisent la sensibilité bien connue des semi-conducteurs MOSFET aux contaminants comme principe de fonctionnement. La difficulté majeure avec ces senseurs est leur manque de spécificité car beaucoup de paramètres dus à l'environnement peuvent les affecter d'une manière similaire. ■

Gene PUCKETT

est Directeur de stratégie commerciale dans le groupe semi-conducteur de MOTOROLA où il est responsable du planning stratégique et de la direction du programme des systèmes électroniques automobiles innovatifs et à venir.

John MARLEY

est membre de l'équipe technique du département CI de MOTOROLA où il a travaillé sur des systèmes depuis l'automobile. Ces six dernières années, il a travaillé sur des questions de circuits intégrés à la dynamique pour l'automobile ainsi que de chips à processeurs centraux spécialisés.

John GRATIC

est directeur de projet pour le développement de la production de capteur à l'essai dans le laboratoire de développement et de recherche des semi-conducteurs du groupe semi-conducteur de MOTOROLA. Il est chargé de constituer une équipe de projet qui entretiendra le développement de ses capteurs pour l'utilisation avec des systèmes de contrôle microprocesseurs.

NASCOM 1

ou le portrait d'un sujet britannique au-dessus de tout soupçon

COMME tout produit britannique, le NASCOM 1, ordinateur personnel, possède des qualités typiquement anglaises. Il est robuste, puissant, sophistiqué, et notamment compatible et raffiné. Raffiné, parce qu'il descend directement d'une technologie éprouvée. Puissant, parce qu'équipe de fameux micro-processeur Z 80. Sophistiqué parce que ses auteurs l'ont

conçu pour accepter, dès l'origine, toutes les extensions dont vous voudrez le doter ultérieurement : sortie vidéo, téletype, base vidéo partielle ou étendue, RAM jusqu'à 64 K, floppy-disque, etc. Compatible, parce que comparé aux autres systèmes de sa classe, il reste très bon marché par les performances qu'il présente. Raffiné, car comme tout bon anglais, il

fait partie d'un club privé, dont, à tous égards, toutes grandes les portes, vous y trouverez une bibliothèque de programmes déjà réalisés, mais rien ne vous empêche d'y faire fructifier les vôtres. Ajoutez l'élégance, car vous pouvez l'habiller dans un rack d'inspiration professionnelle, et vous aurez ainsi la touche finale et portante d'un sujet britannique au-dessus de tout soupçon.



Le système de base, se raccordant directement à un téléviseur standard et à une magnéto cassette, comprend le clavier alphanumérique, et, la carte de base en kit, avec :

- Micro-processeur Z 80
- Interface vidéo et TV
- Interface magnéto cassette
- Interface E/S série, broche 20 MA ou RS 232
- Interface parallèle D-F/B
- RAM 1 K x 8 disponible utilisateur
- Moniteur NASHL G
- Connecteur d'extension

Livré avec une documentation détaillée dont 2 manuels de montage et de logiciel en français.

2490 F/TTC

Options disponibles en kit

- Carte mémoire 8 K x 8
- Carte mémoire 16 K x 8
- Carte mémoire 32 K x 8
- 1 my. base en EPROM
- Assembleur éditeur
- Alimentation 2,2 A
- Carte Buffer-bus

Options bientôt disponibles

- Rack 19"
- Carte E/S supplémentaire
- Carte relais
- Alimentation 8 A

Options en préparation

- Base étendue
- Floppy-disque



carte mémoire 32 K x 8 **2980 F/TTC**



Liste des distributeurs

LESER (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON

LESER (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON
 SUD (Lyon) - 15 rue de la République - 69001 LYON



Nascom Microcomputers

IMPORTATEUR
JCS COMPOSANTS
 35, rue de la Croix Nivert 75016 PARIS - Tél. 306.93.89

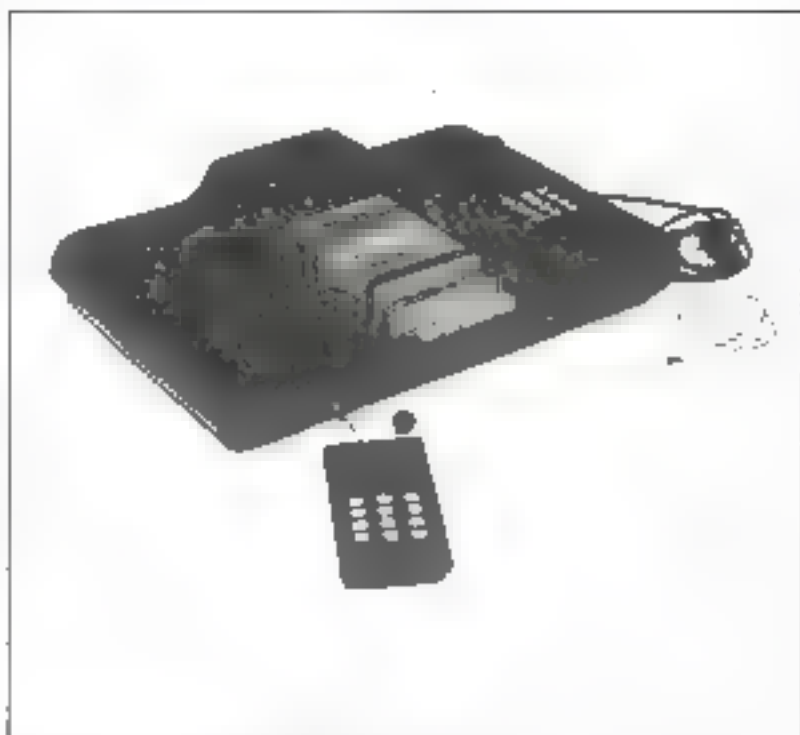
Circuits LSI pour jeux vidéo à microprocesseur

Les premiers jeux vidéo ont été commercialisés en 1972 et étaient réalisés soit à base de circuits analogiques tels que générateurs de rampes, différenciateurs, etc., soit de circuits logiques à niveau d'intégration faible ou moyen (SSI*, MSI*).

Les premiers circuits à haut niveau d'intégration (LSI*) étaient à leur tour introduits avec succès début 1976, avec un circuit spécialisé pour 4 jeux ; la diversité des jeux proposés restait cependant limitée.

L'avènement des microprocesseurs et leur introduction en tant qu'élément de base a provoqué un changement radical tant au niveau du matériel que des performances.

Non seulement le concept microprocesseur permet de s'affranchir de l'importante charge en temps et coût de développement nécessaire à la réalisation de circuits complexes spécialisés pour de nouveaux jeux, mais de plus il permet de proposer de véritables « jeux programmables » pratiquement sans limite, si ce n'est celle de l'imagination, en changeant uniquement le programme à exécuter par le microprocesseur.



« Video System » (CK 2000) de la Société Electronique d'Hydrogenar. Ce système est construit autour des circuits 3650, P13, USG.

Dans les jeux vidéo à base de microprocesseur, l'écran de télévision est utilisé comme une matrice de points. Deux méthodes de générateur d'images peuvent être distinguées :

- Le concept « RAM » dans lequel une mémoire RAM tampon contient les données nécessaires à la visualisation d'une image complète.

- Le concept « OBJET » dans lequel plusieurs petites mémoires tampon contiennent uniquement les données relatives aux objets à visualiser. Une circuiterie de contrôle programmable prend en charge le positionnement des objets sur la matrice-écran.

Dans les deux cas, la sortie vidéo peut gérer directement le faisceau d'électrons du tube d'image (« jeux résidents ») ou le module jeu peut envoyer les données à travers un modulateur sur le câble d'antenne du récepteur.

Le concept « RAM »

Une mémoire vive (RAM) joue le rôle de « tampon d'écran » et contient toutes les informations nécessaires à une image complète, c'est-à-dire que la définition recherchée ainsi que le nombre de couleurs déterminent la capacité de mémoire nécessaire. Le schéma de principe d'un système de jeu utilisant cette technique est donné figure 1.

Par exemple si l'écran est considéré comme une matrice de 128 x 128 points et que l'on désire 4 couleurs (codées sur 2 bits) la capacité mémoire nécessaire est de $2^7 \times 2^7 \times 2^1 = 32\ 768$ bits (32 K bits). Cette mémoire est accessible par le microprocesseur pour composer l'image et par le canal d'accès direct mémoire (DMA) pour extraire les données à afficher à un moment donné sur l'écran.

Les composants mémoires les mieux adaptés (les moins chers) sont les mémoires RAM dynamiques de grande capacité. On peut les utiliser ici de façon astucieuse puisque le rafraîchissement est réalisé automatiquement par lecture permanente des données par le canal DMA.

Séquençage et contrôle

Le « système de séquençage » assure le lien entre un emplacement dans la mémoire tampon et la position correspondante sur l'écran T.V. en fournissant les adresses mémoire et les signaux de synchronisation adéquats.

De cette façon, le canal DMA peut utiliser ces adresses pour lire les données dans la RAM en synchronisme avec l'exploration du tube T.V. Ces données, en combinaison avec les signaux de syn-

* SSI : Small Scale Integration, intégration à petite échelle.

* MSI : Medium Scale Integration, intégration à moyenne échelle.

* LSI : Large Scale Integration, intégration à grande échelle.

Le circuit d'interface vidéo programmable ou P.V.I. se comporte vis-à-vis du microprocesseur comme une zone mémoire.

chronisation sont converties, en un signal vidéo, ou sont utilisées pour la commande directe du tube image.

De plus, tous les signaux de séquençement pour le canal DMA et le micro-ordinateur sont fournis par ce « système de séquençement ».

Le micro-ordinateur

Le jeu à exécuter est complètement indépendant de la position des objets dans la mémoire tampon. En fait, le microprocesseur ayant accès à la mémoire c'est le

programme qu'il exécute qui déterminera le jeu lui-même. Apparitions, mouvements, rotations, etc., des objets sont réalisés en stockant des ensembles appropriés de bit dans la mémoire RAM tampon.

Ces fonctions peuvent également être affectées par des commandes externes telles que potentiomètres, commutateurs ou manipulateurs actionnés par les joueurs.

Conclusion concernant le concept RAM

Le concept RAM permet une grande souplesse dans les jeux à

exécuter puisque tous les points de l'écran peuvent être contrôlés individuellement. Toutes formes d'objet et composition de couleurs sont théoriquement possibles.

En contrepartie cela impose d'agir sur les objets au niveau des bits (ou de groupes de bits) ce qui se traduit rapidement par des programmes de gestion relativement complexes.

Par ailleurs, le microprocesseur est très chargé puisqu'il a à mettre à jour en permanence tout le contenu de la RAM tampon. En fait, les possibilités sont limitées par le nombre d'objets en mouvement, leur vitesse et les chances de collision qui peuvent être supervisées par le microprocesseur.

Le concept RAM impose également un nombre relativement important de boîtiers si le coût est donc assez élevé.

Ce coût n'est acceptable que dans la mesure où son intérêt réside surtout dans ses possibilités d'extension à d'autres applications que les jeux tels que terminaux de visualisation, système d'évaluation.

Le concept « Objets »

Le principe de fonctionnement du système basé sur le concept « Objet » est donné figure 2.

Dans l'approche « Objets » proposée ici, le microprocesseur Signetics 2650 lit le programme-jeu stocké en mémoire ROM, et contrôle la vidéo présentée au récepteur T.V. Un circuit d'interface spécial P.V.I. (Programmable Video Interface) programmable par l'unité centrale interprète les commandes du microprocesseur et présente les signaux vidéo au circuit D.V.S. (Digital Video Summer) qui est un codeur fournissant le signal vidéo et des signaux de séquençement en provenance d'un générateur de synchronisation (USG Universal Sync. Generation).

L'unité centrale communique avec le P.V.I. par l'intermédiaire des bus d'adresses et de données. Le P.V.I. se comporte vis-à-vis du

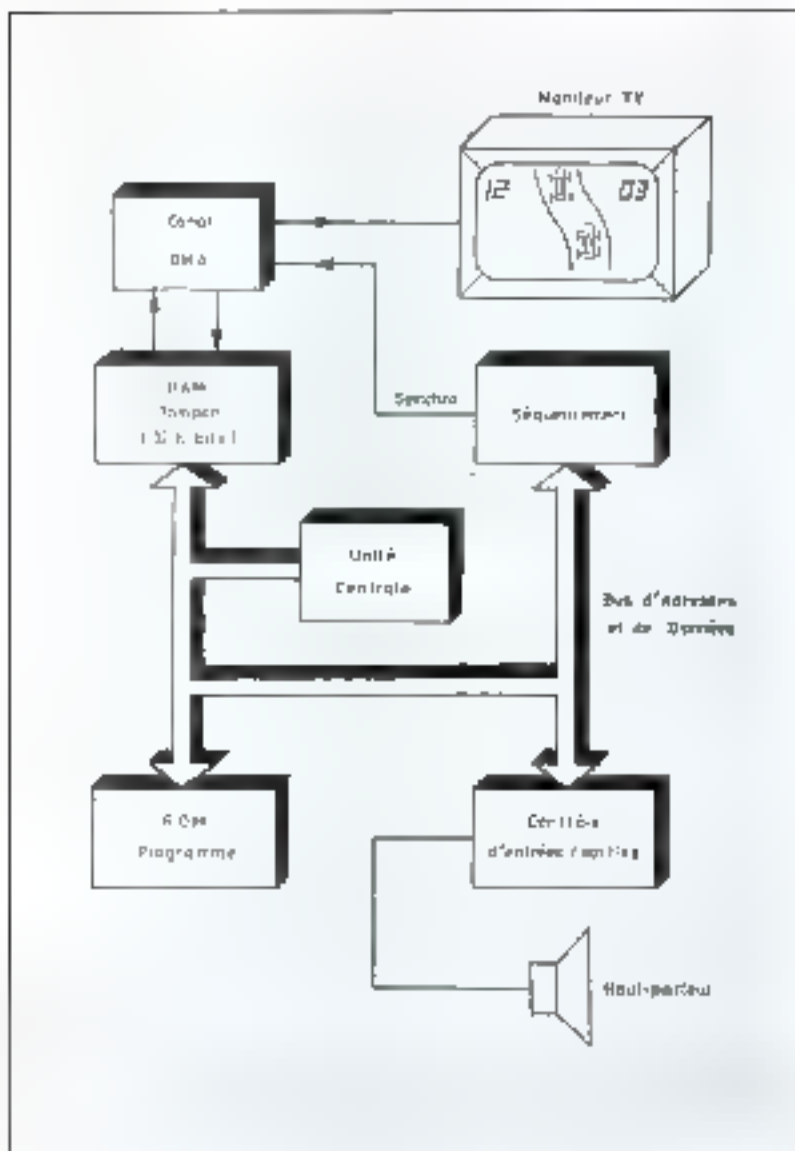


Fig. 1. - Jeu vidéo à microprocesseur : le concept « RAM ». La mémoire vidéo joue le rôle de « tampon d'écran » et fournit les informations nécessaires à une image complète.

microprocesseur contre une zone mémoire dans laquelle le microprocesseur peut écrire des données. Le P.V.I. fournit ensuite les signaux vidéo en fonction des informations stockées dans sa zone RAM.

Par ailleurs, le P.V.I. présente au microprocesseur des informations concernant son état propre et l'état des dispositifs d'entrée/sortie (ex : Collision entre objets, etc.). Pour ce faire, le P.V.I. écrit des informations dans certains emplacements mémoire, emplacements qui peuvent être lus par le microprocesseur afin de prendre des décisions.

Description du P.V.I.

La figure 3 représente l'architecture d'un P.V.I.

Le P.V.I. est un circuit à huit niveau d'intégration réalisé en MOS canal N. Les communications entre le microprocesseur 7650 et le P.V.I. sont assurées par les bus du système (voir encadré).

L'interface vidéo programmable contient les éléments nécessaires pour

- décrire la forme, la couleur, la position et les dimensions de quatre objets ;
- décrire la forme et la couleur du fond ;
- engendrer le son et le sonore ;
- décrire les collisions entre objets ou entre objets et le champ de jeu, la fin d'affichage d'un objet et la fin d'une image ;
- mémoriser la dernière valeur de conversion A/D des entrées (potentiomètres) ;
- effectuer des calculs grâce à une zone mémoire « bloc notes ».

Le mécanisme de contrôle des objets est le suivant : on associe à chaque objet un petit bloc-mémoire RAM et une paire de registres de coordonnées qui indiquent l'emplacement de l'écran où l'objet doit être visualisé. Un ensemble de compteurs (est vertical et en horizontal) indiquent en permanence où se trouve le point d'impact du faisceau d'électrons. Lorsqu'il y a coïncidence entre la position du faisceau et les registres de coordonnées, l'objet en question est affiché.

Les mouvements des objets sont obtenus en programmant le microprocesseur de façon adéquate pour modifier les coordonnées des objets. Un déplacement vertical est obtenu simplement en incrémentant ou décrémentant le registre de coordonnée verticale. Un déplacement horizontal en

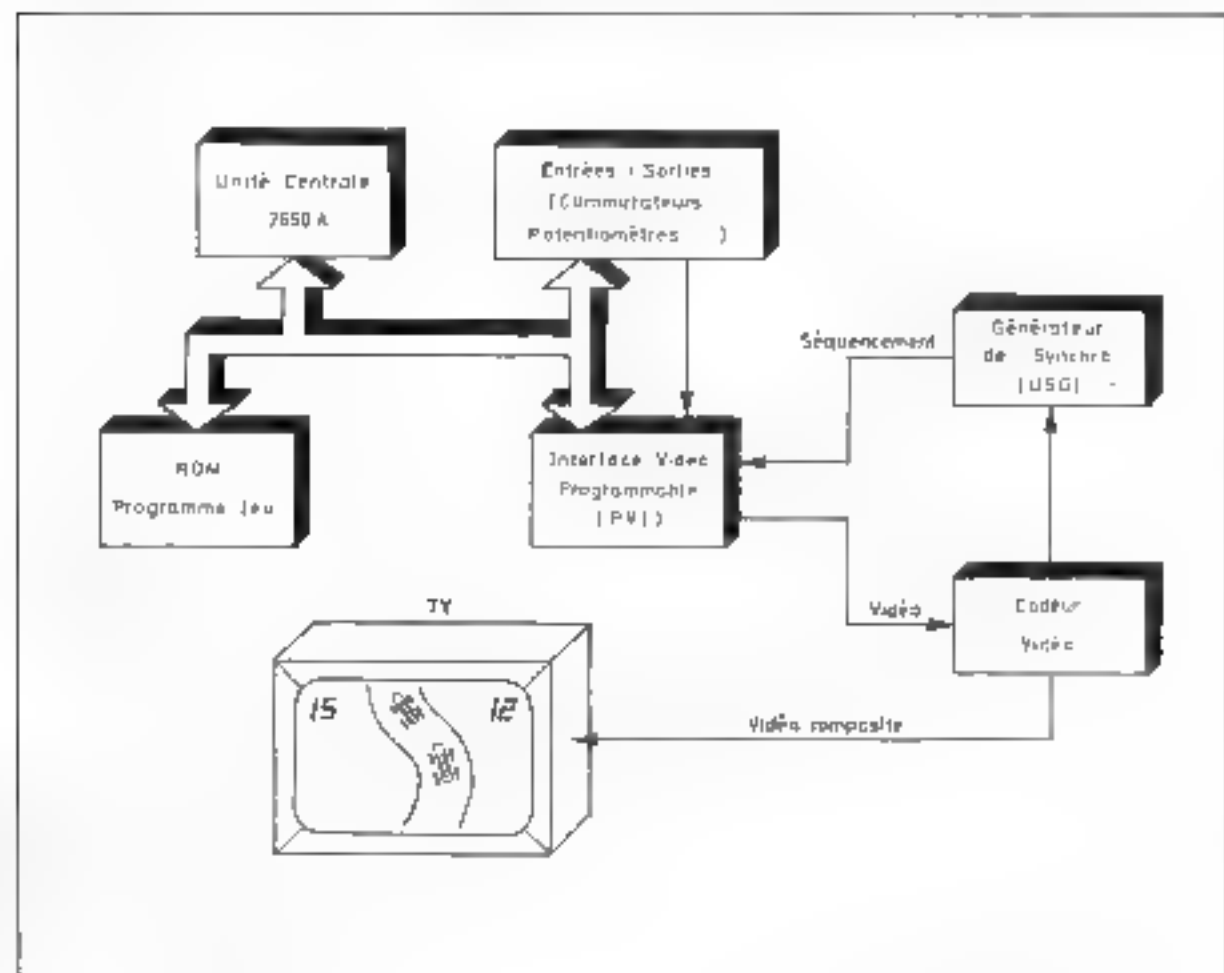


Fig. 2. - Jeu vidéo à microprocesseur : le concept « objet », ici, le microprocesseur lit le programme de jeu stocké en mémoire ROM et envoie la vidéo présentée au récepteur T.V.

Le P.V.I. contient une mémoire RAM de 256 octets qui stocke les informations concernant la définition des objets et du champ de jeu.

incrémentant ou décrémentant le registre de coordonnées horizontales.

De cette manière chaque objet possède deux degrés de liberté.

Fonction du générateur de synchronisation USG

Ce boîtier fournit la fréquence d'horloge de base ainsi que les signaux de remise à zéro en horizontal et vertical du P.V.I. Les compteurs, horizontal et vertical, de l'IC5C1 fournissent au P.V.I. une représentation en coordonnées cartésiennes de l'écran de TV.

Conclusion sur le concept « Objets »

Dans ce cas la composition d'un objet est réalisée de façon similaire à l'approche « RAM » en stockant la configuration de l'objet en mémoire RAM du P.V.I. Par contre, le déplacement d'un objet, la modification de sa grandeur ou la détection des collisions se font beaucoup plus simplement en transférant les nouvelles coordonnées et les mots de contrôle adéquats entre le microprocesseur et le P.V.I.

Ceci permet d'une part de décharger considérablement

l'unité centrale qui n'a pas à remettre à jour l'ensemble de l'écran et peut donc se consacrer à plus d'objets et minimiser les tailles des programmes.

De plus, le concept « Objets » réduit de façon considérable le nombre de composants à mettre en œuvre, donc le coût global du système, tout en permettant une grande variété de jeux en changeant uniquement la ROM contenant le programme spécifique à chaque jeu. ■

* H. MAGRO est responsable des produits « Microprocesseurs » de la R.T.C.

H. MAGRO *

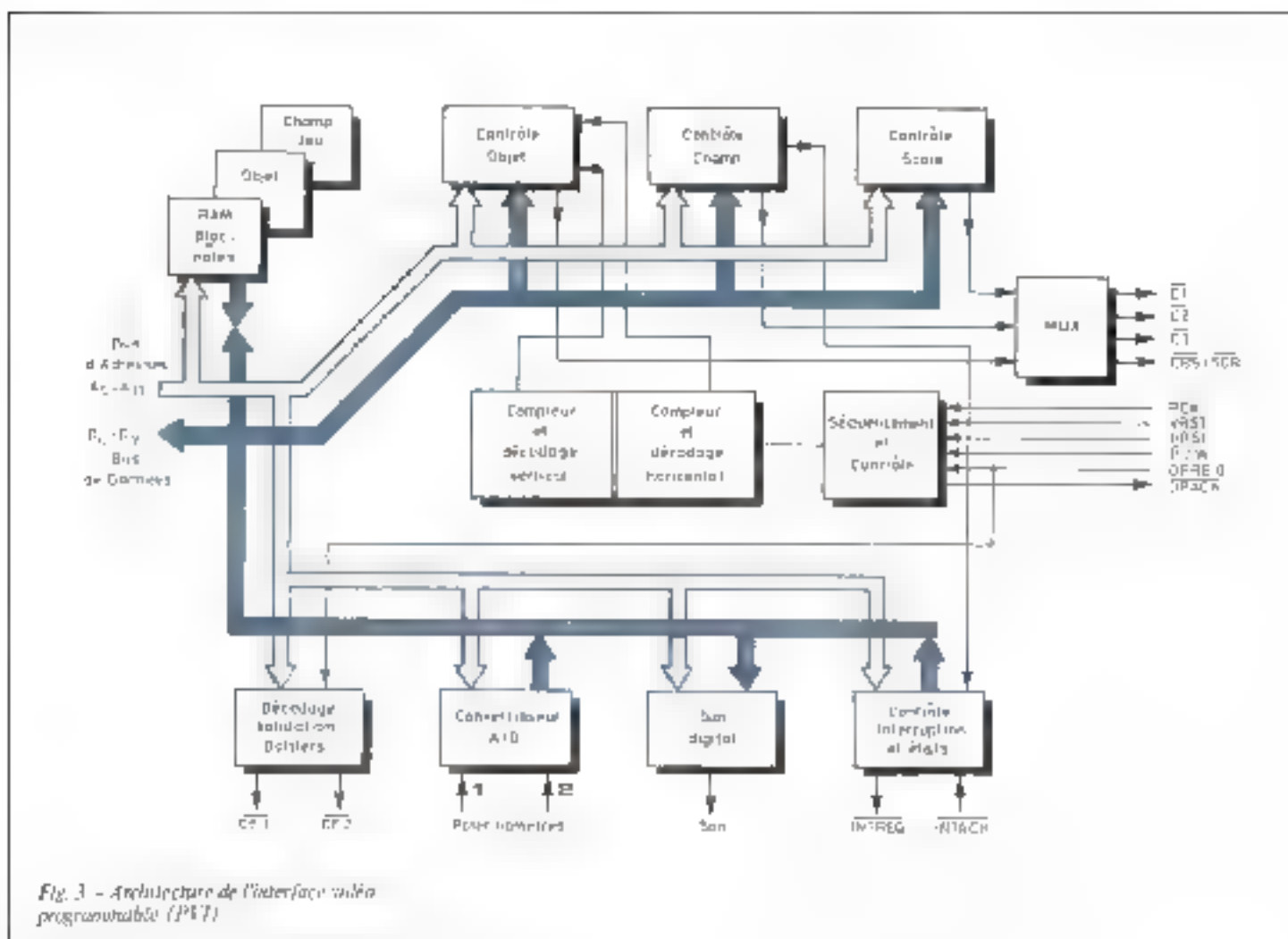


Fig. 3 - Architecture de l'interface vidéo programmable (P.V.I.)

Le P.V.I., circuit d'interface vidéo-programmable

Le P.V.I. (Programmable Video Interface) fait partie de la catégorie des circuits d'interfaces programmables dont l'apparition sur le marché est le résultat de deux éléments essentiels :

- Les progrès technologiques extraordinaires réalisés ces dernières années dans le domaine de l'intégration à haut niveau, permettent de réaliser des circuits intégrés de très grande complexité.
- L'introduction du microprocesseur (en fait une conséquence du phénomène précédent) qui a permis de rendre accessible à tous les domaines d'application de l'électronique des techniques propres à l'informatique et en particulier l'organisation d'un système autour d'une Unité centrale (le microprocesseur), dialoguant avec l'environnement par l'intermédiaire de « BUS » (d'adresse, de donnée et de contrôle).

Avec le microprocesseur apparaissait un concept nouveau pour l'électronicien : le « logiciel » (c'est-à-dire la suite des instructions à faire exécuter par l'unité centrale et contenue dans la mémoire de programme). Est également apparue une autre préoccupation, celle de la répartition des tâches entre « matériel » et « logiciel », soit pour exécuter des opérations à des vitesses incompatibles avec les possibilités du microprocesseur (association d'opérateurs en logique câblée) soit pour décharger l'unité centrale de tâches répétitives et bien connues pour un domaine d'application donnée.

C'est ce second aspect qui a donné en particulier naissance à des circuits d'environnement microprocesseur tels que le 2651 PCI et 2652 MPCC particulièrement adaptés au domaine des communications de données.

De même que ces deux composants, le P.V.I. est un dispositif orienté « BUS » et dont le mode de fonctionnement est programmé par l'unité centrale. Le microprocesseur 2650 a accès aux principaux éléments fonctionnels du P.V.I. par l'intermédiaire des bus d'adresse et de donnée ; il sélectionne l'élément avec lequel on peut communiquer grâce au bus d'adresse. L'information est véhiculée dans un sens ou dans l'autre par le bus de donnée.

Le P.V.I. contient une mémoire RAM de 256 octets qui stocke les informations concernant la définition des objets et du champ de jeu. Le 2650 et le P.V.I. ont tous deux accès à cette information. La logique de contrôle du P.V.I. examine l'information stockée dans la mémoire, par le microprocesseur (ex. : placer l'objet n° 1 à l'emplacement H.120, V.37), et fournit les signaux vidéo adéquats

à l'emplacement prévu. Les signaux de sortie comprennent les couleurs des objets, du fond et du score et une fréquence d'horloge.

Le bloc de conversion A/D transforme les informations analogiques de position du potentiomètre en données binaires acceptables par le microprocesseur.

Le bloc « son digital » est constitué d'un générateur d'onde carrée dont la fréquence de sortie est contrôlée par le microprocesseur.

Le bloc « litats et contrôle d'interruption » permet au P.V.I. d'une part d'interrupter le 2650, d'autre part de lui fournir des informations concernant le déroulement du jeu (ex. : collisions).

La mémoire « lue » du P.V.I. (256 octets) contient la description de 4 objets et de leurs éventuelles reproductions, la description du « champ de jeu », des informations de contrôles et d'entrées/sorties ainsi que des zones « bloc-notes » pour des calculs.

Génération de la vidéo objet

- Chaque objet est défini par 5 données :
 - Forme de l'objet : sur 80 bits.
 - Position de l'objet : sur 16 bits.
 - Position d'un double de l'objet : sur 16 bits.
 (Ces trois éléments constituent la description de l'objet.)
- Dimensions de l'objet : sur 2 bits.
- Couleur de l'objet : sur 3 bits.

Contrôles et entrées/sorties

Parmi ces emplacements mémoires certains sont écrits par l'unité centrale de façon à programmer le P.V.I. :

- Dimensions des quatre objets : 4 x 2 bits.
 - Couleurs des quatre objets : 4 x 3 bits.
 - Format et position du score : 2 bits.
 - Couleurs du fond du jeu (écran), du champ de jeu et validation : 2 x 3 bits + 1 bit.
 - Son : 8 bits.
 - Valeur des 4 digits de score : 4 x 4 bits.
- D'autres emplacements mémoires concernent des informations d'états lues par l'unité centrale pour prendre des décisions ou effectuer des calculs.
- Collision entre objets et champ de jeu : 4 bits.
 - Collisions entre objets : 6 bits.
 - Fin d'affichage des objets : 4 x 1 bit.
 - Résultats conversion A/D des deux potentiomètres : 2 x 8 bits.

MICRO-ORDINATEUR COMPUCOLOR

- MICROPROCESSEUR 8080 A
- MEMOIRE RAM DE 8 A 32 Ko
- BASIC 16 K RESIDENT
- INTERFACE RS 232 C
- ECRAN DE VISUALISATION 164 c x 167 32L
8 COULEURS.
- TRACE GRAPHIQUE
- 1 UNITE DE MINI-DISQUETTE
- 64 CARACTERES SPECIAUX
- OPTION IMPRIMANTE

PRIX DE VENTE 11 800 F HT.
COMPRENANT: ECRAN DE VISUALISATION AVEC 8 COULEURS - 1 UNITE DE MINI-DISQUETTE INTEGREE
- CAVIER COMPLET - 8 K RAM - BASIC RESIDENT



MICRO-ORDINATEUR APPLE-II

- MICROPROCESSEUR ROCKWELL 8502 - RAM
EXTENSIBLE DE 4 K A 48 K
- BASIC MONITEUR ASSEMBLEUR
DESASSEMBLEUR ROM
- SORTIE VIDEO 24 LIGNES - 40 COLONNES
- GRAPHIQUES FINS EN COULEURS SUR 7 V
VIB-SFCAM
- INTERFACES MAGNETOPHONE ET ENTrees
ANALOGIQUES - HAUT PARLEUR INCLIPROE
- 8 PERIPHERIQUES CONNECTABLES DONT
- IMPRIMANTE MGDM CARTE DE
COMMUNICATION RS 232
- CARTE DE RECONNAISSANCE VOCALE 132 MOTS
QUELCONQUES
FLOPPY DISQUES 1 A 14 FOIS 110 Kb
- * DOS - FICHIERS DE DONNEES EN ACCES
SEQUENTIEL INDEXE PROGRAMMABLE
DE CHAINAGE DES PROGRAMMES PROCE-
DURES D'ECRIURE



MICRO-ORDINATEUR I.S.T.C. 5000

- MICROPROCESSEUR Z80 - RAM de 32 K a 64 K
- SORTIE VIDEO 24 LIGNES - 80 COLONNES
GENERATEUR DE CARACTERES PROGRAMMABLE
- 1 OU 2 MINI-FLOPPY DISQUETS DOUBLE FACE
INTERES
- DOS-EDITEUR DE TEXTE
- MACROASSEMBLEUR
BAS C-ETENDU W-THEMELSE WH-LE
PRIUS FINES
- FORTRAN IV ANSI
EDITEUR DE LIENS POUR MODULES FORTRAN
- 2 AS CONNECTEURS BUS S-100
- INTERRUPTIONS CHAINÉES AVEC PRIORITES A
NIVEAU
- CARTE DE COMMUNICATION
SYNCHROME ASYNCHROME
IMPRIMANTE AVEC INTERFACE



Bon réponse à retourner à : I.S.T.C., 7 à 11, rue Paul-Barruel, 75015 Paris. Tél. : 306.46.06.

Raison Sociale

Adresse

Activité

Nom et Fonction

Tel

Intéressé par : COMPUCOLOR
 APPLE II I.S.T.C. 5000

UNE DEMONSTRATION LA VISITE D'UN COMMERCIAL

Voici une autre utilité du READ, dans un programme qui calcule la moyenne arithmétique de 5 nombres spécifiés en DATA, par l'intermédiaire d'une boucle :

Exemple 2 :

```
10 pour I = 1 à 5
20 READ A
30 S = S + A
40 boucle I
50 PRINT « LA MOYENNE ARITHMETIQUE EST », S/5
60 DATA 53, 71, 1E + 5, - 2.32 E + 4, 18, 21, 54, 32, etc.
70 END
```

En BASIC toutes les variables sont automatiquement initialisées à zéro. Quand, à la première lecture on rencontre S, il prend la valeur 0.

Comme nous pouvons le constater, par cinq fois, grâce à la technique de la boucle, on additionnera des valeurs consécutives lues dans la liste de valeurs numériques de l'instruction DATA. Première remarque : il y a plus de valeurs dans les DATA que nécessaire. Ceci n'est pas une faute et ne genere pas de message d'erreur.

Les valeurs consécutives s'additionnent dans « S ». Un calcul simple dans le PRINT (S/5) donne alors la moyenne arithmétique.

La même instruction READ permet aussi la lecture des tableaux.

Exemple 3 :

```
80 tableau T(5)
90 pour k = 1 à 5
100 READ T(K)
110 boucle K
.
.
.
300 DATA 1, 10, 15, 2, 3, etc.
```

L'instruction DATA peut également contenir des chaînes de caractères.

```
10 DATA « COUCOU, Z », 1, 2
est permis
```

READ A, ■, C, D produira l'affectation des valeurs numériques correspondant aux codes ASCII de COUCOU et de Z aux variables A et B et des valeurs numériques 1 et 2 aux C et D.

GO TO

Cette instruction renvoie la machine à une ligne de programme donnée. Elle a plusieurs formes :

```
100 GO TO numéro de ligne
110 GO TO n1, n2, ... nN ON
expression.
```

100 — Cette forme est un simple branchement incondicional.

```
50 .....
.
.
.
100 GO TO 50
```

Après la ligne 100, le programme commencera à exécuter l'instruction contenue à la ligne 50.

L'instruction 100 GO TO 100 représente une boucle sans fin.

110 — Sous cette forme le GO TO ressemble à un aiguillage. Il y a saut à l'adresse n_i si la partie entière de l'expression calculée est égale à n_i.

Exemple :

```
10 .....
20 .....
30 .....
40 .....
50 GO TO 10, 20, 30, 40
ON N = N + 10
```

Ce programme contient un saut aux lignes 10, 20, 30 et 40 en fonction des valeurs de N.

Au premier passage, si N = 0 en initialisation, il y a saut à l'instruction d'adresse 10. Au deuxième passage par la ligne 50, N vaudra 10 et le saut se fera à l'adresse 20, etc.

IF - GO TO

Saut conditionnel :

```
IF (expression arithmétique) (relation) (expression arithmétique)
GO TO (numéro de ligne)
```

Si la relation logique est vraie il y a saut au numéro de ligne spécifié par l'instruction GO TO. Sinon, on continue en séquence.

```
10 IF X <= Y + 1 GO TO 100
15 .....
```

Si, à la ligne 10, X satisfait la relation, le programme continue à l'adresse 100. Sinon, l'instruction 15 est exécutée.

Une forme courte de cette instruction est la suivante :

```
IF (variable ou expression arithmétique) GO TO (numéro de ligne).
```

Exemples :

```
10 IF X GO TO 100
15 IF X + Y | 2 GO TO 100
```

Sous cette forme on exécute la ligne 100 si X est différent de zéro. Cette forme courte est équivalente à :

```
10 IF X <> 0 GO TO 100
15 IF X + Y | 2 <> 0 GO
TO 100
```

IF - THEN

Exécution conditionnelle d'une instruction ou d'un saut. La forme la plus générale de cette instruction est :

```
IF (expression arithmétique) (relation) (expression arithmétique) THEN (numéro de ligne ou instruction)
```

Exemples :

```
15 IF ABS(X) <= N THEN 40
22 IF X THEN PRINT « VALEUR NON-NULLE », X
28 IF Y >= SIN(X) THEN GO TO 40.
```

L'adresse de saut peut ou non être accompagnée d'un « GO TO ».

Dans la première instruction, la valeur absolue de X est comparée à N et si elle est plus petite ou égale à celle-ci il y a saut à la ligne 40.

Dans la seconde instruction, une valeur non-nulle de X, valide la condition et produit l'impression

Lorsque la raison d'une progression à une valeur négative, il y a exécution de la boucle tant que la variable est supérieure ou égale à la valeur finale.

du texte accompagnée de la valeur de X.

La troisième instruction, équivalente à la première, est plus proche du langage parlé.

FOR et NEXT

Ces instructions permettent de réaliser aisément des boucles. Prenons l'exemple suivant.

Calcul de la somme d'une progression arithmétique :

Pour X variant de 1 à 10, effectuer

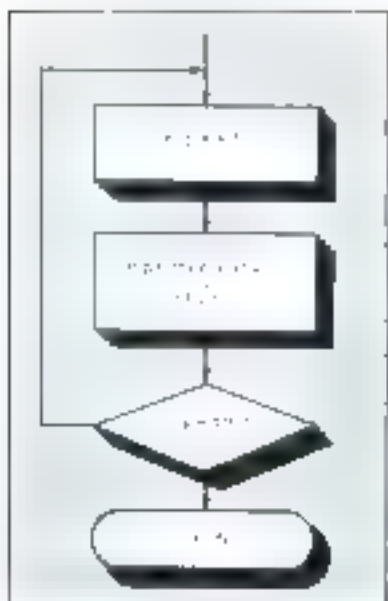
```
S = S + X.
```

On peut procéder par les moyens déjà connus

```
10 X = 1
20 S = S + X
30 X = X + 1
40 IF X < 11 THEN 20
50 END
```

L'instruction FOR permet d'éviter l'emploi de ce programme hybride utilisant l'incrément de X et le test de passage sur sa valeur extrême et donne lieu à l'exécution répétitive du programme pour diverses valeurs de X. Cela devient ainsi

```
10 FOR X = 1 TO 10
20 S = S + X
30 NEXT X
40 END
```



La partie de programme à recommencer pour une autre valeur de X est délimitée par l'instruction NEXT.

Dans le cas général la valeur de X sera augmentée d'une quantité quelconque, la raison de la progression pouvant être positive ou négative et pas nécessairement égale à l'unité.

Le pas de cette progression (Step en anglo-saxon) est alors indiqué de la façon suivante

```
10 FOR X = 1 TO 10 STEP 2
```

Ceci fera prendre à X les valeurs 1, 3, 5, 7, 9.

L'instruction :

```
10 FOR X = 10 TO 1 STEP -1
```

produira le déroulement des opérations dans l'ordre décroissant de X.

```
10 PRINT 1, 1 * 1, 1 + 1 + 1, SQR (1)
20 PRINT 2, 2 * 2, 2 + 2 + 2 + 2, SQR (2)
30 PRINT 3, 3 * 3, 3 + 3 + 3 + 3, SQR (3)
.
.
.
100 PRINT 10, 10 * 10, 10 + 10 + 10, SQR (10)
110 END
```

En général, la forme de cette expression est la suivante

```
FOR (variable) = (valeur initiale)
TO (valeur finale) STEP (raison)
```

Lorsque la raison de la progression a une valeur positive, il y a exécution de la boucle tant que la variable est inférieure ou égale à la valeur finale.

Lorsqu'elle est négative, il y a exécution de la boucle tant que la variable est supérieure ou égale à la valeur finale.

La forme générale d'une boucle FOR-NEXT peut contenir des expressions mettant en jeu des formules plus ou moins complexes pour la valeur initiale, la valeur finale et la raison de la progression :

```
FOR X = Y/Z * EXP (- W |
| .234) TO (A - B)/3
STEP (D - 5 + 6)/7
```

Si la valeur initiale est supérieure à la valeur finale, ou inférieure lorsque la raison de la progression est négative, il n'y aura pas d'exécution de la boucle et l'instruction suivante immédiatement la NEXT sera exécutée.

Les BOUCLES

Technique courante en programmation, une boucle utilise chaque fois qu'un programme comporte une ou plusieurs portions se répétant un certain nombre de fois avec ou sans changement de valeurs numériques.

Soit par exemple un programme qui se propose d'imprimer à la suite les 10 premiers nombres naturels, leur carré, leur cube et leur racine carrée. Si l'on n'utilise pas de boucle, le programme aura 11 lignes et sera conçu de la façon suivante :

Une boucle, respectant l'organigramme 1 permet de diminuer le nombre de ces instructions

```
10 X = X + 1
20 PRINT X, X * X, X * X *
X, SQR (X)
30 IF X < 10 THEN 20
40 END
```

Après initialisation, X prend la valeur zero. Lors de la première exécution de la ligne 10, X = 1. Cette valeur sert aux 1^{ers} calculs, effectués dans l'ordre d'impression PRINT de la ligne 20. Tant que X reste inférieur à 10, il y a retour à la ligne 10 (boucle); incrément de X (+ 1), nouvelle impression et un nouveau test. Si X = 10, le travail est fini et il n'est pas nécessaire de retourner de nouveau à la ligne 10 (X vaudrait 11 après l'exécution de cette ligne). Ce détournement ou sortie de la boucle détermine l'exécution de l'instruction 40 qui est l'ordre FIN.

For 1 - Début de programmation
 Copyright © 1979
 Tous droits réservés

Pour simplifier davantage l'écriture des boucles, compte tenu de leur importance on a simplifié leur programmation à l'aide des deux instructions spécialisées FOR et NEXT, ce qui donne :

```
10 FOR X = 1 TO 10
20 PRINT X, X | 2, X | 3,
   SQR (X)
30 NEXT X
40 END
```

À la ligne 10, X prendra toutes les valeurs entre 1 et 10. La raison de la progression est initialisée à 1 (STEP 1) lorsqu'elle n'est pas spécifiée. Un test comme celui de la ligne 30 de l'exemple précédent est prévu dans le cadre de l'instruction NEXT.

À la ligne 30 on demande de recommencer l'exécution de la boucle avec une nouvelle valeur de X. Cette dernière étant la suivante de celles qu'il peut prendre à la ligne 10.

BOUCLES IMBRIQUÉES

Lorsque l'on est amené à exécuter des boucles à l'intérieur d'autres boucles, certaines précautions s'imposent afin d'éviter de tourner en rond, sans fin, ou de perdre des paramètres.

Une première règle, élémentaire, est d'affecter à chaque boucle une variable distincte. D'autre part, il faut éviter le chevauchement des boucles, comme le montrent les exemples suivants.

Boucles autorisées :

```
FOR I
  FOR J
  NEXT J
NEXT I
```

ou bien :

```
FOR I
  FOR J
  FOR K
  NEXT K
  FOR L
  NEXT L
  NEXT J
NEXT I
```

Boucles non autorisées :

```
FOR I
  FOR J
  NEXT I
  NEXT J
```

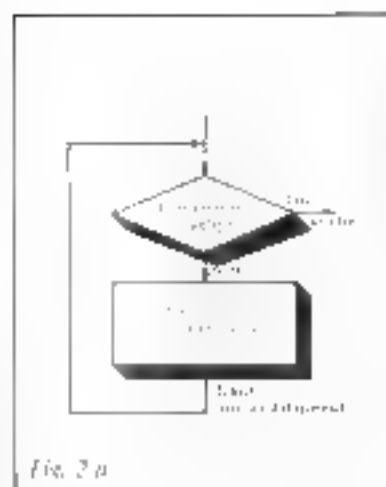


Fig. 2 a

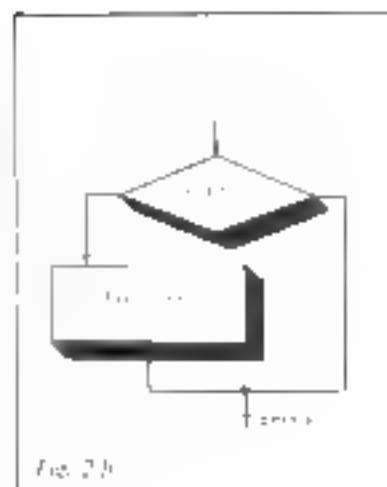


Fig. 2 b

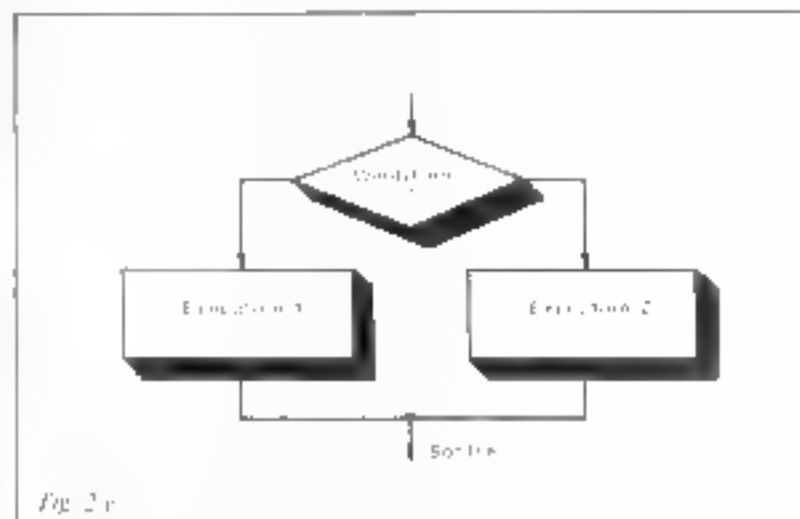


Fig. 2 c

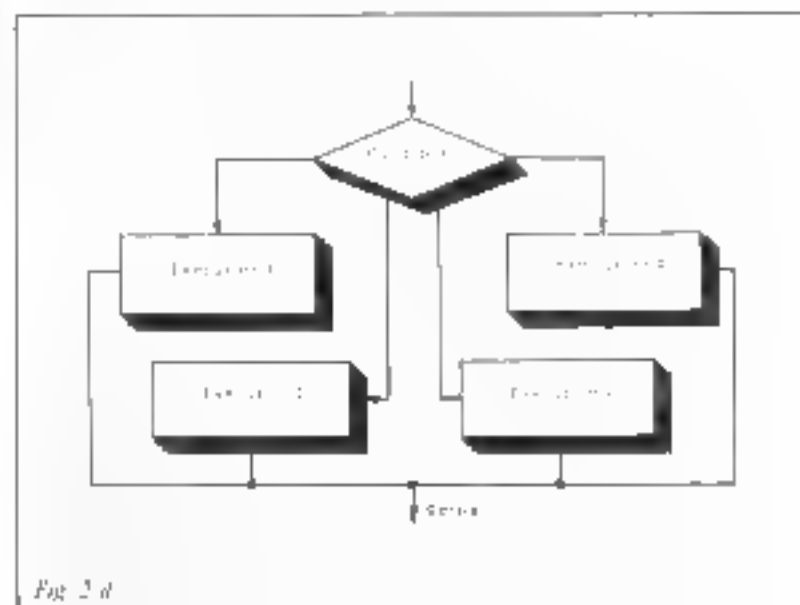


Fig. 2 d

Les SAUTS

Les instructions d'un programme sont exécutées normalement dans l'ordre de leur numérotation. Lorsqu'on a besoin de faire exception à cette règle on utilise une instruction de saut.

Si le saut est impératif, on a recours à une instruction de saut inconditionnel :

```
100 GO TO 30
```

Si le saut dépend du résultat d'un test il s'agit d'un saut conditionnel. Le test lui-même est

exprimé par une instruction IF :

```
100 IF X <= 3 GO TO 30
```

Il y a plusieurs types de sauts, exprimés sur les organigrammes de la figure 2. Le programme correspondant à l'organigramme de la figure 2 a est le suivant :

```
10 INPUT X
20 IF X < 0 GO TO 50
30 S = S + X
40 GO TO 10
50 PRINT S
60 END
```

Ce programme additionne les nombres X que l'on fait entrer par l'instruction INPUT jusqu'à la rencontre d'un nombre négatif, ce qui arrête le traitement et fait imprimer la somme. La condition est à la ligne 20.

Aux figures 2 b, 2 c et 2 d correspondent des configurations courantes de sauts. Une condition peut aboutir à une, deux ou plusieurs exécutions et terminations ou à un saut vers la sortie sans aucune exécution ■

Afin de fixer quelque peu nos connaissances en BASIC voici quelques questions recapitulatives :

- I Combien y a-t-il de noms de variables en BASIC ?
- II Que signifie l'expression arithmétique $A + B / C + D$?
- III Une étiquette (numéro de ligne) peut-elle être négative ?
- IV Signaler la faute contenue dans chacune des expressions suivantes (une seule erreur par expression) :
 - a) $B + C = X$
 - b) $Y = X / 2 + 2 X$
 - c) $Z = (A / 1 - 5) + Y / 2 / 0,5$
- V Quelle différence y a-t-il entre les instructions :
 - 40 LET T = 12
 - 40 T = 12
- VI Que se passe-t-il si une instruction DATA contient plus de données que s'en demande une instruction READ ?
- VII Si l'on suppose que le contenu d'un mot mémoire d'adresse FFFF₁₆ (65535) est FE₁₆ (254) quel sera le résultat de l'exécution de l'instruction : PRINT PEEK (65535)

I - Combien y a-t-il de noms de variables en BASIC ?

286 — La raison est simple si l'on se rappelle qu'une variable, qui peut être simple ou indexée (tableau), est constituée d'une lettre de l'alphabet (26 en tout), suivie ou non d'un chiffre. Il y a 10 chiffres, 0, 1, 2, ... 9 et une possibilité sans chiffre. Donc le nombre total de lettres de l'alphabet sera multiplié par $10 + 1 = 11$. D'où $26 \times 11 = 286$ possibilités.

Rappelons à cette occasion que tous les signes

de l'ALPHABET du BASIC ne rentrent pas dans la constitution des noms de variables. Mise à part l'ensemble de chiffres et de lettres que l'on désigne sous le nom de CARACTÈRES ALPHANUMÉRIQUES, nous disposons d'une série de CARACTÈRES SPÉCIAUX :

\$ { + - * / . = () blanc

ceux-ci ne rentrent pas dans la composition des noms des variables. Toutes les lettres sont en majuscules.

La distinction entre O et zéro s'obtient en utilisant la lettre @ : @

Les noms des variables indexées ou tableaux respectent les mêmes règles, quel que soit le nombre d'indices. Par exemple, soient deux tableaux, V (i) une liste de vitesses et V (X, Y, Z) une liste de vecteurs, définis chacun par ses coordonnées dans l'espace, dans un même programme, seront confondus et un message d'erreur apparaîtra dans le meilleur des cas.

Rappelons également que si, dans les grandes machines on n'a pas à s'occuper de l'implantation en mémoire des tableaux, dans les petits systèmes un DIM A (50) réserve 50 emplacements de quelques mots-mémoire chacun, pour permettre de loger des éléments A (i) à 9 décimales de précision. A deux ou trois décimales on arrive très vite à saturation des machines ne connaissant pas l'allocation dynamique de mémoire (allocation de place mémoire au moment où l'on en a besoin).

II - Que signifie l'expression arithmétique $A + B / C + D$?

$$\frac{A + B}{C} + D$$

Lorsque dans une expression arithmétique il y a plusieurs opérations entre les constantes ou variables, il existe un ordre de priorité entre les

opérations, le même que celui de l'arithmétique de tous les jours :

(parenthèses) ; * et / ; ±

A priorité égale, toutes les opérations s'effectuent de gauche à droite. Dans notre cas, la multiplication et la division étant des opérations d'égale priorité, l'ordre des calculs, de gauche à droite, sera $A * B$; résultat divisé par C ; résultat multiplié par D . C'est peut-être la seule entorse à la règle qui consiste à exprimer le plus naturellement possible les opérations dont on demande l'exécution, liée à la nécessité graphique de poser les formules sur une seule ligne. De la même façon, les divers types de parenthèses, rondes, carrées, accolades, etc., utilisées dans l'écriture courante sont remplacées par la répétition autant de fois que nécessaire du même type de parenthèse :

$(a + b) * c + e + d$ s'écrit $((a + b) * c + e + d)$

Pour finir, si l'on voulait écrire l'expression

$$\frac{A \cdot B}{C \cdot D}$$

en BASIC, on obtiendrait, sur une seule ligne :

$$A * B / (C * D)$$

III - Une virgule (numéro de ligne) peut-elle être négative ?

Non, on utilise toujours un nombre positif et sans signe (naturel), de 4 ou 5 chiffres. Sur les machines à volutes on peut rencontrer des nombres fractionnaires, permettant l'insertion facile de 10, 100 ou 1000 instructions entre deux lignes distantes d'une unité :

```

1
  . . . | 101 ; | 1001
... 19 ; 1.99 ; | 999
2

```

Si l'on veut insérer une ligne, avant celle dont le numéro est 0, on peut passer par une rénumérotation des lignes de 10 en 10, par exemple, à l'aide d'une directive NUM 1 ou NUM 10, existante sur le plupart des systèmes.

IV - Signaler la faute contenue dans chacune des expressions suivantes (il y a une seule erreur par expression) :

a) $B + C = A$

b) $Y = X / 2 + 2 * N$

c) $Z = (A) / (5) + Y / 2 / 0.5$

a) L'expression arithmétique doit figurer à droite du signalage et la variable A doit se trouver à gauche, donc inverser l'égalité

b) Cette erreur se produit si souvent qu'il est bon de la souligner. $2 * N$ en écriture courante signifie une multiplication implicite de 2 par N . La machine ne la comprend pas et ne doit pas la comprendre ainsi, car dans le cas contraire, un nom de variable, $A5$ par exemple, pourrait être confondu avec la multiplication de A par 5. Donc, écrire $2 * N$ à la place de $2N$.

c) Le compte du nombre de parenthèses n'est pas exact. Une règle simple que respecte tout détecteur d'erreurs de syntaxe dans chaque interpréteur BASIC, est de faire la somme des parenthèses à droite et à gauche et de s'assurer de la stricte égalité. Ici on trouve une parenthèse à droite en trop. On doit donc écrire, correctement :

$$Z = ((A) / (5) + Y) / 2 / 0.5$$

V - Quelle différence y a-t-il entre les instructions :

40 LET T = 12

40 T = 12

Aucune. On utilise le mot de « LET » pour donner une forme plus littéraire à un programme. Il définit une affectation qui peut être implicite (dans la deuxième ligne).

VI - Que se passe-t-il si une instruction DATA contient plus de données que n'en demande une instruction READ ?

Exemple :

```

100 READ A, B, C
300 DATA 1, 2, 3, 4, 5, 6, 7, 8, 9
310 END

```

Rien de grave. La machine exécute néanmoins son programme. Bien souvent on utilise même une boucle qui produit l'exécution de READ plusieurs fois de suite. Dans notre exemple, trois passages par la ligne 100 produiront l'entrée de toutes les données et y en a 9, lues par 3 à la fois.

Le cas contraire, celui d'un nombre de données insuffisantes produit un message d'erreur.

VII - Si l'on suppose que le contenu d'un mot-mémoire d'adresse FFF₁₆ (65535) est FE₁₆ (254), quel sera le résultat de l'exécution de l'instruction :

PRINT PEEK(65535)

L'impression de 254 en décimal. La manipulation d'octets utilise la notation décimale, sauf spécifications contraires.

Programme financier

```

10 REM CE PROGRAMME FABRIQUE UN PLAN DE FINANCEMENT
20 REM SA DEMANDE A LA BANQUE UN CAPITAL DE MONTANT
30 REM A UN TAUX DE VOUS L'ON A LA BANQUE CONSTANT
40 REM SUR "N" ANNEES
45 PRINT ON
50 INPUT "MONTANT PRÊTÉ (C) : "
52 INPUT "DURÉE DU PRÊT (N) : "
54 INPUT "TAUX (X) : "
60 INPUT "Valeur résiduelle (B) : "
62 B=
64 INPUT
66 REM CALCUL DES ANNUITÉS FIXES
67 S=(A-B)/(1+X)^N
68 S=S*(X)
69 INPUT "Valeur résiduelle (B) : "
70 B=
72 PRINT "ANNEE" "ANNUITÉ" "AMORTISSEMENT" "VALEUR RÉSIDUELLE"
74 PRINT
76 FOR I=1 TO N
77 PRINT I
78 PRINT S
79 PRINT S*(X)
80 PRINT B
81 PRINT
82 NEXT I
84 PRINT
86 END

```

Ce programme permet d'établir un plan de financement. Un capital de « C » francs emprunté à « N » %, l'an et à annuités fixes sur « N » années, s'amortit selon un tableau dont on spécifie par colonne : le capital de départ, l'année en cours, les annuités (fixes), l'amortissement et la valeur résiduelle.

Jusqu'à un tel plan était fourni par les grands organismes de crédit disposant d'ordinateurs puissants. À présent, l'informatique individuelle permet à tout un chacun de calculer de façon précise le financement de tel ou tel emprunt et vous donne la possibilité d'obtenir même le même listing que celui délivré par les banques.

Ce programme présente quelques particularités

Il « tourne » sur une machine ZILOG, conçue initialement en tant que système de mise au point microprocesseur, mais dotée finalement du BASIC.

Le taux d'intérêt X s'exprime d'une façon décimale : 10 % s'écrira 0,1.

L'annuité fixe d'un tel emprunt se calcule selon la formule (voir la démonstration dans l'encadré) :

$$A = \frac{X}{1 - (1 + X)^{-N}} C$$

La colonne des années affiche les années à venir, à partir de l'année en cours, « 1 ».

Description détaillée du programme

10 à 40	Commentaires sans action sur la machine.	62	B représente la valeur résiduelle, c'est-à-dire ce que l'on devrait verser si l'on voulait rembourser l'intégralité du prêt à un certain moment. Initialement B = C, le capital prêté.
45	PRINT ON signifie sur le système ZILOG une validation sur l'imprimante. En l'absence de cette directive les résultats apparaissent uniquement sur l'écran cathodique.	63	Un « PRINT » vide signifie une ligne vide ou saut d'une ligne lors de l'impression du listing.
50,52,54,60	Entrée des données du plan : capital prêté, « C » ; durée du prêt en années, « N » ; année en cours, « I » ; taux d'intérêt, « X ». INPUT est une entrée en mode conversationnel. Lors de l'exécution du programme l'ordinateur demande tour à tour le capital prêté, la durée du prêt, l'année en cours et le taux d'intérêt par un point d'interrogation.	70	Calcul des annuités une fois pour toute d'après la relation donnée ci-dessus.
		71	Impression de l'initulé.
		72 à 95	Boucle d'impression des résultats des calculs pour les « N » années. L'amortissement « S » se calcule selon la formule : $S = A - B \cdot X$

La variable F représente l'année courante. Elle s'obtient en additionnant l'année du prêt à l'année en cours (ici 1979).

Calcul de la nouvelle valeur résiduelle

Impression des résultats pour chaque année de calcul

PRINT OFF déconnecte l'imprimante dans le système ZILOG.

L'exemple traité concerne le remboursement à 10% l'an ($X = 0,1$ et non pas 10) d'un capital de 10 000 F prêté sur 20 ans. Pour un château en Savoie, multipliez le capital par 100. ■

André DORIS

Calcul des annuités (ou mensualités) fixes de remboursement d'un capital C emprunté à un taux de X % sur N années

Nous pouvons évaluer dans un premier temps la valeur résiduelle (B₁), c'est-à-dire la somme restant à rembourser après la première année et après le paiement de la première annuité (A).

$$B_1 = C(1 + X) - A$$

En effet, le capital a pris de la valeur et est devenu C(1 + X) mais A francs ont été versés.

La valeur résiduelle au bout de la 2^e année de remboursement

$$B_2 = [C(1 + X) - A](1 + X) - A$$

La somme restant due était C(1 + X) - A à la fin de la seconde année, cette somme a donc été multipliée par le facteur (1 + X). B₂ peut aussi s'exprimer sous la forme :

$$B_2 = C(1 + X)^2 - A(1 + X) - A$$

De la même façon la valeur résiduelle de la 3^e année sera :

$$B_3 = [C(1 + X)^2 - A(1 + X) - A](1 + X) - A$$

ou

$$B_3 = C(1 + X)^3 - A(1 + X)^2 - A(1 + X) - A$$

Ainsi nous pouvons écrire que la valeur résiduelle à l'année N est :

$$B_N = C(1 + X)^N - A(1 + X)^{N-1} - A(1 + X)^{N-2} - \dots - A$$

Or B_N doit être nulle car au bout de la N^ome année, l'intégralité du prêt est remboursée par conséquent :

$$B_N = 0 = C(1 + X)^N - A(1 + X)^{N-1} - A(1 + X)^{N-2} - \dots - A$$

Nous sommes donc en mesure d'évaluer A, le montant des annuités à rembourser chaque année :

$$A(1 + X)^{N-1} + A(1 + X)^{N-2} + \dots + A = C(1 + X)^N$$

$$A = C \cdot \frac{(1 + X)^N}{(1 + X)^{N-1} + (1 + X)^{N-2} + (1 + X)^{N-3} + \dots + 1}$$

Nous pouvons simplifier le calcul de cette expression en remarquant que :

$$(1 + X)^N = X[(1 + X)^{N-1} + (1 + X)^{N-2} + \dots + 1] + 1$$

d'où :

$$(1 + X)^{N-1} + (1 + X)^{N-2} + \dots + 1 = \frac{(1 + X)^N - 1}{X}$$

Si nous reportons cette relation dans l'expression de A :

$$A = C \cdot \frac{(1 + X)^N}{\frac{(1 + X)^N - 1}{X}}$$

$$A = C \cdot \frac{X(1 + X)^N}{(1 + X)^N - 1}$$

En divisant la fraction haut et bas par (1 + X)^N

$$A = C \cdot \frac{X}{1 - (1 + X)^{-N}}$$

et

$$A = C \cdot \frac{X}{1 - (1 + X)^{-N}}$$

ANNÉE (ANNEE) : 1979
 TAUX (TAUX) : 10
 CAPITAL (CAP) : 10000
 ANNEES (ANN) : 20

ANNÉE (ANNEE)	TAUX (TAUX)	CAPITAL (CAP)	ANNÉES (ANN)	ANNÉE (ANNEE)	TAUX (TAUX)
1979	10	10000	1	1980	10
1980	10	11000	2	1981	10
1981	10	12100	3	1982	10
1982	10	13310	4	1983	10
1983	10	14641	5	1984	10
1984	10	16105	6	1985	10
1985	10	17706	7	1986	10
1986	10	19447	8	1987	10
1987	10	21332	9	1988	10
1988	10	23365	10	1989	10
1989	10	25551	11	1990	10
1990	10	27894	12	1991	10
1991	10	30400	13	1992	10
1992	10	33074	14	1993	10
1993	10	35922	15	1994	10
1994	10	38950	16	1995	10
1995	10	42165	17	1996	10
1996	10	45574	18	1997	10
1997	10	49183	19	1998	10
1998	10	52999	20	1999	10
1999	10	57029			
2000	10	61281			
2001	10	65762			
2002	10	70481			

Pour votre 6800 :

MINIPROM 1, programmeur d'EPROM 2706
version "J" : spécialement adapté au
MEK 6800D2... BDD FTTC.

version "A" : moniteur indépendant, gé-
ré par votre terminal ACIA... 350 FTTC

Logiciel fourni sur mémoire morte

MINIPROM 1 peut aussi programmer des 2716 grâce
aux programmes de gestion :

"J-2716" ... 150 FTTC

"A-2716" ... 200 FTTC

fournis sur mémoire morte

Interfaçage avec autres équipements de la gamme
MOTOROLA, nous contacter.

Logiciels 6800 "COMPUTER WORKSHOP"

Assembleur - éditeur, jeux, 3K, 4K, 8K, basic, calcul

virgule flottante, relocalisateur, processeur de texte, etc
fournis sur cassette compatible "Mikbug".

Lampe UV jusqu'à 4 EPROM
simultanément... 850 FTTC

CPU - RAM - horloge MC 6800 P... 180 FTTC

MCM 2708L... 100 FTTC

CPU MC 6800 P... 120 FTTC

RAM (128x8-450 n.s.)

MCM 68A10P... 35 FTTC

PIA MC 6820 P... 53 FTTC

AC/AD 6850 P... 43 FTTC

TIMER MC 6840 CP... 170 FTTC

RS 232 driver MC 488P... 30 FTTC

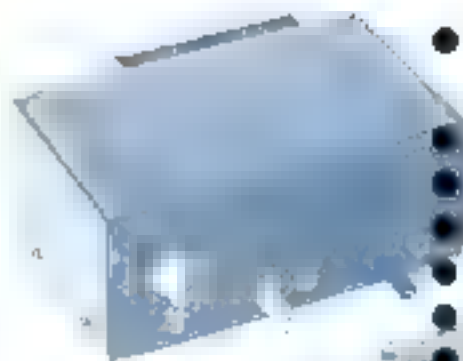
RS 232 receiver MC 489P... 20 FTTC

Règlement à la commande - 15 F de frais de port

MPU

Documentation sur simple demande
12, rue Chabanais - 75002 Paris - tél. 742.79.00

Microcalculateur série 1000



- Unités centrales : SC/MP (1 K PROM, 1/2 kram)
Z 80 (3 K PROM, 1 KRAM), DMA...
- Cartes mémoires 8 K et 16 K
- Interfaces cassettes
- Interface téletype
- Entrées - sorties industrielles
- Calcul scientifique
- Système « basic »

PÉRIPHÉRIQUES - SYSTÈMES DE DÉVELOPPEMENT

Distribué par :

- DÉLLI, 13, rue Baptiste-Mercier, Z.I. Fontaines, 38600 Fontaine
- FAGEN LILLE, 5, rue Emile-Feuza, 59000 Lille
- FAGEN NANCY, 21, D. Heffner, 54140 Le Thillot
- FAGEN PARIS, polygone industriel, 75016 Saint-Exupéry-du-Rouveyr.
- FAGEN STRASBOURG, 21, rue Muehlen, 67400 Mulhouse.
- FENNER GENEVE, 18, rue de Miremont, 1211 Genève 26
- GENIUM, avenue de la Belgique, Z.A. de Grutzbach, B.P. 68, 91403 Dissy
- HENRASONIC, 5, rue Maurice-Bonnet, 75016 Paris
- R.T.F., 75, avenue Charles-de-Gaulle, 92002 Nanterre-sur-Seine

VOUS ÊTES ? Correspondance - Références et tarifs sur simple demande

Points micro

- 185 av. de Choisy, 75013 Paris
- 5 rue Maurice Bonnet, 75016 Paris
- 9 rue du Bas-Champeau, 63000 Clermont Fd
- 6 rue de la Lapi, Mulhouse
- 32 rue Oberlin, Strasbourg
- 13 rue Baptiste Mercier, 38600 Fontaine

Réalisez votre micro-ordinateur

« Micro-Systèmes 1 »

C'est avec enthousiasme que nous repartons avec vous dans ce numéro 3 pour l'étude de « Micro-Systèmes 1 ».

Il est certain que cette idée a fait, parmi nos lecteurs, de nombreux adeptes qui n'ont pas manqué de nous manifester leur intérêt.

Bien que vous ayez de bonnes raisons de vouloir passer rapidement à la réalisation de ce micro-ordinateur, vous ne devez pas perdre de vue qu'il s'agit avant toute chose d'en réaliser en commun l'étude, après quoi nous pourrions passer à son montage.

C'est la raison pour laquelle nous souhaiterions suivre avec vous un plan de travail qui nous permettra de ne pas brûler les étapes et qui, de ce fait, vous garantira le maximum de réussite.

Nous pouvons dire que, pour le moment, nous construisons un corps sain (hardware) dans lequel nous mettrons un peu plus tard un esprit sain (software).

Mais attention, les deux sont liés.

Avant même de repartir ensemble dans la découverte de cette « étude personnalisée » qu'est « Micro-Systèmes 1 », regardons un instant comment se décompose la présentation de celle-ci.

A - Dans notre numéro précédent nous avons, d'une part, exposé les raisons de cette étude et d'autre part vous avez pris connaissance de la fiche technique de ce micro-ordinateur.

B - A présent, il s'agit d'aborder la description de son organisation générale à laquelle nous ajouterons une analyse du matériel.

C - Une fois l'étude théorique menée à son terme, il sera temps de passer à la réalisation pratique de « Micro-Systèmes 1 ».

D - Il est logique après ceci de consacrer une large part à l'explication de son fonctionnement. En outre, cette partie sera l'occasion pour nous d'apporter les réponses à vos questions qui sont déjà nombreuses.

E - Parvenus à ce stade, vous êtes en possession d'un véritable micro-ordinateur avec un Basic de 8 K ROM et une mémoire RAM de 2 x 16 K octets. Nous traiterons ensemble des exemples d'applica-



La réalisation finale de « Micro-Systèmes 1 » est supportée par quelques Matériels micro-ordinateurs « Micro-Sys 1000 ». C.

tions représentatifs des divers domaines d'activités dans lesquels votre système est de taille à apporter une aide précieuse.

Sur le plan technique, le premier contact, que nous avons eu ensemble avec « Micro-Systèmes 1 » reposait essentiellement sur la présentation de sa fiche technique et sur la description de son organisation générale, résumée dans le synoptique de la figure 1*.

Nous allons à présent aborder la partie qui, sans nul doute, est la plus délicate de toute votre étude : il s'agit de l'analyse détaillée de chaque élément constituant votre micro-ordinateur.

Autant vous prévenir tout de suite, certains d'entre vous éprouveront quelques difficultés dans cette approche. Que cela ne les décourage en aucune façon. Vous avez deux mois pour travailler cette partie et, en outre, nous sommes là pour réaliser cette étude ensemble et il vous appartient de nous faire part de vos problèmes à ce sujet en nous écrivant. Il vous sera répondu dans nos prochains numéros.

Ceci dit, cette analyse est nécessaire. C'est en connaissant son

matériel jusque dans sa plus profonde intimité qu'il vous est permis de vivre en parfaite harmonie avec lui et c'est ce que vous rechercherez (il en va d'un matériel comme des hommes)...

Mais, venons-en à cette deuxième partie qui est le chapitre II :

Organisation générale et analyse du matériel

Nous avons choisi de commencer la description de « Micro-Systèmes 1 » par la partie mémoire. C'est elle en effet qui distingue notre ordinateur de tout autre système à microprocesseur. C'est la mémoire qui fait l'ordinateur.

En effet, si l'on considère des appareils à microprocesseur comme les alarmes, les jeux TV, etc., ces systèmes ont certainement de grands programmes de fonctionnement, mais ils sont figés en mémoire morte ou ROM. On ne trouve nulle part ailleurs 16 K et même 32 K octets de mémoire vive (RAM) prête à recevoir le programme utilisateur. C'est celui le propre d'un ordinateur.

Un commutateur électronique place successivement sur le bus d'adresse la partie haute, la partie basse de l'adresse et les adresses à rafraîchir.

Schéma général de fonctionnement

Le schéma général de fonctionnement est représenté sur le dépliant (fig. 2). Pour mieux l'analyser, nous allons le partager en plusieurs parties :

B.1. La mémoire RAM dynamique de 32 K octets et ses circuits de rafraîchissement, comprenant les boîtiers M₁ à M₁₀, et tous les circuits de gestion : B₁, B₂, B₃, B₁₁, B₁₂, B₁₃, B₁₄ et B₁₅.

B.2. Le contrôleur de DMA* et l'unité centrale 6800, les deux principaux initiateurs du schéma, tamponnés par U₁, B₁, B₂ pour les adresses et H₁, B₁ pour les données.

B.3. La mémoire de programme M₀ et les décodages d'adresse permettant de lui substituer l'AMORCE du DCB*, nécessaire au fonctionnement des disques souples.

B.4. L'interface minicassette comprenant l'ACIA* U₂ et tous les circuits nécessaires à l'émission/reception de signaux sinusoidaux à partir des signaux carrés de l'ACIA.

B.5. L'interface vidéo, constituée du contrôleur CRT* U₃, de la PROM* fusible M₀, de la

mémoire d'écran 1 k x 7 bits (M₁ à M₇), du générateur de caractères M₂, muni des mémoires d'entrée U₁, U₂, du compteur de points/caractère U₄ et du registre à décalage U₅.

B.6. La PIA* de dialogue clavier encodé 8 bits parallèle-écran de visualisation, U₂ et l'ACIA de liaison série TTY*, RS 232*, boucle de courant 20 mA.

Non figurés sur ce schéma, mais ayant une égale importance :

- Le contrôleur de floppy disk.
- Le contrôleur de Bus GPIB*.
- PIA-S et ACIA-S en option.

Ces derniers constituants prennent place à la verticale de la plaque-mère, sur des supports de bus.

L'agent de liaison entre ces parties est un boîtier contenant des amplificateurs de ligne. Nous allons donc commencer notre étude par l'analyse du fonctionnement de ces boîtiers qui portent une notation en « B » (de « Buffer » en anglais).

Le schéma utilise trois sortes de « buffers » ou « tampons », les 8T26, 8T95 et 8T97.

L'organisation binaire de ces boîtiers est celle de la figure 3.

Nous constatons la présence

d'amplificateurs, inverseurs ou non, qui reçoivent sur un flanc une commande de mise à l'état haute-impédance de leur sortie. Par convention, un « 1 » logique appliqué sur cette entrée de commande rend les sorties actives et un « 0 » les met à l'état haute impédance (ou tri-state), auquel cas le circuit coupé se manifeste en sortie par un faible courant de fuite.

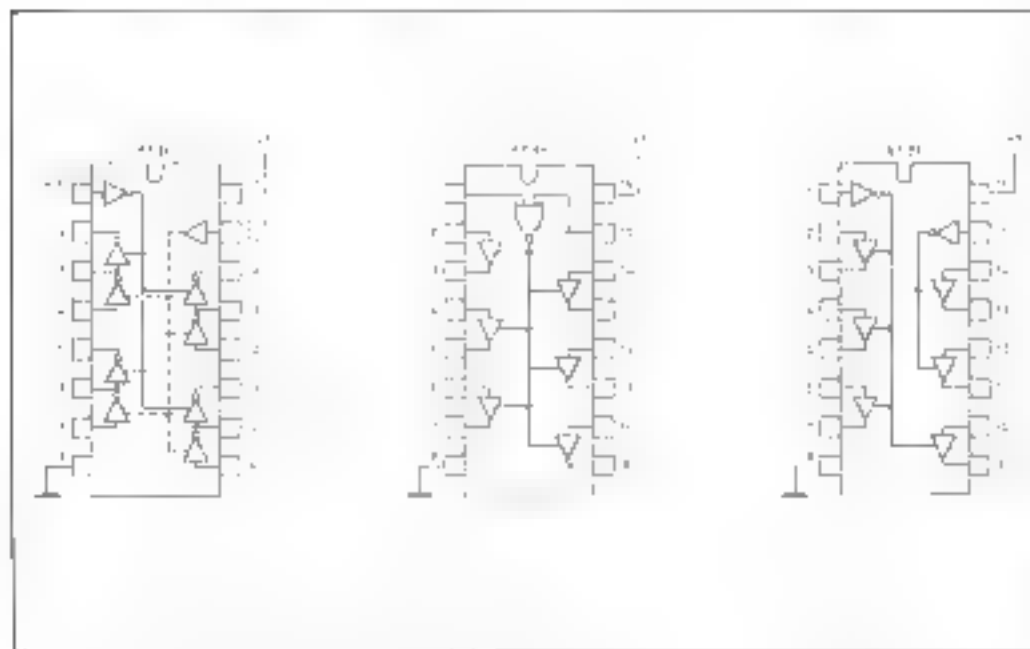
Ces trois boîtiers peuvent être classés en deux catégories :

Le 8T 26 est un « aller-retour », utilisé habituellement sous forme de quatre paires d'amplificateurs tête-bêche, formant un amplificateur bidirectionnel de 4 fils.

Les 8T 95, 8T 97 sont des « aller simple », ne différant que par la commande de mise en « tristate » de leurs amplificateurs : le 8T 97 possède deux commandes, pouvant se séparer en deux groupes de deux et de quatre amplificateurs, alors que le 8T 95 répond avec les 6 amplificateurs simultanément, ses sorties se mettant à l'état haute-impédance dès qu'un « 1 » logique apparaît sur l'une ou l'autre des entrées du NOR (OL* logique et inversion).

Les exemples d'applications du 8T 26 de la figure 3a montrent

Fig. 2 - Abscisse du bus d'adresses, boîtiers de mémoire de 8T26, 8T95 et 8T97, amplificateurs de ligne bidirectionnels.



* DMA : Direct Memory Access (accès direct à la mémoire).

* DCB : Disk Controller System (système de contrôle et de gestion pour floppy).

* ACIA : Asynchronous Communications Interface Adapter (adaptateur asynchrone de communication en série).

* CRT : Cathode Ray Tube (tube à cathode rayonnante).

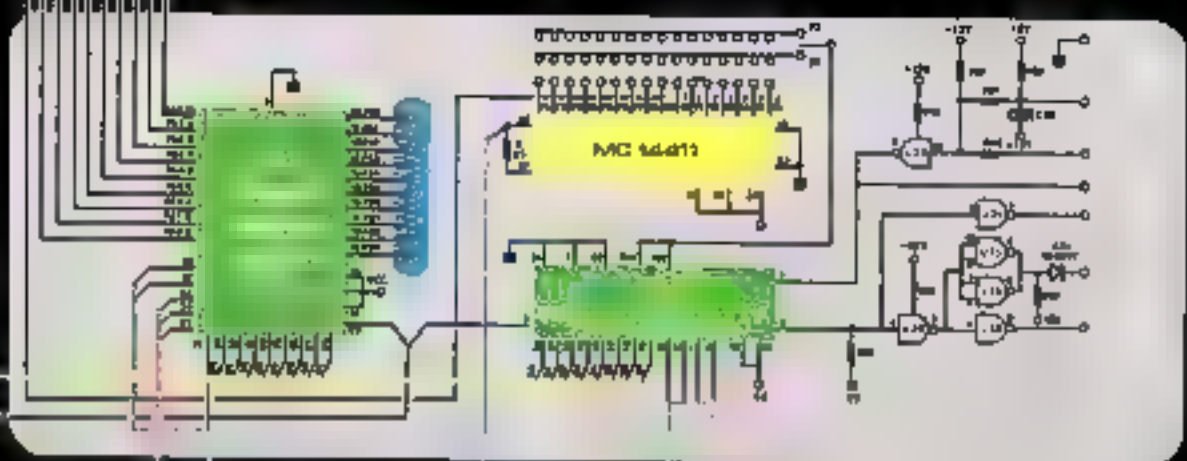
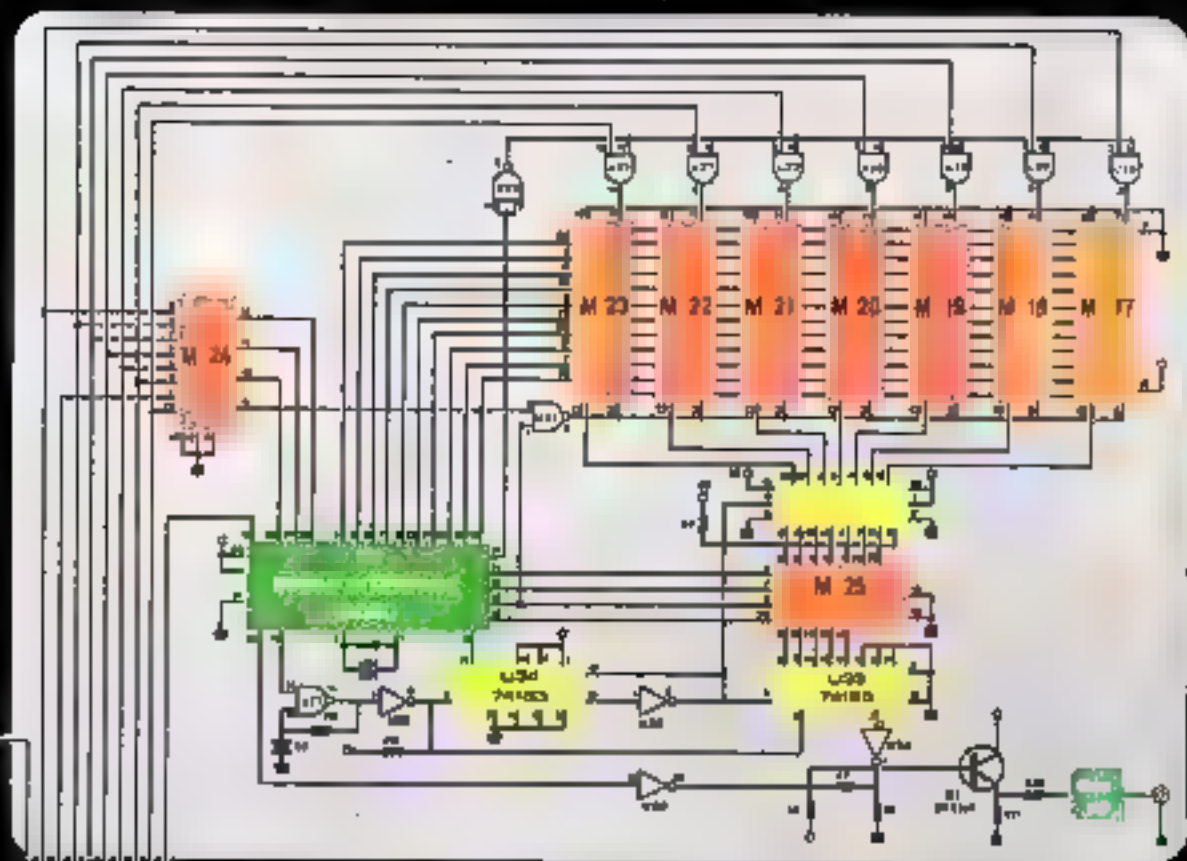
* PROM : Programmable Read Only Memory (mémoire morte programmable).

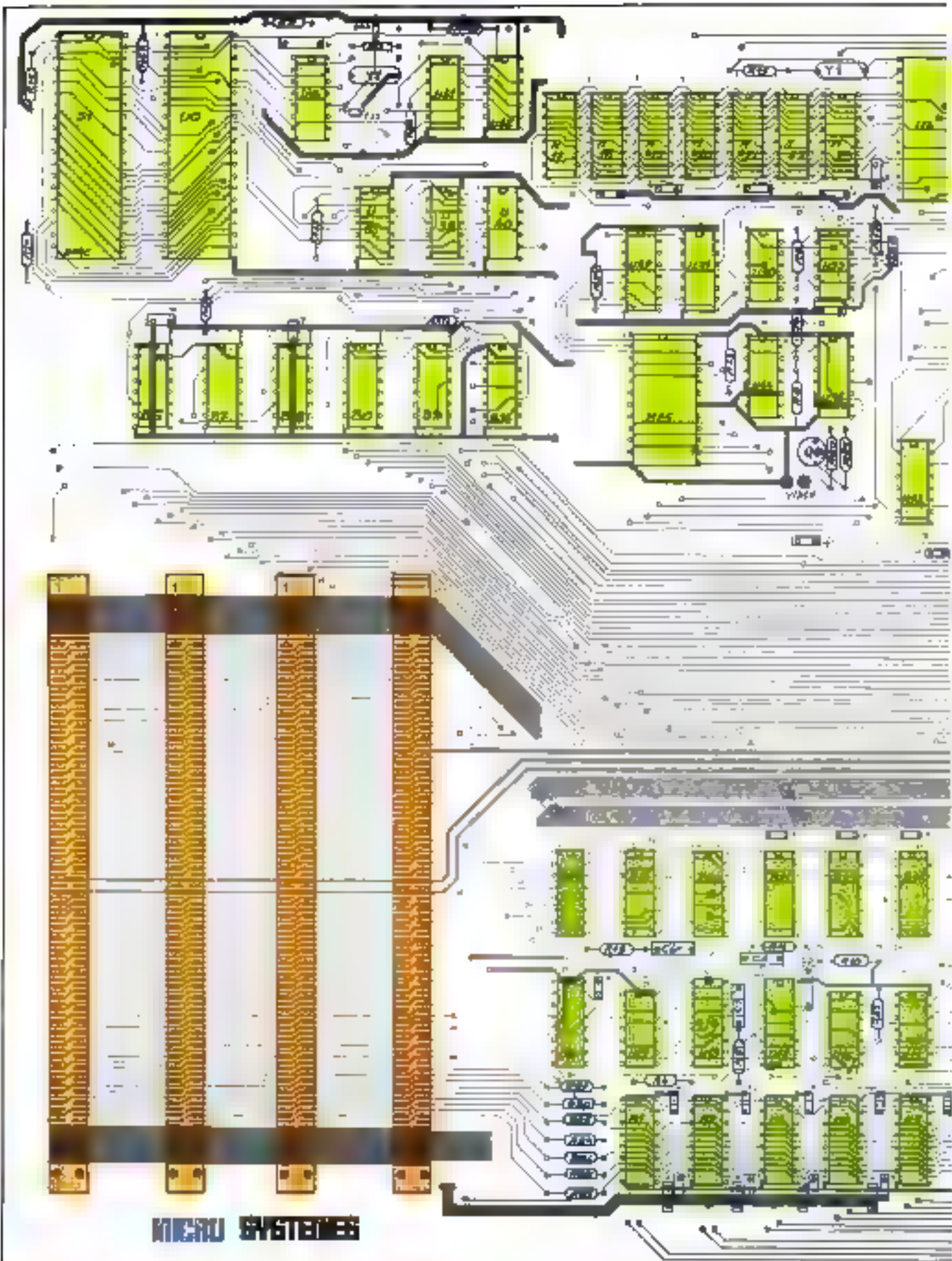
* PIA : Peripheral Interface Adapter (adaptateur d'interface pour périphérie).

* TTL : Transistor-Transistor Logic (logique).

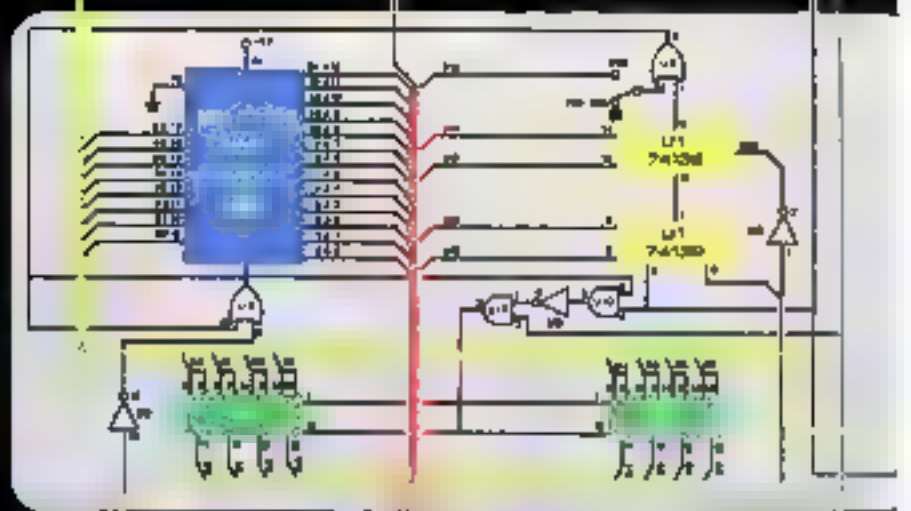
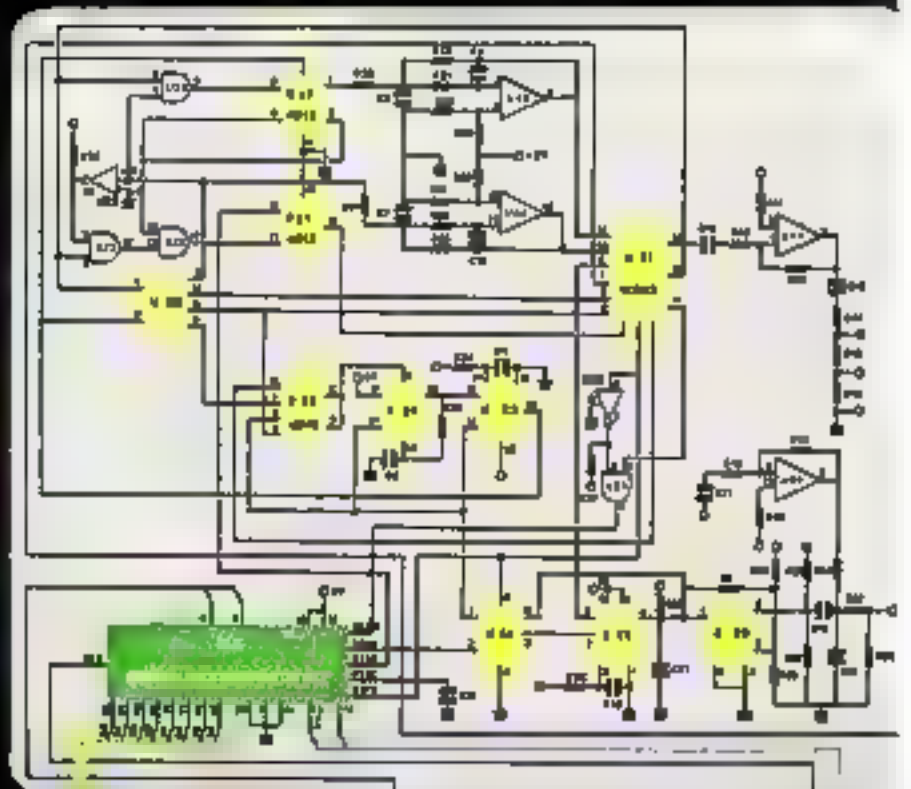
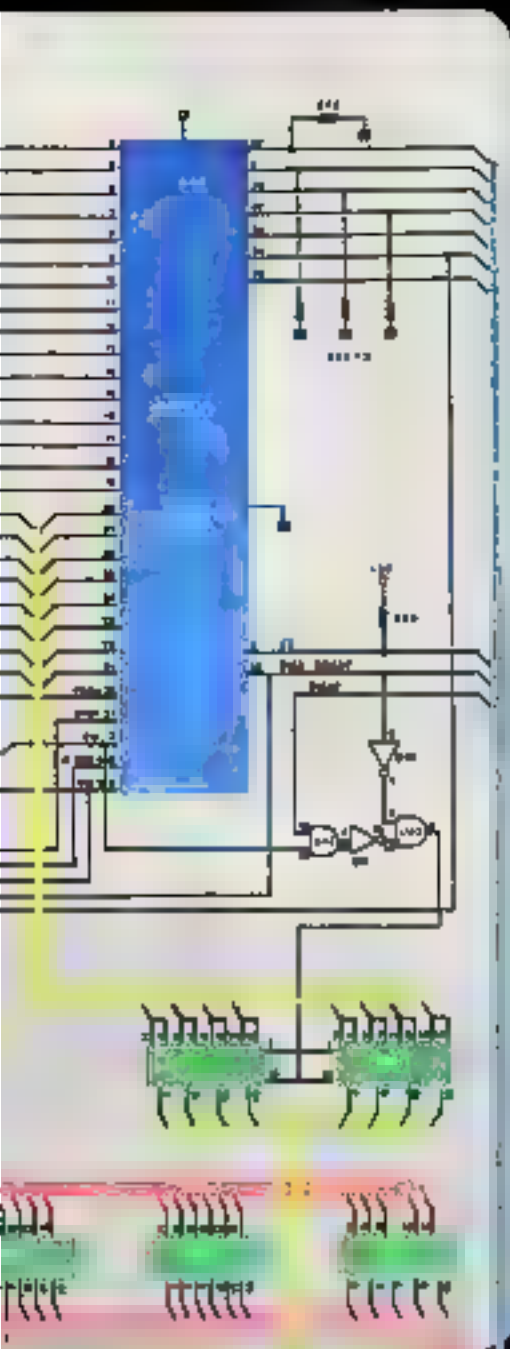
* RS232 : Specifications for Serial Binary Interface (norme 2300, 2400, 4800 et 9600 bauds).

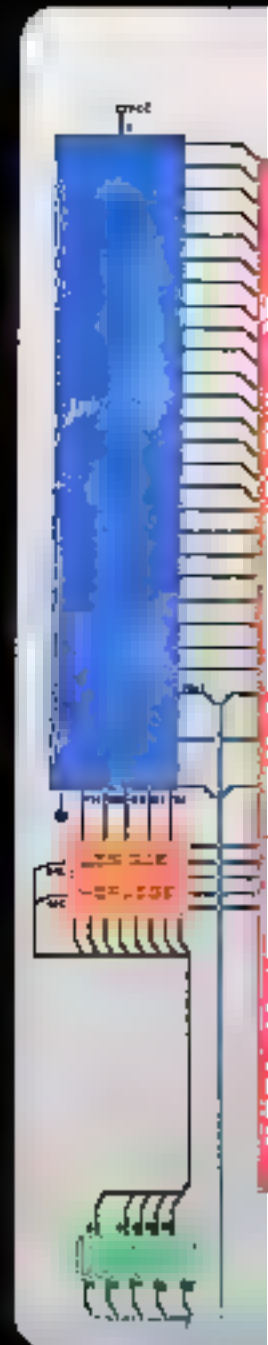
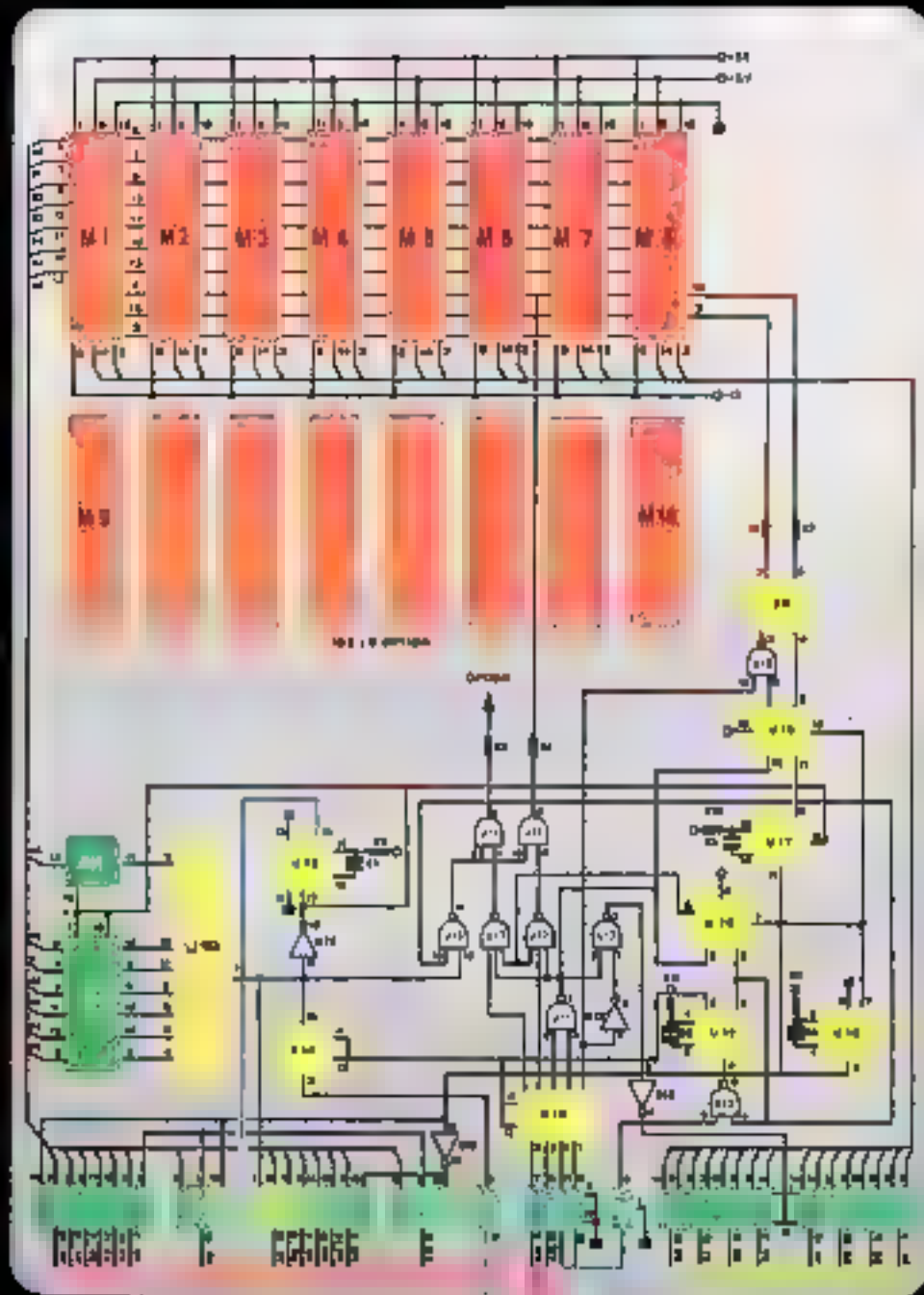
* GPIB : General Purpose Interface Bus (bus à bus universel, à base de bus universel à 80 bornes, et les protocoles associés des données, commandes...).

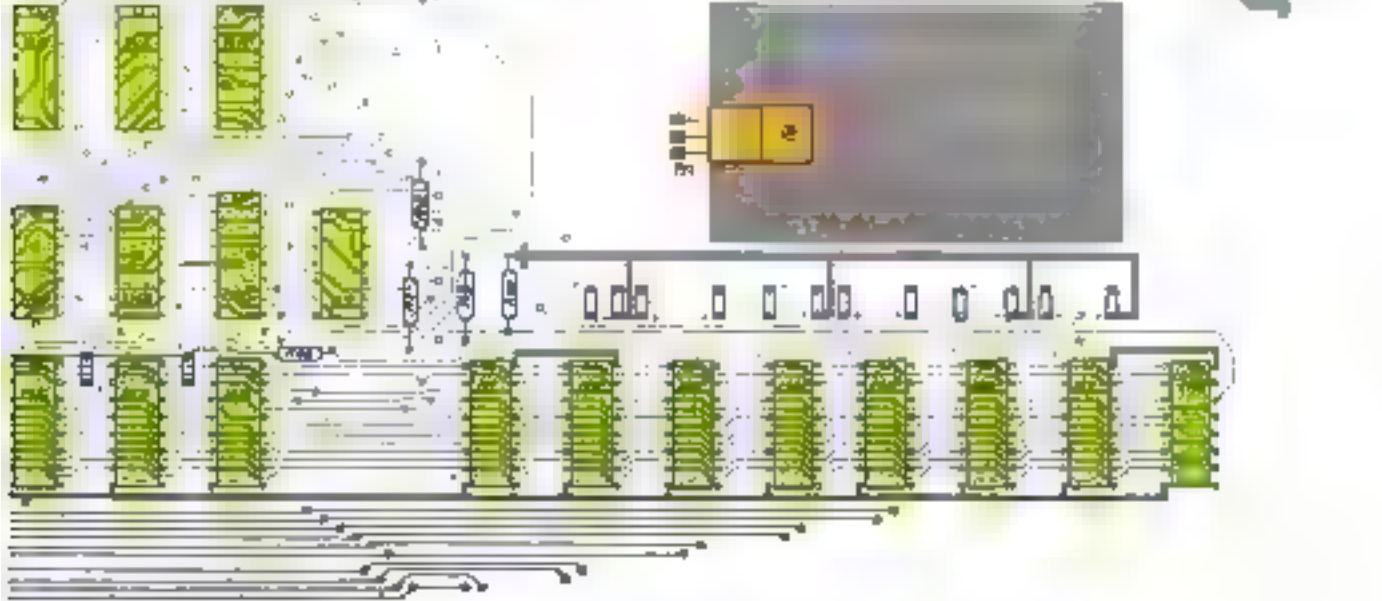
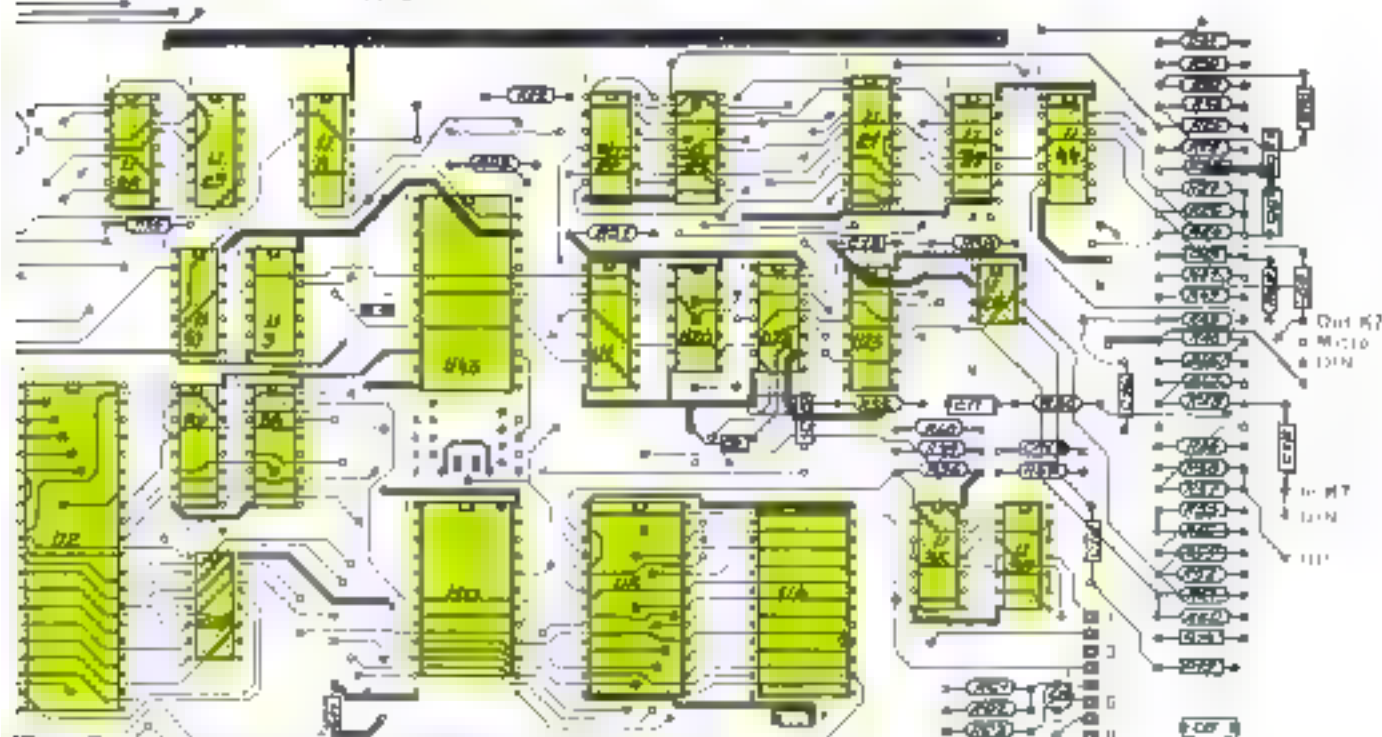




MICRO SYSTEMS







d'une part le samplage d'un bus de données de 4 fils entre une unité centrale et une mémoire, le sens d'amplification étant déterminé par le signal de lecture/écriture (R/W) du microprocesseur lui-même et, d'autre part, une utilisation dans un circuit de décodage d'adresse.

Dans ce dernier cas il est parfois élégant de pouvoir disposer des fils d'adresse directs et inversés, amplifiés et sélectionnés à l'aide de roues codeuses (les contacts S_1, S_2, S_3, S_4 appartenant à une roue codeuse hexadécimale). Placer une mémoire, dont le fil de sélection se trouve en aval du boîtier NAND-TTL à telle ou telle adresse devient très simple, car l'indication binaire de la roue codeuse pourrait représenter en même temps un chiffre de l'adresse-mémoire sélectionnée.

Les 8T 95 et 8T 97 sont utilisés

principalement au partage des bus entre plusieurs utilisateurs possibles.

Dans l'exemple de la figure 3b, un sélecteur de commande à trois positions (électronique, mais représenté comme un commutateur mécanique) peut placer sur le bus commun, consécutivement, les informations présentes sur les bus 1, 2 et 3.

Dans notre micro-ordinateur nous utilisons cette technique pour l'adressage et le rafraîchissement de nos mémoires dynamiques, les bus 1, 2 et 3 étant reliés respectivement à la partie haute (A_7-A_{11}) et basse (A_0-A_3) du bus d'adresses et à un compteur binaire à 7 étages (C_{1-7}) générant les adresses à rafraîchir.

Les problèmes liés à l'emploi des tampons de ligne sont multiples. On leur demande, bien

entendu, d'amplifier au maximum les signaux et d'être si possible compatibles MOS ou LS (Low Schotky) en entrée. Or, il y a un impératif très important, qui est celui de la vitesse de fonctionnement.

Utiliser des boîtiers C-MOS, du type 4050 ou 4049, par exemple, ne convient que dans les applications où l'horloge ne dépasse guère 500 à 600 kHz, malgré un fonctionnement possible à 5 MHz. La raison est liée aux retards dus à la traversée du boîtier, qui avoisinent, dans le meilleur des cas 150 ns en C-MOS, ce qui est prohibitif pour nos mémoires dynamiques, capables d'échantillonner la partie haute des adresses en 10 à 50 ns.

Une règle simple est d'utiliser des boîtiers pouvant fonctionner à 10 fois la fréquence d'horloge du système.

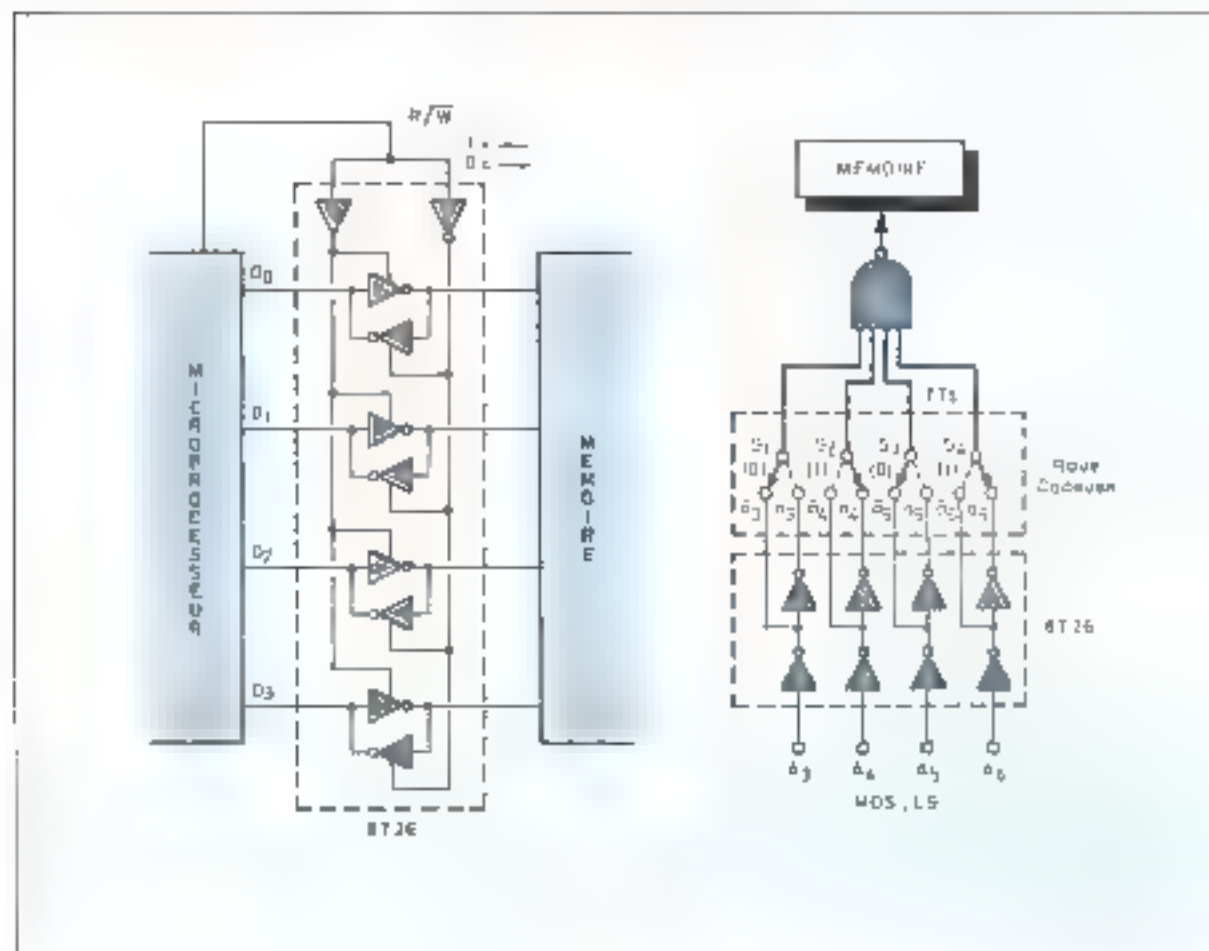


Fig. 3a - Exemple d'emploi de tampons de ligne de données de quatre fils entre une unité centrale et une mémoire. La sélection d'un bloc mémoire sur une adresse déterminée par une roue codeuse de quatre bits est faite par des tampons placés à la sortie du boîtier 8T 26.

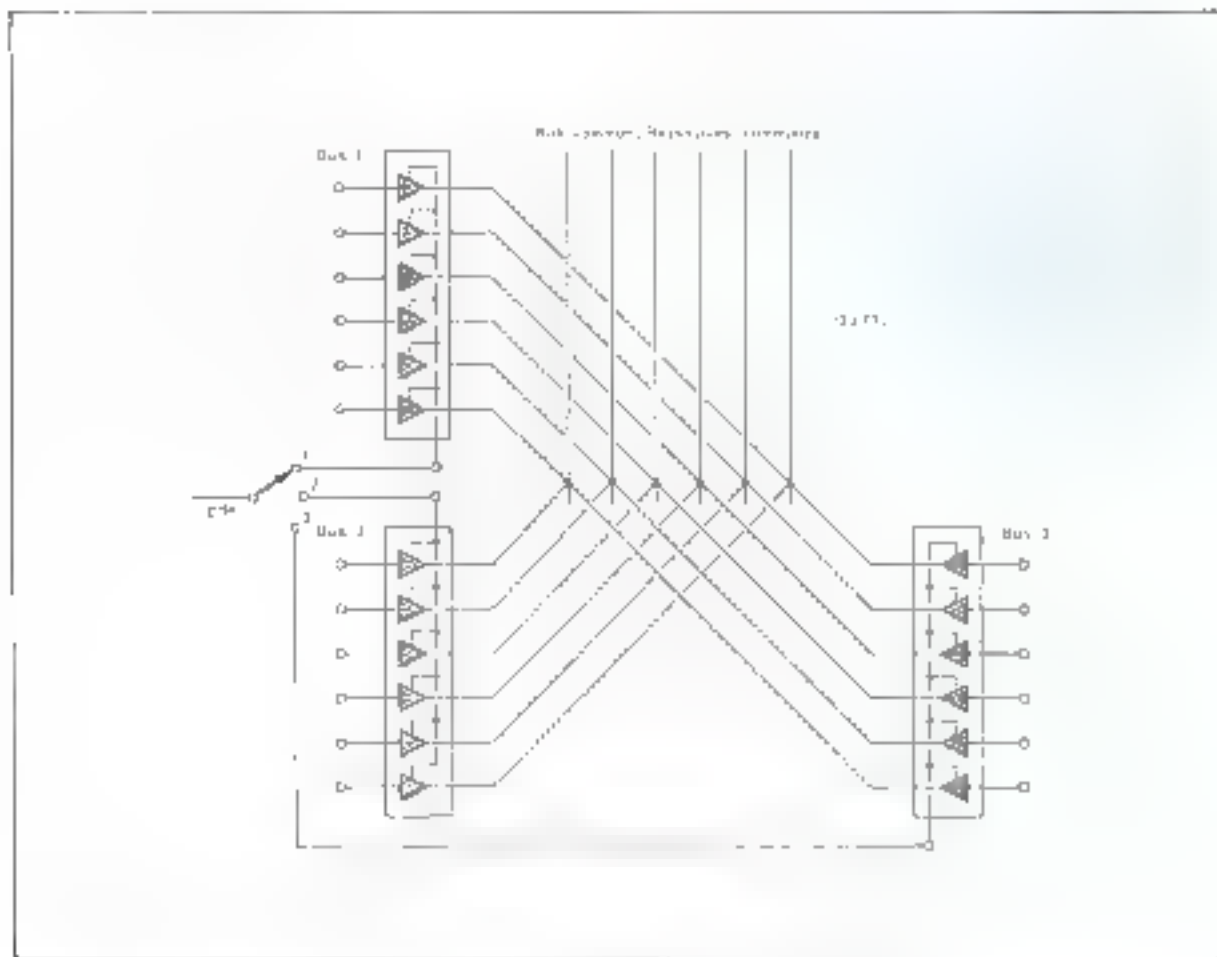


Fig. 2 - La commande par tri-state des bus 1, 2 et 3 de la partie haute et basse de l'adresse et les informations relatives.

Une autre règle est de préférer les tampons inverseurs aux non-inverseurs, pour aller vite, car il est connu que pour obtenir une inversion il suffit d'un transistor alors qu'un gain sans inversion s'obtient par la mise en cascade de deux transistors ou plus, en doublant le temps de transfert. C'est d'ailleurs la raison de l'utilisation des boîtiers HT 26 ou équivalent, malgré l'inconvénient immédiat de devoir employer des bus à signaux inversés.

Un autre problème, d'utilisation pratique lors de la mise au point, est la tenue aux courts-circuits. Il faut pouvoir s'adapter à des courts-circuits momentanés, liés à l'ouverture concomitante de deux tampons de ligne sur le même fil.

Cela arrive plus souvent qu'on ne le pense et, c'est principalement dû aux capacités parasites et aux petits retards que peuvent prendre les impulsions de commande de tri-state en fonctionnement dynamique. Ainsi, les 8T 95, 97 peuvent supporter des courts-circuits de sortie pendant presque une seconde et dérivent en court-circuit 40 à 120 mA par sortie tout en ayant un courant d'entrée de quelques centaines de μ A.

Les temps de propagation de tous nos tampons (8T 26, 8T 97, 8T 95) sont de l'ordre de 15 ns.

B.1 La mémoire RAM dynamique

Nous l'avons dit, ce qui distin-

gue notre ordinateur d'un système simple à microprocesseur est la mémoire. Parmi les circuits de **Micro-Systèmes I** ceux qui assurent le fonctionnement correct des 32 K-octets de mémoire dynamique, avec des prolongements vers les 48 K, sont de loin les plus complexes.

Telle qu'elle est présentée sur le schéma général de la **Figure 2**, la partie mémoire présente de nombreuses variables. Il a bien fallu en fixer quelques-unes, concernant surtout les étirements des parties haute et basse du bus adresses et le rafraîchissement. Le reste à suivre, même en tranchant parfois entre plusieurs variantes équivalentes.

Les boîtiers-mémoire utilisés sont du type 5V 6726, mémoires dynamiques de 16 k x 1 bit. Le caractère dynamique de cette mémoire rend nécessaire son rafraîchissement à des intervalles de temps réguliers pour le maintien de l'information stockée (voir encadré).

Ce type de mémoire a été choisi pour les raisons suivantes :

- grande densité de bits mémorisés par boîtier et prix de revient du bit très bas ;
- boîtier 16 broches, DIL, facilitant même l'assemblage avec des machines d'insertion automatique ;
- compatibilité TTL des entrées et vitesse de fonctionnement compatible avec le reste du système ;
- simplicité du rafraîchissement qui ne demande que 128 sélections de ligne toutes les 2 ms.

La figure 4 présente l'organisation interne d'un boîtier-mémoire de 16 k x 1 bit. On remarque deux rangées de sélection du boîtier, RAS (« Row Address Select », Sélection d'adresse-ligne et CAS (« Column Address Select », Sélection d'adresse-colonne, qui actionnent chacune une horloge interne contrôlant la manipulation des bits de données et les cheminement d'adresse dans le boîtier.

La mémoire proprement dite se présente en deux blocs de 8 k bits de capacité, chaque bloc étant constitué de cellules-mémoire actives et fictives leurs paires pour des problèmes d'élimination des bruits parasites lors des manipulations à grande vitesse. Sans entrer dans les détails de ces constituants, la matrice mémoire globale de 16 k bits peut être regardée comme un tableau de 128 lignes sélectionnées par A_0-A_{12} et

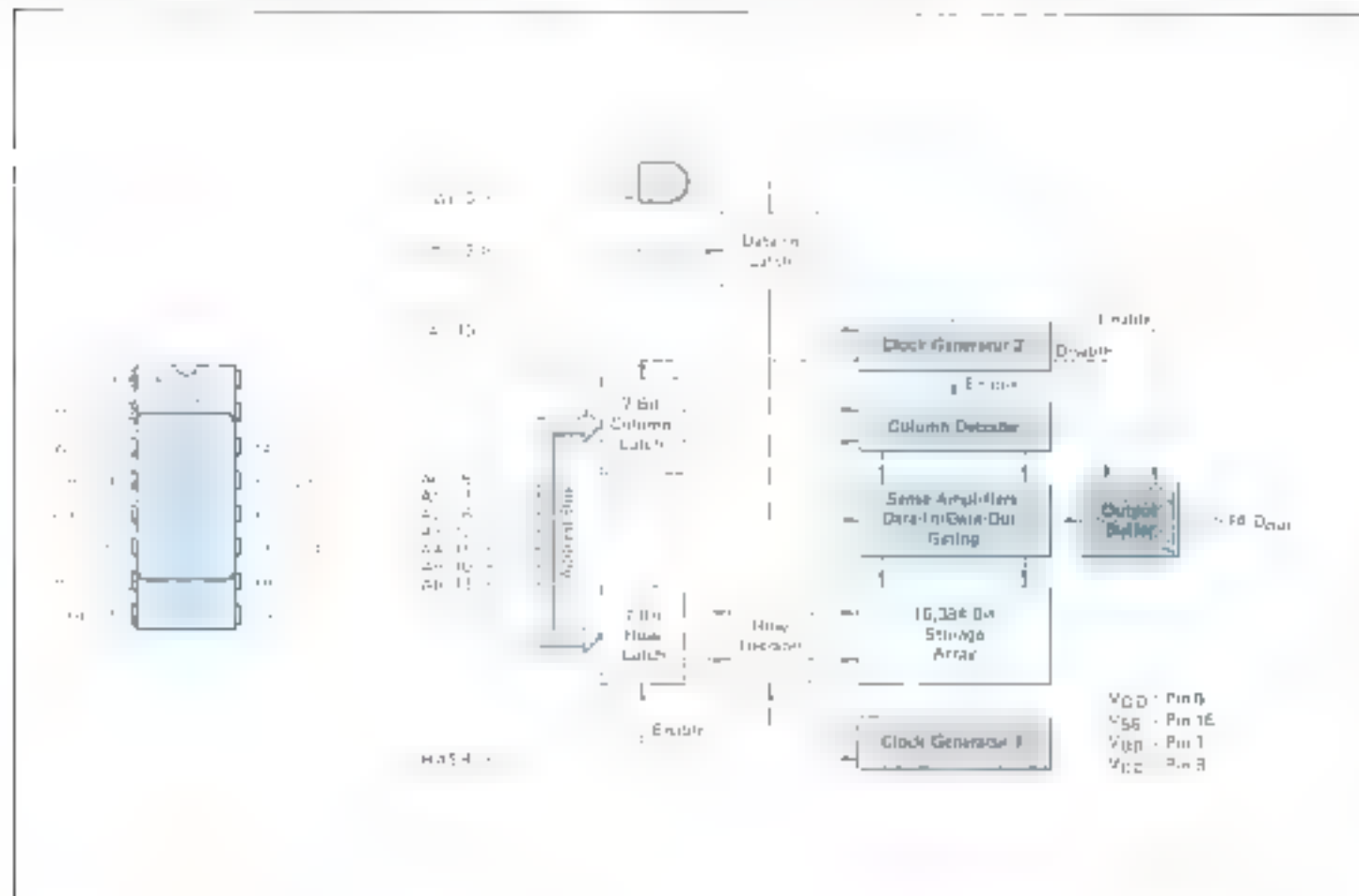
128 colonnes, provenant de $A_{13}-A_{24}$, partagées en deux groupes de 64 par le fil d'adresse A_{14} .

Les adresses sont multiplexées comme dans la plupart des RAM-S de cette capacité : 16 k bits s'adressent par 14 fils. Si l'on tient compte des alimentations et d'un fil d'entrée/sortie du bit de donnée, l'on dépasse les 16 broches des boîtiers DIL 16 pin marchés. En réalité nous devons pouvoir disposer de deux broches, d'entrée et sortie du bit de donnée, séparées, ainsi que des broches de sélection du boîtier.

Le multiplexage est régi par RAS et CAS de la façon suivante :

Le front descendant de RAS permet la réception et l'acheminement vers un registre l'impulsion de la partie haute du bus-adresses A_0-A_{13} , qui adresse les 128 rangées horizontales ou lignes de la matrice-mémoire.

Fig. 4 - Organisation interne d'un boîtier mémoire de 16 k x 1 bit. Tous points : modèle des 5V6726.



La descente de CAS valide la sortie des données en même temps qu'il achemine la partie basse des adresses, A_7-A_0 , vers les décodeurs-colonne.

Plus simplement, sur le front descendant de RAS, les sept fils d'adressage de boîtier seront échantillonnés et considérés comme étant la partie haute de l'adresse, sur le front descendant de CAS, on est en présence de la partie basse.

Le rafraîchissement de la mémoire s'obtient par l'envoi d'une impulsion RAS à toutes les adresses de ligne, une à une, toutes les 2 ms au maximum. Nous sommes très loin de cette limite puisque notre rafraîchissement s'effectue toutes les 12 à 13 μ s, 128 impulsions et le balayage dans l'ordre de toutes les adresses de ligne garantissent le maintien de l'information. Pour obtenir ce fonctionnement, une horloge de période 12 μ s, dûment validée par l'unité centrale, incrémentera un compteur binaire de 7 étages. A sa sortie on obtient le balayage dans l'ordre des 128 lignes que l'on présentera à l'entrée d'adressage de la

mémoire accompagnée de $\overline{\text{RAS}} = 0$ (vrai) et $\overline{\text{CAS}} = 1$ (pas de sélection-colonne pour le rafraîchissement).

Le temps de l'impulsion de rafraîchissement est sensiblement égal à $\overline{\text{RAS}}$ et doit être supérieur à 135 ns. Autrement dit, après avoir présenté pendant environ 500 ns, par exemple, une configuration-adresse allant de 0 à 127 et $\overline{\text{RAS}} = 0$, $\overline{\text{CAS}} = 1$, la mémoire est disponible à l'utilisation normale jusqu'à l'arrivée de la prochaine impulsion de rafraîchissement (15 μ s si on n'a pas de raison de ne pas rafraîchir). On remarque donc un rapport d'indisponibilité, 500 ns/15 μ s très faible, 1/30 du temps pouvant être consacré au rafraîchissement dans les cas extrêmes.

N'oublions pas que $\overline{\text{RAS}}$ sert en même temps à l'adressage normal de la partie haute des adresses.

Enchaîné dans le temps de l'adressage haut et bas et du rafraîchissement est résumé sur la figure 5.

Il y a d'abord l'horloge de rafraîchissement. Si d'autres demandes (DMA) affectent pas l'unité centrale, cette dernière lance une

impulsion de rafraîchissement T_r , toutes les 13 μ s et fait avancer un compteur binaire d'un pas, ce sorte qu'au bout de 128 impulsions la combinaison binaire de sortie du compteur repassera par sa valeur initiale. Peu importe quelle est cette valeur, il suffit de parcourir toutes les adresses dans l'ordre à partir de n'importe laquelle d'entre elles RAZ du compteur CD 4024 (L) est d'ailleurs en permanence à la masse, donc inactif.

Remarquons deux actions concurrentes : la génération de l'impulsion T_r ($\overline{\text{RAS}}$, $\overline{\text{CAS}}$) et le positionnement du commutateur électronique sur le compteur CPTK qui doit être à ce moment précis stabilisé, le comptage de l'impulsion devant commencer à la fin de T_r , par exemple.

De la même manière, en dehors du temps de rafraîchissement T_r , on doit pouvoir générer le front descendant de $\overline{\text{RAS}}$ et le temps T_a , pendant lequel les adresses hautes seront présentées par le commutateur à la mémoire, suivies de la chute de $\overline{\text{CAS}}$ et du temps T_b , de commutation sur la partie basse des adresses.

Reste donc à construire le commutateur et trouver un séquenceur capable d'assurer le déroulement des opérations dans le temps.

Le commutateur électronique (3 bus de 7 fils vers le bus-adresses d'entrée du boîtier mémoire) est détaillé sur la figure 6. La commande des boîtiers-tampon est obtenue par le séquenceur. Remarque qu'à raison de 6 amplificateurs par boîtier, nos 7 fils nécessitent deux boîtiers-tampon, les 5/6 du deuxième boîtier restant inutilisés.

Les possibilités de commande aux entrées L, M, N du commutateur sont les suivantes :

L'entrée « N » à 1 bloque l'accès à la mémoire des deux moitiés haute et basse du bus adresses $A_{15}-A_0$. Dans cette position elle permet le rafraîchissement. De plus, son front descendant fait avancer le compteur de lignes à rafraîchir et cette opération a lieu après T_a , donc après le rafraîchissement, de

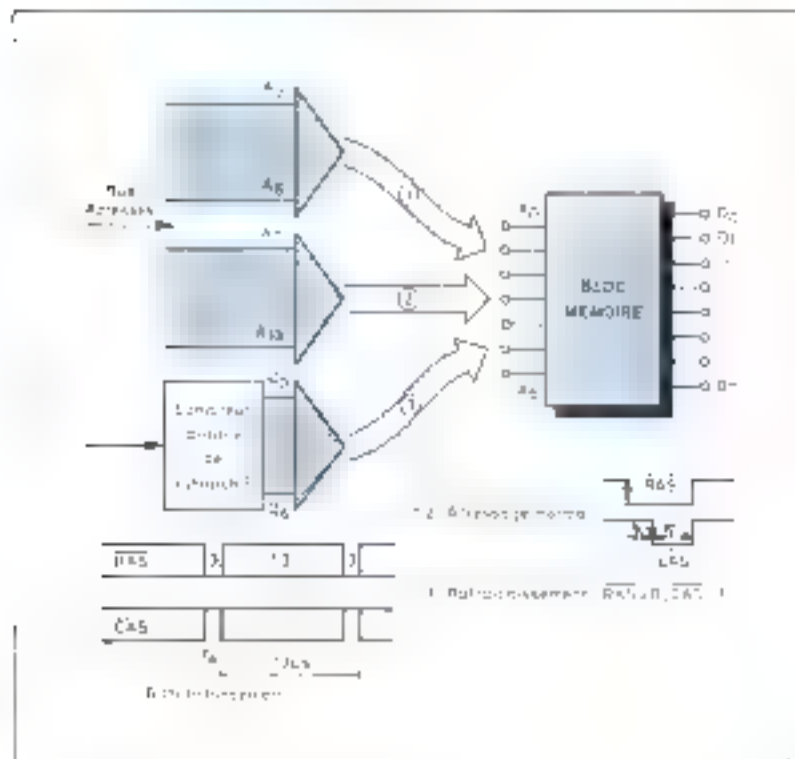


Fig. 5. Enchaînement dans le temps des commandes de rafraîchissement de la mémoire.

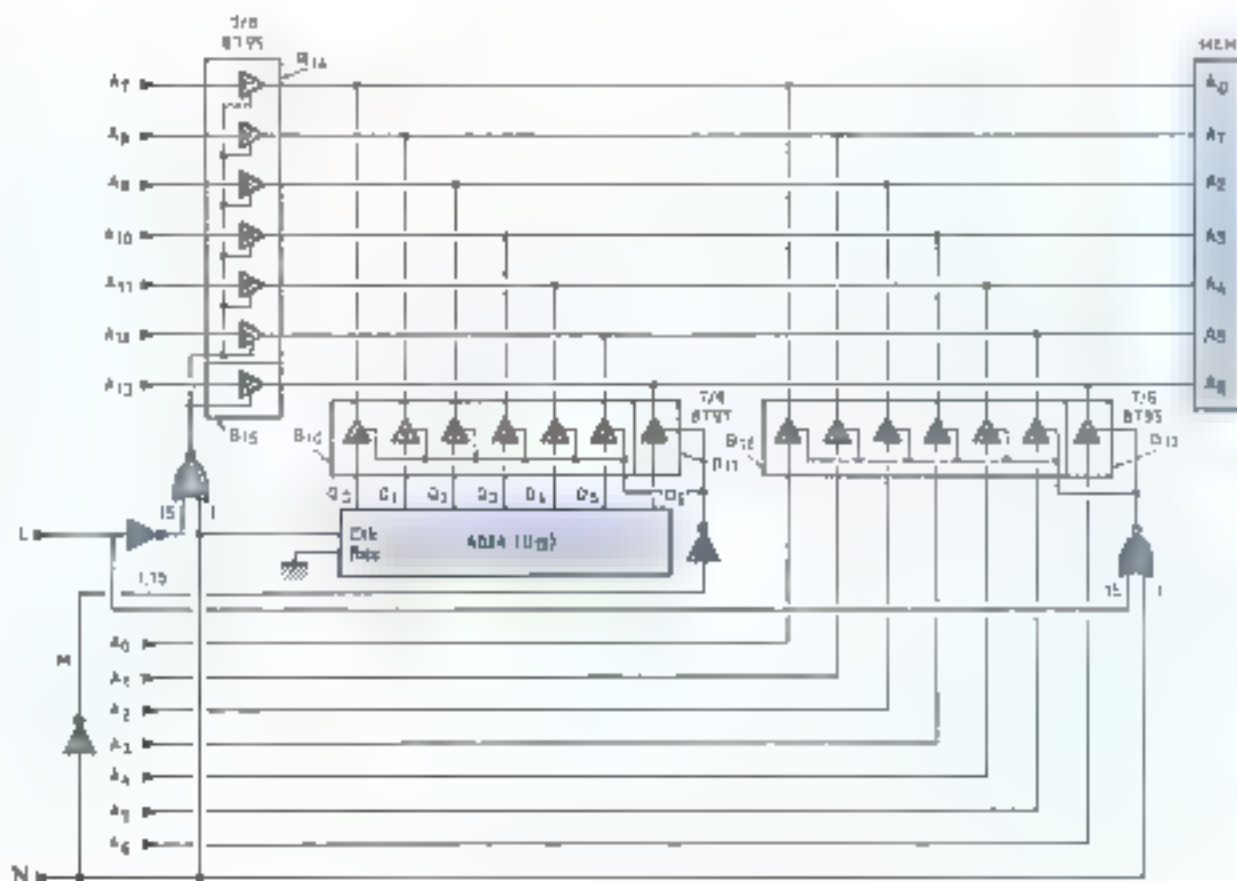


Fig. 7 - Commutation électronique permanente du bus de données de mémoire à accès aléatoire de la partie haute et basse de l'adresse et l'adresse à rafraîchir.

sorte que le compteur puisse se stabiliser avant une nouvelle phase de rafraîchissement.

L'entrée « L » agit différemment sur la partie haute et sur la partie basse du bus-adresses. A niveau haut et si N est bas, elle valide l'accès de A₇-A₁₃ à la mémoire. A niveau bas et N bas, elle valide l'accès de A₀-A₆.

L'entrée M, qui n'est autre que \bar{N} , permet d'envoyer le contenu du compteur vers la mémoire.

Remarquons pour finir, que le commutateur est commandé par des niveaux logiques. Sur les diagrammes de la figure 7a, « L » peut, naturellement, varier plus d'une fois pendant la marche normale.

Le séquenceur doit assurer, en dernière instance, l'apparition d'un

front descendant RAS pendant que les niveaux A₇-A₁₃ sont stables en entrée de la RAM et, également, un front descendant CAS après avoir fixé A₀-A₆, cette fois-ci, en entrée.

Pendant le rafraîchissement on doit avoir CAS = 1 et RAS = 0.

Les diagrammes de la figure 7b résument le fonctionnement des circuits du séquenceur (U₁₁, U₁₆, U₁₇, U₁₈), en marche normale, c'est-à-dire en l'absence de rafraîchissement.

La commutation partie basse/partie haute du bus adresses, L, s'obtient à partir d'une porte NAND (U₁₁-3-4-6), qui reçoit d'une part le signal d'horloge MEMCLK (Ø 2), amplifié, et d'autre part, une inhibition de la part d'un monostable fournissant

les impulsions T₁ et T₁, d'environ 400 ns. Comme Ø 2 ≈ 600 ns, l'impulsion T₁ n'a pas le temps de jouer son rôle d'inhibition, mais la porte est utile car Ø 2 et MEMCLK sont sujets à des variations dues au fonctionnement en DMA ou avec des horloges externes du système.

Ainsi, le premier front descendant MEMCLK qui trouve le monostable U₁₇ au repos, a Q = haut, active l'impulsion L.T. et bloque pendant la temporisation toute autre entrée vers le point L. Un deuxième monostable, (U₁₂ U₁₈), fournissant l'impulsion T₂, est sensible au même front, alors qu'un troisième, produisant T₃, est sensible au front montant de MEMCLK. Sur les diagrammes de la figure 7b on a dessiné B, c'est-

Fig. 7 a - État des signaux \overline{A}_0 et \overline{A}_1 lors de rafraîchissement et du fonctionnement normal de la mémoire.

Fig. 7 b - Timing des signaux de sélection de l'adressage.



Fig. 7 a

Fig. 7 b

à l'adresse de la sortie 6 de la porte U_{11} et l'entrée de commande des trois monostables.

Le front descendant de T_1 ne produit pas directement \overline{RAS} , car, faute d'autres sélections, nous devons positionner les blocs-mémoire dans l'espace adressable par les mêmes \overline{RAS} , \overline{CAS} . Ainsi, compte tenu de la fiche technique, les 32 K octets-mémoire, placés aux adresses

0000 à 7FFF

demandent une sélection globale par $A_{15} = 0$. Pour départager le premier bloc de 16 K octets (0000 à 7FFF) du second (8000 à 7FFF), nous devons les sélectionner par :

$A_{14} = 0$ 0000 à 7FFF
 $A_{14} = 1$ 8000 à 7FFF

L'introduction de ces sélections d'adresse dans la fabrication des impulsions \overline{CAS} et \overline{RAS} s'obtient de la manière suivante :

• Au A_{15} , R/\overline{W} , VMA arrivent par les bus à l'entrée des tampons B_1 . Comme pour MEMCLK (Horloge mémoire) et REFGEN1 (Accusé de Réception de la demande de rafraîchissement), ces amplificateurs sont activés en permanence (1,15 à la masse). Un latch à 4 bits, 7475 validé par le front descendant de T_1 fournit A_{14} , A_{13} , A_{12} , VMA et R/\overline{W} pendant la période d'horloge, jusqu'à l'arrivée d'un autre front descendant T_1 .

La commande de lecture/écriture R/\overline{W} sera envoyée pendant \overline{CAS} à l'entrée \overline{W} des mémoires.

Le signal VMA joue un rôle important et sert au même titre que A_{14} , A_{13} à l'adressage : les bus du microprocesseur ne sont pas actifs durant toute la période d'horloge. A l'état haute impédance les tensions des niveaux logiques sur le bus « flottent » en gré des capacités parasites et peuvent parfaitement actionner dans un sens ou dans l'autre des dispositifs dont l'entrée MOS garantit une extraordinaire sensibilité. Nombre de montages fonctionnent dans des configurations plus ou moins idéales grâce justement

aux capacités parasites et à la persistance des adresses souvent présentes au-delà des durées des bus actifs.

Pour échapper à ces doutes, nous allons utiliser l'indication de validation mémoire (VMA) dans les circuits de sélection. Par un circuit FFL₁₁ (7411), nous fabriquons le signal \overline{A}_{14} VMA qui est envoyé d'une part à l'entrée D d'un bistrable 7474 de U_{10} (qui produit \overline{CAS} et \overline{W}) et d'autre part, aux portes U_{12} servant à la fabrication de \overline{RAS} . Les deux blocs de 16 K auront un \overline{RAS} sélectionné par A_{14} et \overline{A}_{13} aux portes U_6 et l'on obtient \overline{RAS}_7 et \overline{RAS}_8 respectivement.

Les mêmes signaux \overline{A}_{14} VMA et R/\overline{W} servent au positionnement des tampons du bus de données vers la mémoire.

Le bit de donnée de chaque boîtier RAM-dynamique est dirigé vers la paire d'amplificateurs B_4 , B_5 .

L'inverseur U_{12} pourrait être remplacé par l'utilisation de la sortie 10 de U_{11} (7475), mais il resterait néanmoins inutilisé dans le boîtier qui en sortient six. Par cet inverseur et la porte U_{11} on crée le signal \overline{A}_{14} VMA R/\overline{W} qui, inversé par U_{12} commande le sens d'amplification de B_4 et B_5 .

Le rafraîchissement exige deux signaux : REFREQ est la demande de rafraîchissement, active à l'état bas, qui émane du monostable U_{14} fournissant T_1 . Cette temporisation, relativement longue aboutit, à niveau bas au signal de demande. Ce signal arrive à l'entrée DMA ou REFREQ de l'horloge microprocesseur, qui bloque les phases d'horloge du microprocesseur, Φ_1 à l'état haut et Φ_2 à l'état bas pour permettre le rafraîchissement. Lors de ce blocage se produit une différence entre Φ_1 et MEMCLK, cette dernière continuant son cycle initial. Au blocage d'horloge s'ajoute la montée à niveau haut d'une sortie DMA ou REFGEN1, l'accusé de réception de la demande de rafraîchissement. Ces opérations ont pour mission d'éviter, par le blocage de l'horloge, le déroule-

Les RAM dynamiques et leur rafraîchissement

Une mémoire de M mots de N bits chacun contient $M \times N$ cellules élémentaires. Ces cellules, permettant l'inscription et la lecture d'une information de 1 bit, peuvent être de plusieurs sortes : dans les mémoires vives (RAM), dites statiques, la cellule élémentaire est composée d'un bistable, c'est-à-dire d'un circuit électronique, composé principalement de deux transistors (T_1 et T_2), pouvant prendre deux états stables. Ces deux états sont : T_1 en conduction, T_2 bloqué et inversement T_1 bloqué, T_2 en conduction.

En conduction, chaque transistor consomme un courant et les résistances de drain dissipent une puissance faible, mais non-négligeable si l'on pense que la pastille de silicium en contiendra quelques milliers, à raison de deux résistances par cellule. Une RAM utilisant de tels bistables, appelés « MOS Canal-N (ou P) » consomment dans l'ensemble, pour 4096 bits de capacité (autant de bistables), environ 100 mA sous 5 V.

Pour éviter la consommation au repos du bistable, les ingénieurs ont imaginé d'utiliser à la place des résistances de drain, des transistors MOS complémentaires (C.MOS).

On constate que quelque soit l'état du système, il y aura un transistor qui bloquera le passage du courant. On arrive en définitive à obtenir une réduction de la consommation de l'ensemble d'un facteur de 1 000, des consommations globales de 10 ou de 100 mA devenant courantes.

Malheureusement, un transistor MOS n'est pas exempt d'une capacité parasite d'entrée-grille/ source non négligeable (qui double si l'on utilise la technologie MOS-Ccomplémentaire caractérisée par l'attaque de deux transistors, donc de deux grilles à la fois).

Mais cette capacité parasite, pourrait être utilisée à profit comme élément mémoire, ce qui a donné naissance à un deuxième type de RAM-S.

Dans les RAM-S dynamiques l'élément mémoire n'est plus un bistable mais la capacité parasite grille-canal d'un transistor MOS, C_1 sur la figure A. Cette capacité est de l'ordre de quelques pF. La résistance d'entrée de T_1 étant de quelques Ω ($10^1 \Omega$), la constante de temps de décharge de C_1 avoisine la dizaine de millisecondes.



Donc, si par T_2 on charge la capacité C_1 à la tension $+V$ et si par la suite on bloque T_2 , la charge du condensateur se maintiendra pendant environ 10 ms. Le fait d'être chargé ou non constitue la mémorisation d'un 1 ou d'un 0.

Pour maintenir l'état de charge de C_1 , on utilise la technique du rafraîchissement qui consiste en un envoi d'impulsions de recharge vers les condensateurs qui sont déjà chargés. Si l'on transmet ces impulsions toutes les 2 ms, au plus, par exemple, la tension aux bornes de C_1 restera en permanence dans la zone du niveau « 1 » logique. Si, par mégarde, on oublie de rafraîchir une seule fois, la mémoire se volatilise, même sans coupure de l'alimentation.

En réalité, le fonctionnement à grande vitesse exige des capacités-mémoire les plus petites possibles, ce qui rend les cellules-mémoire très sensibles aux bruits et parasites. Pour mieux faire, au lieu d'amplifier par un transistor T_1 la tension d'un seul condensateur-mémoire C_1 , on est amené dans la pratique à utiliser deux condensateurs pouvant recevoir les parasites en commun, mais dont seulement un reçoit les éléments à mémoriser. Par la suite on utilise une amplification différentielle des tensions de la cellule mémoire proprement dite et de la cellule pure ou fictive et l'on élimine ainsi les bruits, les dérives thermiques, les parasites, etc.

tionnels de positionnement-mémoire équivalents à nos portes U_{11} , U_{12} qui manipulent les fils d'adressage A_{11} , A_{12} .

B.2. L'unité centrale, le contrôleur de DMA et l'horloge

Les ressources du système, mémoires, entrées/sorties, etc. peuvent être gérées par deux « maîtres », dépendant tous les deux du générateur d'horloge de la **Figure B**. Les deux utilisateurs possibles ont en commun la qualité d'émetteurs d'adresse alors qu'aucun autre circuit dans le système ne peut le faire. Il s'agit de les soumettre à un certain protocole pour éviter les conflits. Ce proto-

cole peut passer par l'« intelligence » du boîtier unité centrale 6800, quand la passation des pouvoirs se fait par une action sur l'entrée « Halt » ou par l'allongement des cycles d'horloge, prévu dans le fonctionnement du circuit d'horloge 6875, auquel cas on fait du « vol de cycle ». L'unité centrale ne s'apercevant de rien.

Ainsi les trois boîtiers, le 6875-générateur d'horloge, le 6800 (unité centrale) et le 6844 (contrôleur de DMA), interdépendants, donnent au système la possibilité de fonctionner avec ou sans unité centrale, en configuration multi-micro-ordinateurs ou multiposte. Laissez prévoir la possibilité de connexion à des mémoires de masse comme les disques souples ou durs, etc.

Conclusion

Après cette présentation de la partie mémoire et des possibilités offertes par la présence d'un contrôleur de DMA sur la carte, nous passerons en revue, dans notre prochain numéro les autres ressources du système : interfaces vidéo, clavier, minicassette et nous décrirons l'interpréteur BASIC. D'ores et déjà on peut remarquer que toutes les ressources de la plaque pourront être mises à la disposition d'un autre micro-ordinateur extérieur par l'intermédiaire du contrôleur de DMA.

Bien entendu, nous vous présenterons de façon détaillée le cœur du système : le microprocesseur 6800. ■

A. DORIS

LES MICRO-ORDINATEURS

APPLE II SIMPLE, PERFORMANT



1 - MICRO-ORDINATEUR ET FLOPPY DISK APPLE II

APPLE II est un micro-ordinateur complet (écran et clavier), livré avec une copie de l'accompagnement, manuel d'installation. Un système d'exploitation à sauvegarde permet les opérations de stockage.

Configuration
16 K F 10 300 HT
32 K F 10 000 HT
40 K F 10 000 HT

Modèles en cartes (écran et clavier) à 1000 quarts à 1000 HT
Modèles à 1000 HT
Quatre supports 5 1/4 pouces formatés, deux Apple II Disk II, deux Apple II Disk II, deux Apple II Disk II, deux Apple II Disk II
Quatre supports 5 1/4 pouces formatés, deux Apple II Disk II, deux Apple II Disk II, deux Apple II Disk II, deux Apple II Disk II
Quatre supports 5 1/4 pouces formatés, deux Apple II Disk II, deux Apple II Disk II, deux Apple II Disk II, deux Apple II Disk II
Quatre supports 5 1/4 pouces formatés, deux Apple II Disk II, deux Apple II Disk II, deux Apple II Disk II, deux Apple II Disk II

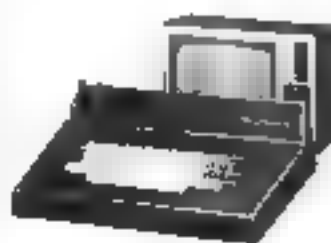
4 - INTERFACES
- Interface de codage couleur RGB (modèle) à 1000 HT
- Interface de codage couleur RGB (modèle) à 1000 HT



ILLEL CENTER

143, AVENUE FÉLIX FAURE - PARIS 15^e
TEL. : 564.83.81

DÉMONSTRATION LE SAMEDI APRES-MIDI
OU SUR RENDEZ-VOUS



PROTEUS III A MICRO-ORDINATEUR

PROTEUS III UNITÉ CENTRALE
16 K-Form II (P) Form II (P) 100 HT
32 K-Form II (P) Form II (P) 100 HT
40 K-Form II (P) Form II (P) 100 HT
40 K-Form II (P) Form II (P) 100 HT
40 K-Form II (P) Form II (P) 100 HT
40 K-Form II (P) Form II (P) 100 HT
40 K-Form II (P) Form II (P) 100 HT
40 K-Form II (P) Form II (P) 100 HT
40 K-Form II (P) Form II (P) 100 HT
40 K-Form II (P) Form II (P) 100 HT

Interface vidéo (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT
Régulateur de tension (modèle) à 1000 HT

PROTEUS MONITOR
Modèle à 1000 HT
Modèle à 1000 HT
Modèle à 1000 HT
Modèle à 1000 HT

PROTEUS FLOPPY
Modèle à 1000 HT
Modèle à 1000 HT
Modèle à 1000 HT
Modèle à 1000 HT

ATTENTION Les prix sont en francs
1000 HT (hors taxes) à 1000 HT (hors taxes)
1000 HT (hors taxes) à 1000 HT (hors taxes)
1000 HT (hors taxes) à 1000 HT (hors taxes)

MICRO/EXPO 79 PARIS

15 - 17 MAI

PALAIS DES CONGRES
4E SALON ANNUEL DES MICROORDINATEURS



Renseignements : SYBEX, 313, rue Lecourbe, 75015 Paris - Tél. : 828-25-02 et 531-21-53

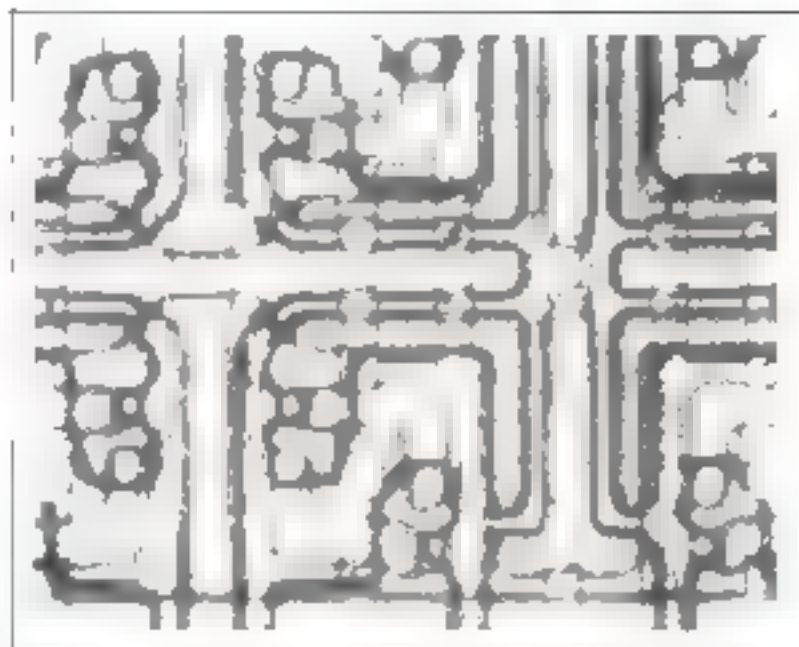
La technologie H.MOS

C'est presque devenu une loi de la nature : les circuits métal-oxyde-semiconducteur doublent de densité ou de performance chaque année. Au cours des dix dernières années, les circuits MOS se sont développés à partir de registres à décalage, de portes, de bascules, fonctionnant à des vitesses de l'ordre de la milliseconde, pour devenir des mémoires complètes, des microprocesseurs, et des systèmes et sous-systèmes spécialisés intégrant des dizaines de milliers de fonctions électroniques dans un seul organe capable de travailler à la nanoseconde.

Le moteur de cet étonnant progrès est l'extraordinaire polyvalence de la technologie MOS. Au départ, simple technique de circuit à alimentation multiple en canal-P capable de gérer des fonctions élémentaires de calcul ou de mémorisation en série, le MOS est passé aux structures à simple et à double couche en canal N faisant appel à une alimentation unique de 5 volts. Il exécute actuellement des instructions d'ordinateur complexes avec des temps de cycles de moins de 100 ns pour une puissance dissipée de plus en plus faible.

Pour la première fois la technologie MOS est capable de rivaliser en performance avec les circuits bipolaires. Les techniques qui se sont montrées capables d'accomplir cette prouesse sont variées : mais elles ont toutes en commun une caractéristique essentielle : elles recroissent la longueur du canal ou l'espacement drain-source du transistor MOS initial.

Deux approches sont possibles pour améliorer les performances des MOS. L'une repose sur un processus de double diffusion : un élément à depletion (appauvrissement) avec un canal relativement long (5 microns) sous la porte MOS, est intégré en série avec un canal à enrichissement de 1 µm, formé par diffusion de bore à travers l'ouverture auto-alignée de la jonction source. Le processus est appelé D-MOS quand la structure de double diffusion a une configuration planaire, et V-MOS* quand la structure a une configuration verticale, dans laquelle la surface du transistor MOS est déposée sur un sillon en forme de V gravé de façon anisotrope dans le substrat de silicium. Dans l'un ou l'autre cas, la double diffusion exige une technologie de traite-



Cette micrographie montre une grille H.MOS statique à 2 000 par. La grille au total est celle de sept transistors MOS par cellule de base.

ment nouvelle, et la structure des circuits diffère notablement de celles que l'on trouve dans les techniques de la porte au silicium, classiques.

L'autre approche repose sur une réduction d'échelle appliquée directement à la taille et aux paramètres des circuits MOS — autrement dit, sur la réduction des structures à portes au silicium en canal N classiques. Cela n'a rien de nouveau : des l'origine, ceux qui ont conçu le MOS savaient qu'en réduisant la taille de leurs circuits, ils pouvaient obtenir des vitesses plus élevées, des densités plus fortes, et une puissance dissipée plus faible.

Pour mettre au point cette nouvelle technologie appelée H-MOS, INTEL a choisi la méthode directe de réduction d'échelle, pour deux raisons. En premier lieu, elle découle directement du traitement classique des circuits à porte au silicium et n'exige par conséquent ni nous elles structures d'éléments, ni schémas de circuits complexes d'une ou l'autre exigence aurait rendu la production et les coûts de fabrication trop imprévisibles pour garantir leur utilité sur une large gamme de produits semiconduc-

teurs. En second lieu, elle nécessite des dessins de circuit ■ plus en plus petits qui peuvent être réalisés par les méthodes photolithographiques plus raffinées et par les techniques de fabrication des « wafers » par faisceau d'électrons.

En outre, les structures à double diffusion ont un avenir limité. Elles pouvaient convenir il y a deux ou trois ans, quand l'industrie était incapable de fabriquer des canaux de moins de 5 ou 6 µm de long. Mais maintenant que des longueurs de canaux de 4 µm (et bientôt de 3 et 2 µm) sont accessibles, la nécessité de nouvelles structures comme le D-MOS ou le V-MOS ne sont peut-être plus nécessaires.

Comment changer l'échelle d'un circuit MOS

La Figure 1 montre la coupe d'une grille au silicium en canal N, où L désigne la longueur du canal, T_{ox} l'épaisseur d'oxyde sous la porte (oxyde de porte), X_j la profondeur de la jonction, L_D la diffusion latérale, et C₀ le niveau de dopage du substrat. La théorie au premier ordre indique que les

* Les MOS
Micro-Systems n° 7

En réduisant les dimensions d'un élément MOS, le concepteur a un moyen d'action considérable sur la densité et sur les performances du circuit.

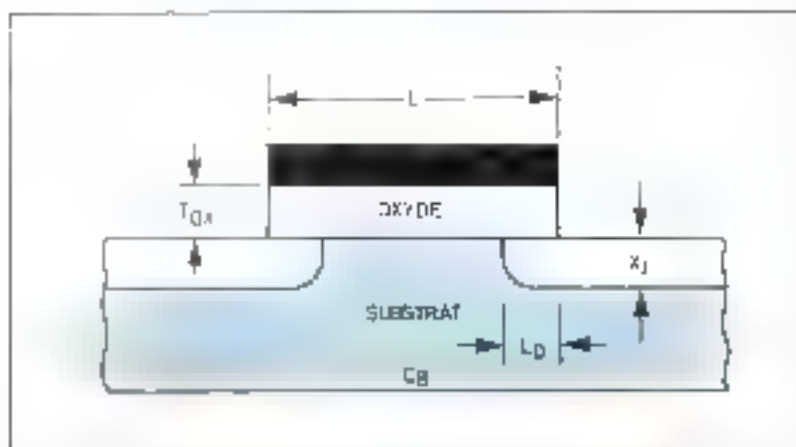


Fig. 1 - Paramètres géométriques d'un élément MOS, avec les paramètres électriques devant être calculés mathématiquement. La longueur L du canal est multipliée par $1/S$ et X_J et L_D le facteur de réduction dans l'épaisseur du T_{OX} , la sous-jonction latérale L_{SL} et la profondeur de jonction X_J sont multipliés par $1/S$ et C_D par S . Dans le même temps, les valeurs de dopage du substrat C_D doit être multipliées par S .

TABLEAU 1

CHANGEMENT D'ECHELLE D'UN ELEMENT M.O.S.

Paramètre élément/circuit	Facteur d'échelle
Dimensions de l'élément T_{OX} , L , L_D , W , X_J	$1/S$
Dopage du substrat C_D	S
Tension d'alimentation V	$1/S$
Courant d'alimentation I	$1/S$
Résistance de capacité parasite WL/T_{OX}	$1/S$
Délai de porte VC/I (%)	$1/S$
Puissance dissipée VI	$1/S^2$
Produit puissance-délai	$1/S^2$

TABLEAU 2

EVOLUTION DE L'ECHELLE DES ELEMENTS M.O.S.

Paramètres élément/circuit	N-MOS à enrichissement 1972	N-MOS à déplétion 1976	H-MOS 1977	MOS 1980
Longueur de canal L (μm)	6	8	3,5	2
Diffusion latérale L_D (μm)	1,4	1,4	0,5	0,4
Profondeur de jonction X_J (μm)	2	2	0,8	0,8
Épaisseur d'oxyde de porte T_{OX} (Å)	1.200	1.200	700	400
Tension d'alimentation V_{DD} (V)	4-15	4-8	3-7	2-4
Délai de porte minimum (ns)	12-15	4	1	0,5
Puissance de porte P_{DD} (mW)	1,5	1	1	0,4
Produit vitesse-puissance (pJ)	18	4	1	0,2

caractéristiques d'un circuit MOS peuvent être maintenues et le fonctionnement assuré, si les paramètres du circuit changent d'échelle comme le montre le tableau 1. Si S est le facteur d'échelle, et que la longueur du canal L est réduite d'un facteur $1/S$, toutes les autres dimensions du circuit — l'épaisseur de l'oxyde de porte et la sous-jonction latérale, la largeur du circuit et la profondeur de la jonction — doivent également être réduites par $1/S$. De plus, pour maintenir une tension de seuil et une tension drain-source de claquage satisfaisante, la concentration de dopage du substrat doit être multipliée par S , tandis que la tension et l'intensité d'alimentation doivent décroître d'un facteur $1/S$.

L'effet sur la performance

Si cela est fait convenablement, l'accroissement en performance du circuit est spectaculaire, comme le montre également le tableau 1. La capacité parasite, le temps de propagation à travers la porte (délai de porte), la puissance dissipée et le produit délai-puissance dissipée s'améliorent de façon notable. Comme la capacité diminue approximativement avec l'épaisseur de la jonction, elle est réduite, aussi d'un facteur $1/S$; cela signifie que, puisque le délai de porte est à peu près proportionnel à la capacité, il est lui-même réduit par un facteur $1/S$. De plus, comme la puissance dissipée par le circuit est proportionnelle à la tension et à l'intensité d'alimentation, elle est réduite par un facteur encore plus élevé en $1/S^2$. En fin de compte, le produit délai-puissance dissipée ou facteur de qualité du circuit MOS (produit du délai de propagation à travers la porte par la puissance dissipée) est réduit par un facteur très important, du type $1/S^2$. Ainsi, la réduction des dimensions d'un circuit MOS améliore ses performances par un cube du facteur de réduction.

En bref, en réduisant les dimensions d'un élément MOS, le concepteur a un moyen d'action considérable sur sa densité et sur

les performances du système (tableau 2). On remarquera la nette réduction des paramètres du circuit intervenue entre 1976 et 1977, lorsque Intel est passé au H-MOS à partir de la porte au silicium en canal N classique. En réduisant la longueur du canal de 6 à 3,5 μm et en faisant décroître les autres paramètres en conséquence, il a été possible de diviser le produit vitesse-puissance par quatre. Cette amélioration aurait encore été plus importante si la tension d'alimentation avait été réduite comme l'exigeait la théorie, au lieu d'être maintenue au niveau de 5 V mieux accepté par les utilisateurs. Cependant, en 1980, lorsque la longueur du canal descendit à 2 μm et la tension d'alimentation à 3 V, les performances s'améliorèrent d'une façon encore plus spectaculaire pour devenir au total 20 fois meilleures que celles des circuits MOS de 1976.

Un exemple de ce que la réduction d'échelle représente pour l'utilisateur de circuits intégrés est donné aux figures 2 et 3 qui retracent graphiquement les progrès réalisés au cours des années dans le domaine des mémoires vives (RAM) statiques. En 1972, les RAM statiques standard en MOS étaient les 2102 à 500 ns, construites avec une longueur de canal de 6 μm et une épaisseur d'oxyde de porte à 1 200 angstrons.

Le produit vitesse-puissance résultant était de 18 picjoules. Elles occupaient une puce de silicium d'environ 3,5 mm de côté et la cellule élémentaire avait une surface de près de 5 000 μm^2 .

En 1974 la 2102 a été conçue autour d'une technologie en canal N appauvrie réduisant la surface de base de 15 % et diminuant son temps d'accès jusqu'à 200 ns. A ce processus, l'isolation par oxyde et la polarisation préalable du substrat furent ajoutées en 1976, pour créer la RAM statique 2115 de 1 024 bits d'un temps d'accès de 70 ns. Aujourd'hui, l'incidence de la réduction d'échelle est encore plus évidente avec la technologie H-MOS adaptée aux RAM 2115 (appelées maintenant 2115 A)

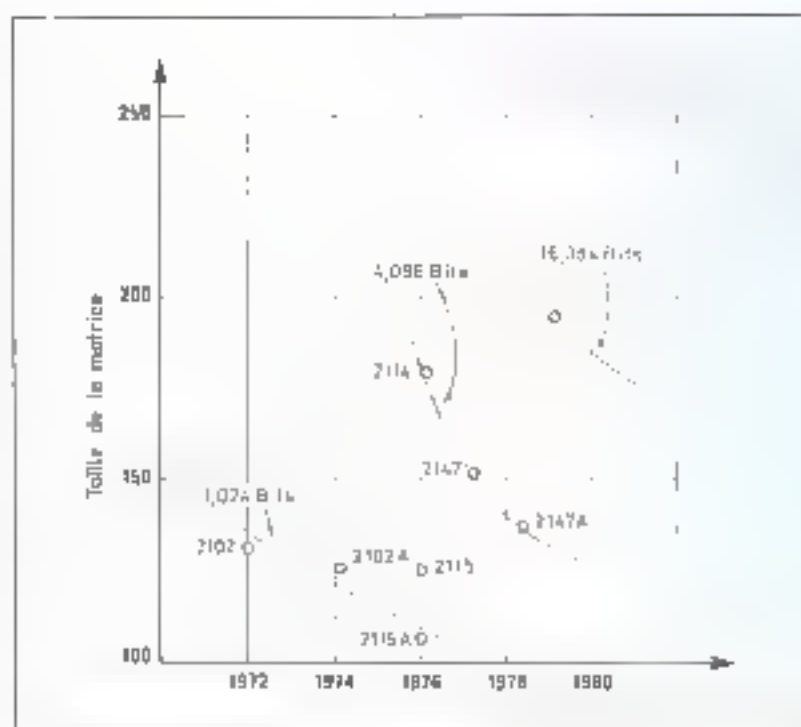
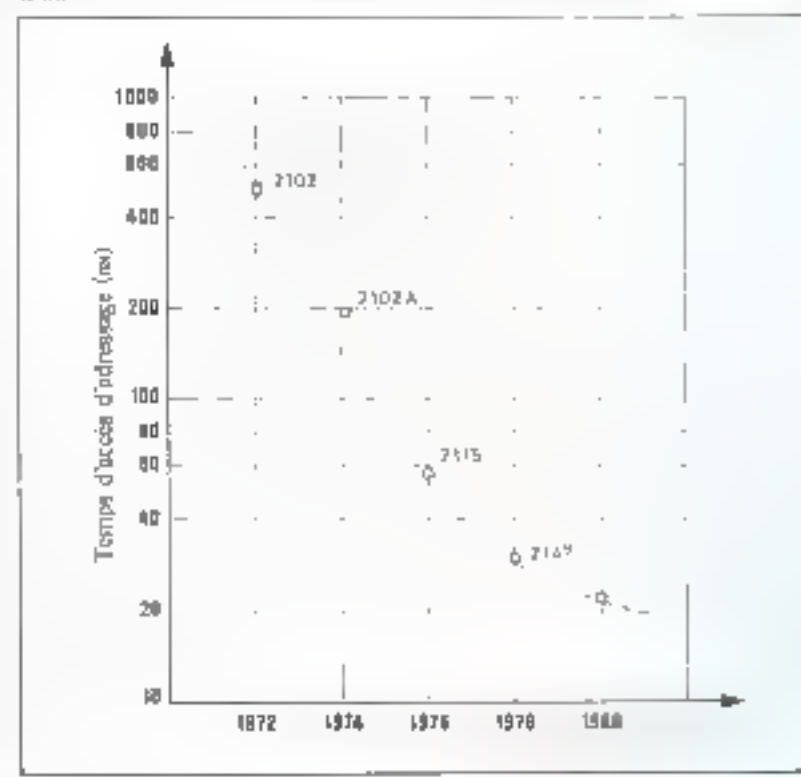


Fig. 2 - L'augmentation du développement de la technologie MOS des mémoires statiques, les progrès réalisés au cours des années dans le domaine des mémoires vives (RAM) statiques.

Fig. 3 - La réduction d'échelle a été qu'elle est réalisée dans les H-MOS, les progrès réalisés au cours des années dans le domaine des mémoires vives (RAM) statiques. En 1972, une mémoire vive statique type 2102 de 500 ns, construite en technologie MOS de 6 μm , avait un temps d'accès de 500 ns, les mémoires 2147 à 4096 bits avaient un temps d'accès de 45 ns.



puisqu'elles sont réalisées sur une puce de 2,5 mm de côté pour un temps d'accès de 25 ns.

De plus, appliquée à une mémoire statique de 4096 bits, le H-MOS donne une puce légèrement plus grande que le 2102 original, en ramenant cependant le temps d'accès au-dessous de 50 ns. Finalement, il mesure que le processus MOS évolue et que la réduction d'échelle se poursuit, une mémoire vive statique de 16.384 bits tiendra dans une puce qui n'aura pas plus de 5 mm de côté et qui offrira aux concepteurs de systèmes des temps d'accès de l'ordre de 50 ns.

La grande vitesse et la haute densité des H-MOS sont obtenues

grâce à cinq améliorations majeures dans la technologie MOS, parmi lesquelles quatre sont directement liées à la réduction d'échelle. Un substrat à haute résistivité est employé pendant que la théorie est appliquée à l'épaisseur d'oxyde sous la porte, à la profondeur de jonction, à la longueur de porte et aux implantations ioniques qui modifient la tension de seuil.

Le substrat de haute résistivité réalisé avec un matériau de type P de 50 $\Omega\text{-cm}$ est utilisé pour diminuer la capacité de la jonction, réduire les effets de structure du substrat qui dégradent les performances et augmenter la mobilité effective des porteurs. Ces trois

facteurs conduisent à des circuits plus rapides et diminuent la consommation en puissance.

En réduisant l'épaisseur d'oxyde de porte des MOS (700 angströms), on accroît le gain du circuit et l'on diminue les effets de substrat et de canal court, augmentant ainsi la performance et la fiabilité. La profondeur de jonction est réduite approximativement à 0,75 μm par l'emploi d'arsenic à diffusion lente comme dopant de source et de drain. La faible profondeur des jonctions augmente à la fois la vitesse en abaissant la capacité des jonctions, la capacité Miller entre la porte et le drain, et la densité en permettant un espacement plus faible entre les zones de diffusion.

Enfin la stabilité de la tension de seuil du H-MOS est assurée aussi bien en mode déplétion, par une zone formée par implantation ionique, utilisée conjointement avec un substrat à forte résistivité. Ce procédé d'implantation permet de maîtriser la tension de seuil avec une grande précision et offre la possibilité de l'optimiser indépendamment du dopage du substrat.

Heureusement, il s'est avéré possible de mettre au point la technologie H-MOS en un temps relativement court (environ un an), sans affecter la capacité de fabrication des éléments à un coût raisonnable. Le H-MOS est également assez souple pour être employé dans une large variété de formes de circuits tout en conservant ses qualités grande vitesse, petite taille et faible puissance. Contrairement à la logique V-MOS et à la logique à injection intégrée qui exigent de nouvelles techniques de circuit pour être utilisables dans les mémoires dynamiques ou dans les circuits à grande échelle d'intégration (LSI), le H-MOS s'emploie directement d'un bout à l'autre de l'éventail des produits.

Au-delà de la théorie du premier ordre

Alors que la taille des circuits diminue, la théorie prédit qu'ils

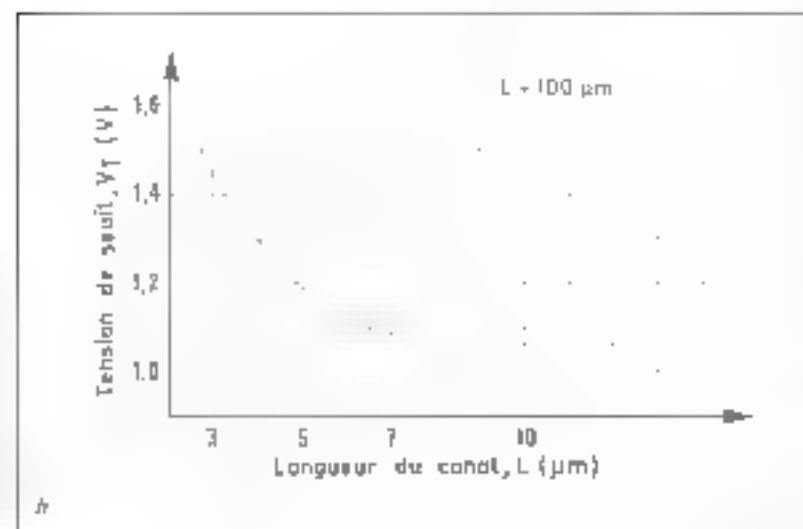
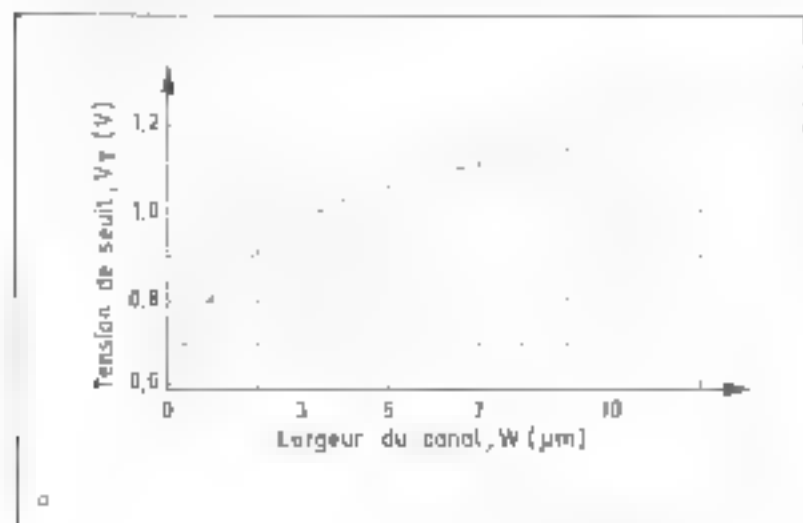


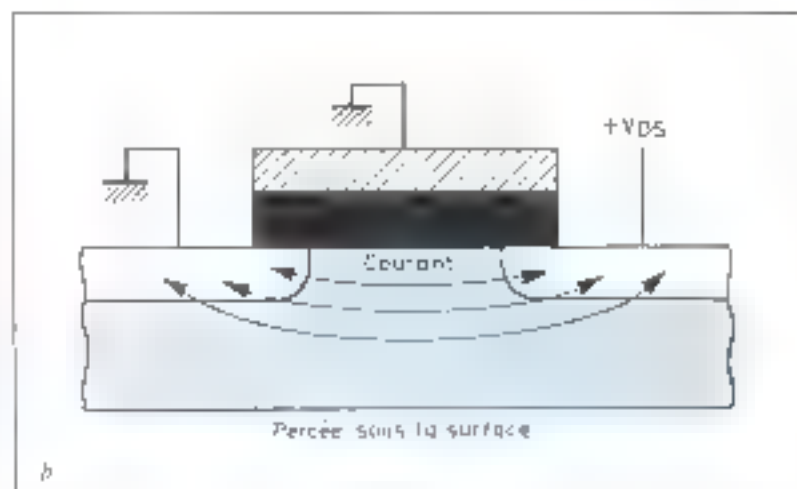
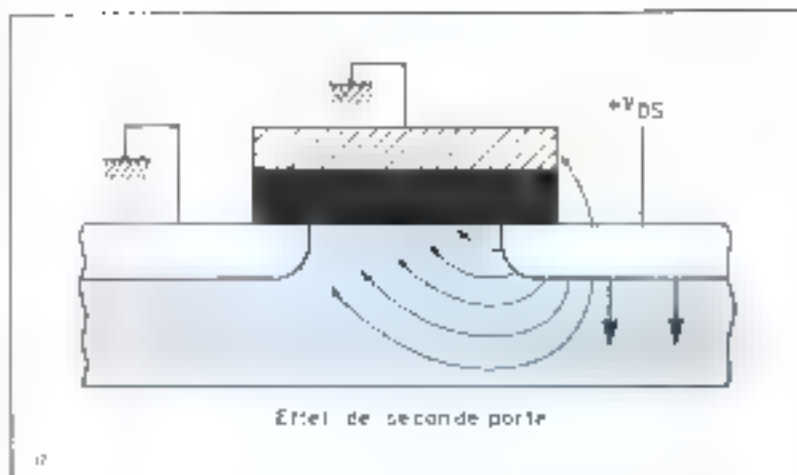
Fig. 1 - La tension de seuil, V_T , d'un MOSFET en mode déplétion dans un circuit CMOS pour un transistor de type n. Les courbes de la tension de seuil sont obtenues pour des longueurs de canal de 100 μm et des largeurs de canal de 0,5 μm à 10 μm .

Fig. 5. Les courants de fuite augmentent avec l'élévation de la tension de grille. Le schéma ci-dessus est celui d'un canal court, mais il est valable pour un canal long. Les courants de fuite sont en fait plus importants dans les transistors à canal court. Les courants de fuite sont plus importants dans les transistors à canal court. Les courants de fuite sont plus importants dans les transistors à canal court.

doivent conserver les mêmes caractéristiques qualitatives. Mais, dans la réalité, les phénomènes du second ordre deviennent tout négligeables. Certains de ces phénomènes affectent le dessin du circuit, tandis que d'autres ont une incidence sur la fiabilité, mais tous doivent être pris en considération et compris parfaitement si l'on veut s'assurer que le II-MOS est un processus fiable et sûr. Tous les effets du second ordre se produisent essentiellement pour deux raisons. La première est que, les dimensions étant réduites alors qu'une tension d'alimentation constante (5 V) reste appliquée, le champ électrique moyen augmente et crée de nombreux effets secondaires. La seconde est que les bords d'un petit élément sont si rapprochés que des champs électriques se produisent en ces bords et affectent les performances de l'élément d'une façon significative.

L'un de ces effets secondaires affecte la tension de seuil qui devient une fonction notable de la taille de l'élément. Comme le montre la figure 4a, pour les canaux les plus courts (ceux de moins de 5 μm de long), la zone de déplétion de jonction autour de la source et du drain tend à absorber une partie de la charge d'impuretés ionisées que la tension de grille aurait autrement maintenue, réduisant ainsi la tension de seuil. D'autre part, pour les canaux les plus étroits (fig. 4b), la charge ionisée supplémentaire créée par les champs électriques tend à augmenter la tension de seuil.

En outre, dans les circuits à canal court, les caractéristiques d'isolation entre source et drain peuvent aussi affecter le fonctionnement. La grille et la source d'un élément à enclenchement étant à la masse, le drain doit être capable de supporter une certaine tension positive et continuer à maintenir le courant de fuite à un certain niveau nominal. Dans les transistors à haute performance, ce courant de fuite peut avoir plusieurs causes, mais pour le II-MOS, le facteur de limitation est le phénomène appelé percée de la seconde grille (fig. 5).



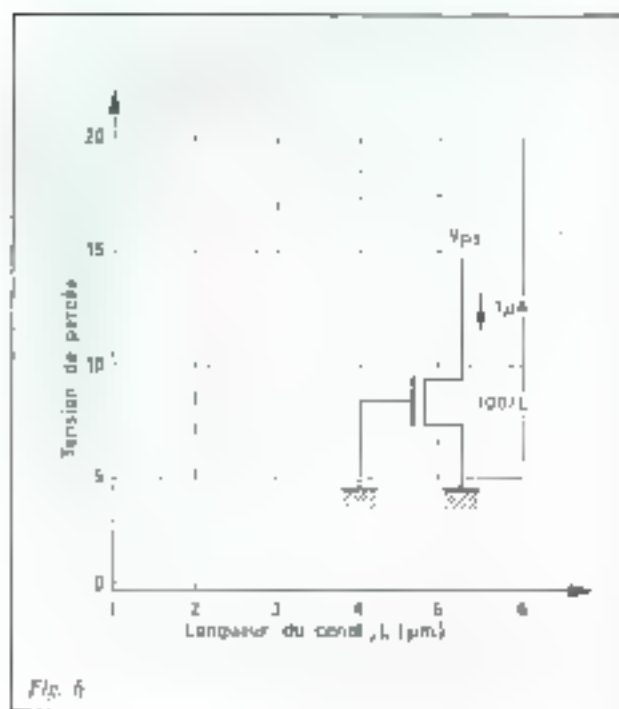
Dans ce phénomène, les lignes de force du champ électrique émanant de la jonction drain aboutissent à la surface de séparation oxyde-silicium du canal. Le drain se comporte en quelque sorte comme une seconde grille parasite et provoque l'inversion du canal, rendant ainsi l'élément plus vulnérable aux effets de percée.

Le problème, pour les éléments à canal court, est que la tension de percée qui résulte de cet effet est une fonction linéaire de la longueur du canal (fig. 6). Plus court est le canal, plus basse est la tension qui provoque la percée et par conséquent plus vulnérable est l'élément vis-à-vis des fuites. Dans le II-MOS, un remède cependant à cela en gardant une longueur de canal suffisante et en réduisant l'épaisseur d'oxyde, puisqu'une

couche d'oxyde plus mince empêche les inversions indésirables en couplant, par capacité, le potentiel de surface plus étroitement à l'électrode de grille mise à la masse. Un second effet de percée se produit, comme le montre la figure 4b, quand le champ électrique issu du drain agit sur la source à travers le substrat et polarise la jonction, provoquant un courant de fuite semblable à ce qui se passe dans un transistor bipolaire; mais ici encore, cette tension de claquage, proportionnelle à L^{-1} , n'est un facteur de limitation que pour les éléments plus petits que ceux employés actuellement dans les structures II-MOS.

Ionisation d'impact

Une autre cause de fuite est l'ionisation d'impact dont les effets



sont illustrés à la **figure 7a**. A une tension de drain très élevée (de l'ordre de 20 V) les jonctions entrent en avalanche pour toutes les longueurs de canal plus grandes que 4 μm environ. Mais même à des tensions de drain H-MOS sensiblement plus faibles (5 V), une faible ionisation d'impact peut se produire lorsque le courant traverse le canal. Activée par les champs électriques intenses, l'ionisation d'impact crée une population d'électrons et de trous avec des énergies beaucoup plus élevées que celle des électrons normaux du canal. Les trous s'écoulent dans le substrat et placent une légère charge sur l'alimentation. Comme le montre la figure, quelques électrons ont assez d'énergie pour être injectés dans l'oxyde de porte, où ils peuvent créer un courant de porte ou bien rester piégés. Ces électrons piégés provoquent un déplacement de la tension de seuil (**fig. 7b**) - déplacement qui pourrait poser un problème avec des canaux de moins de 4 μm de long.

Heureusement, il s'avère que le problème de fiabilité qui pourrait se poser est que la théorie du second ordre a mis en évidence la savoir le piégeage des électrons injectés dans l'oxyde de porte n'affecte pas le H-MOS dans sa forme actuelle. Bien sûr, les électrons piégés tendent à accroître la tension de seuil, et un accroissement de la tension de seuil peut dégrader la vitesse du circuit ou arrêter complètement son fonctionnement. Mais des tests accélérés sur des circuits de mémoire H-MOS ne révèlent aucun signe de dégradation.

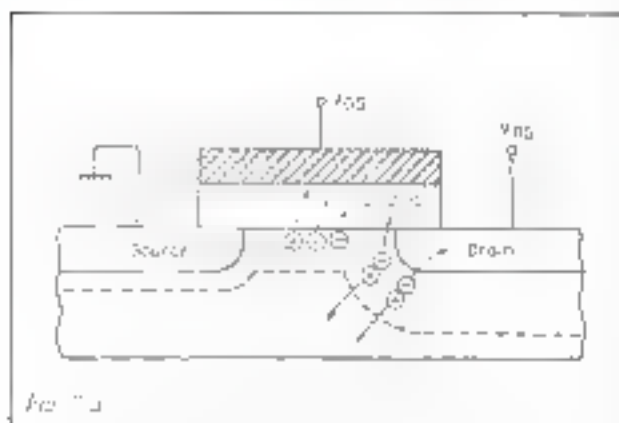


Fig. 6. - Dans les transistors MOS à canal court, la tension de seuil n'est ni élevée, ni constante, elle varie en fonction de la longueur de canal. La relation est de grande importance de canal dans le cas des 4 μm , et de celle à ce que l'échelle de porte sur une μ .

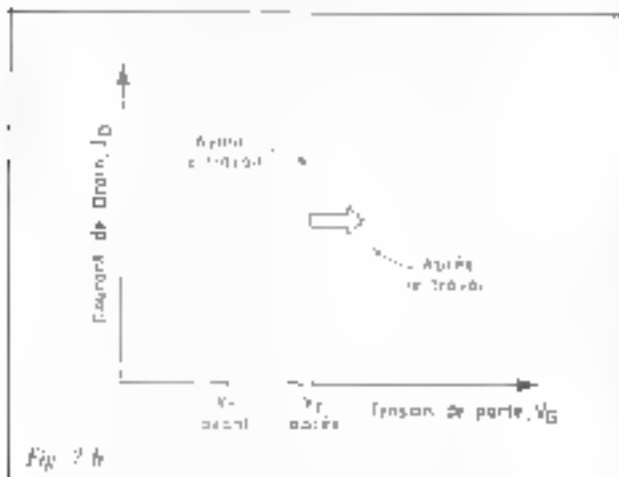


Fig. 7. - La charge piégée dans l'oxyde de porte des éléments à canal court peut être si importante que quelle peut conduire à un déplacement permanent de la tension de seuil (V_t). Ce déplacement peut poser un problème de fiabilité dans les éléments, mais on peut le réduire au minimum par un traitement des surfaces de l'oxyde et par une réduction de la tension d'alimentation.

En fait, des mesures supplémentaires sur les transistors individuels, complétées par un modèle physique pour l'injection d'électrons, montrent que les éléments H-MOS ont un déplacement de seuil total de moins de 0,1 V après 10 ans de travail dans les conditions de sévérité limite à 2°C et avec un V_{DS} de 5,5 V. Le traitement soigneux de l'oxyde de porte rend compte partiellement de ces résultats excellents, car il minimise la densité des zones de piégeage des électrons. De plus, il est intéressant de noter que les oxydes de porte de ces H-MOS à 5 V sont soumis à un effort moindre que les oxydes des mémoires RAM dynamiques à 12 V actuelles, car 5 V à travers une épaisseur d'oxyde de 700 angströms, cela fait un champ électrique plus faible que 12 V à travers l'épaisseur d'oxyde de 1000 angströms standard.

Une condition essentielle doit être remplie afin que la réduction d'échelle des éléments dans la technologie H-MOS puisse réaliser pleinement ses possibilités.

Cette condition est la réduction de la tension d'alimentation. Le **tableau 2** montre que, pour donner à cette technique une chance de fonctionner, les tensions d'alimentation des circuits à 2 cm de l'année 1980 doivent être ramenées dans la zone de 2 à 4 V. Etant donné que toutes les tensions d'alimentation sont maintenues actuellement au moins au niveau TTL de 5 V, cette exigence d'une tension d'alimentation plus faible pour les futurs éléments MOS doit être acceptée par les utilisateurs de circuits intégrés.

Il y a, bien sûr, une autre possibilité pour les utilisateurs qui refusent tout simplement d'accepter des tensions d'alimentation réduites. Ils peuvent utiliser des circuits adaptateurs pour effectuer la conversion entre les niveaux de tension inférieurs des puces et les niveaux supérieurs des entrées/sorties TTL, ou bien, ils peuvent employer deux sources d'alimentation, l'une fournissant 2 à 4 V aux circuits internes de la puce, et l'autre fournissant 5 V à

leurs circuits d'entrée/sortie. Mais l'une ou l'autre méthode est au mieux un palliatif.

La clé de l'avenir : une tension d'alimentation réduite

Une tension d'alimentation plus faible augmente la fiabilité des éléments de dimensions réduites, tout en accroissant en même temps leurs performances d'une façon remarquable. La fiabilité augmente parce qu'une tension d'alimentation plus basse entraîne une plus grande tolérance vis-à-vis de la tension de perçee, et produit en même temps des champs électriques plus faibles dans la région du canal. Ce second effet réduit le risque que des charges soient piégées dans l'oxyde de porte qui altère la stabilité à long terme de l'élément.

L'accroissement en performance est encore plus frappant. Pour les mémoires vives et les microprocesseurs (fig. 8), l'incidence sur le produit vitesse-puissance suffirait à elle seule à justifier le passage d'une tension d'alimentation de 5 V à 3 V. Pour les mémoires vives qui travaillent au point de saturation de la courbe vitesse-puissance, la tension d'alimentation plus faible réduit la puissance dissipée d'environ 60 % tout en maintenant la vitesse à la même valeur élevée. Cette réduction de la puissance dissipée devient extrêmement importante lorsque la densité de la puce croît (à 65 536 bits et à 262 144 bits) car il est généralement admis que pour avoir un fonctionnement fiable, la puissance dissipée pour chaque boîtier doit être maintenue en-dessous du watt.

En ce qui concerne les microprocesseurs, comme ils travaillent dans une région bien éloignée du point de saturation de la courbe vitesse-puissance, ils peuvent tirer pleinement profit de l'accroissement significatif de vitesse pour une puissance dissipée donnée. Une puce de microprocesseur à 3 V

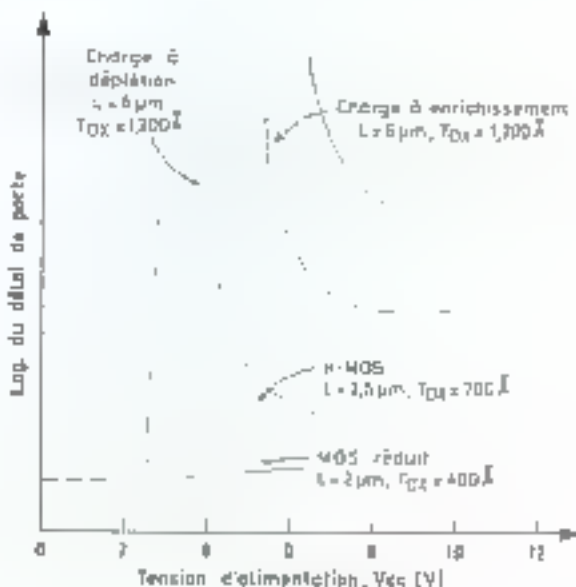
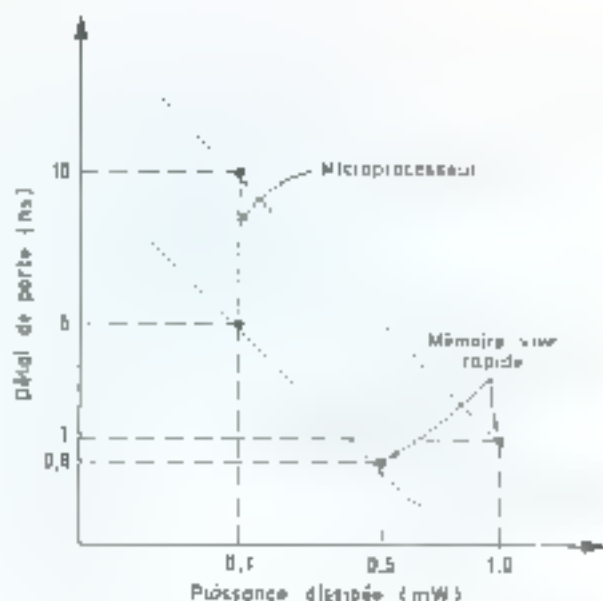
opérera par exemple à deux fois la vitesse d'un élément alimenté en 5 V.

La façon dont la tension d'alimentation affecte les différents processus MOS qui ont été développés au cours des années, est montrée à la figure 9, et de nouveau, les avantages des tensions

réduites sont mis en évidence. En effet, pour la version 1980 des éléments MOS (longueur de canal de 2 µm et épaisseur d'oxyde de 400 angstroms) une alimentation de 2 à 4 V donnera un délai de porte deux fois moindre que celui du processus H-MOS actuel qui opere à 5 V.

Fig. 8 - L'augmentation de la tension d'alimentation de 3 à 5 V accroît le produit vitesse-puissance de façon notable. Le produit de la puissance dissipée des circuits MOS plus petits croît normalement dans les éléments vifs. L'effet est plus important pour les microprocesseurs, où une réduction de 2 V dans la tension d'alimentation accroît le produit vitesse-puissance de 60 %.

Fig. 9 - La chute de la tension d'alimentation des MOS entraîne un gain de vitesse qui est plus important pour les éléments vifs que pour les éléments vifs. La chute de la tension d'alimentation des MOS entraîne un gain de vitesse qui est plus important pour les éléments vifs que pour les éléments vifs.



Les trois niveaux de langage

La tendance actuelle de l'évolution de l'électronique est sans conteste une régression des informations traitées en analogique au profit des informations traitées du point de vue logique. D'tel peu, dans une chaîne analogique, en dehors de la source et de l'utilisation, la majorité des problèmes sera résolue par des solutions en circuits logiques, encadrés, bien entendu, par des convertisseurs analogique/digital et digital/analogique.

L'implantation des circuits logiques fait ensuite penser aux solutions programmées : de petits microprocesseurs « toutes utilisations », des mémoires et du logiciel. Si bien que l'on peut prévoir sans grands risques d'erreur que l'évolution analogique — logique et logique câblée — programmée conduira, quel que soit le type de problème, à choisir un microprocesseur dans un lot de composants standards et à associer de la mémoire et du logiciel.

L'intégration des circuits va se poursuivre, ils seront de plus en plus performants, de faibles dimensions et de prix réduit. Par contre, pour suivre cette évolution, les programmes devront être plus sophistiqués, subtils et imbriqués afin que ce qui est gagné par le matériel ne soit pas gaspillé en logiciel.

L'informatique est venue ■ l'électronique sans laquelle elle n'existerait pas. Et maintenant, grâce aux progrès technologiques de l'intégration, ces deux techniques se rapprochent pour s'interpénétrer de plus en plus. L'électronicien ne disparaît pas mais se transforme en programmant maintenant le matériel qu'il utilise. Après tout, cette évolution n'est-elle pas l'essence même de cette science qui a connu en si peu ■ temps : tubes, transistors, circuits intégrés, microprocesseurs, alors pourquoi pas le langage...

	0100	00010110	16
	0101	—	7
	0102	00001110	0E
	0103	11111111	FF
	0104	00000110	06
	0105	11111111	FF
	0106	00000101	05
	0107	11000010	C2
	0108	00000110	06
	0109	00000000	00
	010A	00001101	0D
	010B	11000010	C2
	010C	00000100	04
	010D	00000000	00
	010E	00010110	16
	010F	11000010	C2
	0110	00000010	02
a	0111	00000000	00
B1	MVI	D, γ	D est chargé à la valeur γ
B2	MVI	C, FF	C est chargé à FF
B3	MVI	B, FF	B est chargé à FF
	DCR	B	Décrémentation de B de 1
	JNZ	B3	Si B ≠ 0 (pas zéro) aller en B3
	DCR	C	Décrémentation de C de 1
	JNZ	B2	Si C ≠ 0 aller en B2
	DCR	D	Décrémentation de D de 1
b	JNZ	■	Si D ≠ 0 aller en B1
	10 REM TEMPO A UNE BOUCLE		
	20 INPUT D		
	30 FOR I = 1 TO 1000 : D STEP 1		
	40 NEXT I		
c	50 END		

Le même programme (fonction de temps) écrit en langage machine (a), en langage assembleur (b) et en langage évolué (c).

Le langage est un code qui permet de converser avec la machine *

L'ensemble des langages existants peut se diviser en trois familles ou plus exactement trois niveaux d'utilisation :

● Niveau 0 ou langage machine. Il est à base de « 0 » et de « 1 » et correspond au fonctionnement réel du système.

● Niveau 1 ou langage assembleur, un peu semblable au précédent mais utilise un code mnémotechnique, abréviation anglo-saxonne de l'instruction à exécuter.

● Niveau 2 ou langage évolué, c'est un langage de haut niveau qui fait totalement abstraction de l'architecture de la machine utilisée. Il se rapproche beaucoup du langage courant.

Rappels préliminaires

On appelle BIT l'unité élémentaire d'information. C'est la contraction de :

Binary Digit

Dans un circuit électrique la tension est appliquée ou non. Si elle l'est, on dit que l'on est au niveau

* Affecteur sera pris au sens le plus large, c'est-à-dire le plus petit des microprocesseurs du plus grand des ordinateurs.

1, sinon c'est le niveau 0. Le bit correspondant aura ainsi pour valeur 0 ou 1. C'est un langage binaire. L'association de huit bits formera un Octet (ou byte en anglais). Selon leur conception, les machines courantes seront à 4, 8, 16, 32 ou 64 bits. Ce sera la taille de la mémoire élémentaire appelée aussi mot mémoire.

Actuellement, car l'évolution est très rapide, les microprocesseurs sont principalement à 8 ou 16 bits alors que les ordinateurs possèdent des mots mémoires plus longs : 32 ou 64 bits.

Un registre est un emplacement mémoire personnalisé et privilégié. Il est en général repéré par une lettre et a souvent la même taille que le mot mémoire.

Une machine travaille uniquement en binaire. L'emploi d'une autre notation : octal, hexadécimal, ... n'est qu'une représentation commode du binaire.

Pourquoi l'hexadécimal ? Si l'on considère un demi-octet, les quatre bits pourront représenter :

$$2^4 = 16 \text{ combinaisons}$$

Pour la notation de 0 à 9 il n'y aura pas de difficulté, l'équivalence sera totale. Ensuite, il faudra de nouveaux symboles. Les lettres de A à F ont été choisies ce qui nous donne le tableau suivant :

décimal	binnaire	hexadécimal
0	0 0 0 0	0
1	0 0 0 1	1
2	0 0 1 0	2
3	0 0 1 1	3
4	0 1 0 0	4
5	0 1 0 1	5
6	0 1 1 0	6
7	0 1 1 1	7
8	1 0 0 0	8
9	1 0 0 1	9
10	1 0 1 0	A
11	1 0 1 1	B
12	1 1 0 0	C
13	1 1 0 1	D
14	1 1 1 0	E
15	1 1 1 1	F

Après F, qui est aussi 0F, un procédé comme en décimal. Lorsque le cycle est terminé on augmente les dizaines de une unité et l'on recommence.

Après 29 on dira 30, pour l'hexadécimal, après 0F on aura 10, puis 11, etc., qui, en réalité, ne doivent

multier est privilégié dans les opérations et lui seul peut communiquer avec l'extérieur.

La mémoire extérieure associée au microprocesseur est formée d'une succession d'octets repérés par leur adresse. Toutes ces notations sont écrites en hexadécimal.

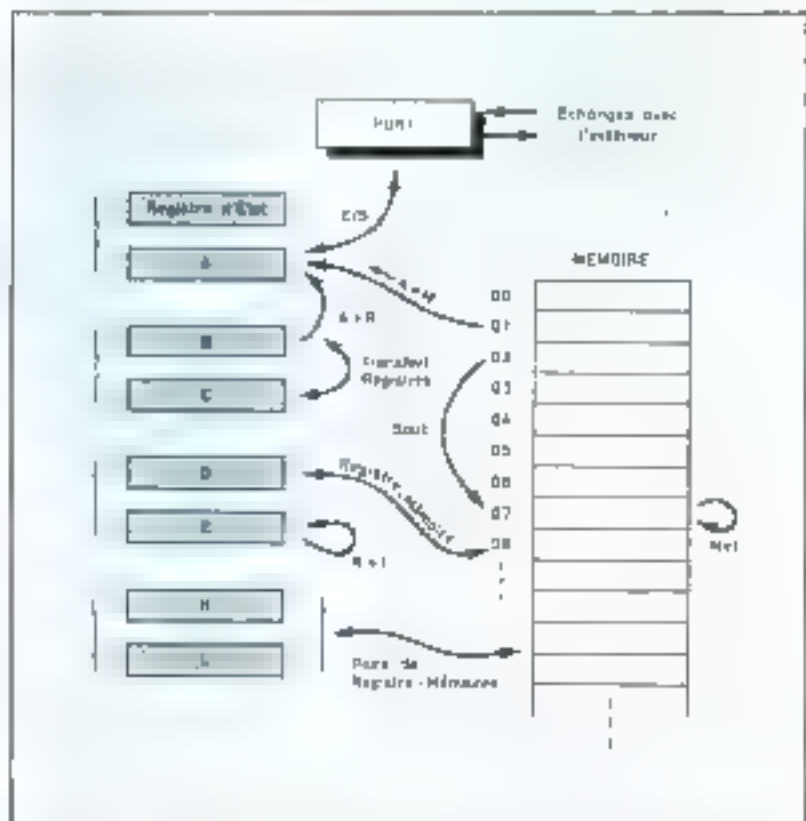


Fig. 1 - Schéma simplifié des registres de CPU avec une mémoire associée. Les principaux calculs possibles sont représentés par les flèches.

pas s'énoncer dix, onze, etc., mais un zéro, un un, ...

Pour éviter la confusion de systèmes entre décimal et hexadécimal, on emploie dans ce dernier cas le signe H placé après le nombre (ex : 00H).

L'organisation d'une machine sera, par exemple, celle représentée sur la figure 1, qui correspond au microprocesseur 8080.

Chaque rectangle élémentaire a pour dimension un octet. L'ensemble est formé de plusieurs registres repérés par les lettres : A, B, C, D, E, H et L. Le registre A ou accu-

Il serait assez rébarbatif d'apprendre d'emblée toutes les instructions d'un microprocesseur donné. Il est beaucoup plus astucieux par contre de savoir quels sont les genres d'opérations existants.

Les principales familles sont les suivantes :

- transfert de données entre registres ou entre mémoire et registre ;
- groupe arithmétique : addition et soustraction par rapport à l'accumulateur, incrémentation et décrémentation des contenus de registre ou de mémoire ;

● groupe logique : réalisation de fonction OU, OU exclusif, ET entre le contenu de l'accumulateur et celui d'un registre ou d'une mémoire, comparaisons, complémentation de données, rotations dans les registres ou la mémoire ;

■ les sauts : conditionnels ou inconditionnels appel de sous-programmes.

Cette dernière famille gère, en dehors des fonctions d'entrées-sorties, le fonctionnement de la machine (pile, indicateurs d'états).

Au point de vue du fonctionnement : dans une zone mémoire sera situé un binaire (programme à exécuter, dans une autre seront stockés les données et les résultats. Un pointeur (ou registre) indiquera l'adresse de l'instruction à exécuter.

Programmer en langage machine consiste donc tout simplement à entrer à l'aide de clés ou d'un clavier hexadécimal les instructions en langage machine. C'est un travail long, fastidieux, et source d'erreurs.

Les instructions en langage machine

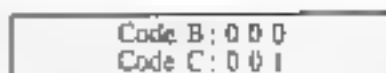
Suivant le type elles sont stockées dans un, deux ou trois octets.

■ Exemple d'instruction codée sur 1 octet

Recopie d'un registre dans un autre registre :



Si l'on recopie le registre C (source) dans le registre B (destination) dont les codes sont par exemple :

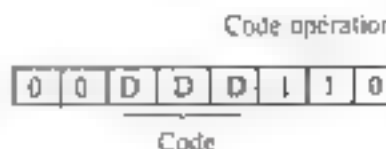


L'instruction en langage machine sera représentée par le symbole (B)←(C) et son code sera :



■ Exemple d'instruction codée sur 2 octets

Chargement d'un registre :



donnée ou adresse

Soit à charger le registre D dont le numéro de code est : 010 par la valeur 2AH, nous aurons :



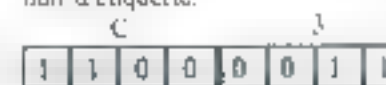
2 A

Ce qui s'écrit symboliquement de la façon : (D)←2AH.

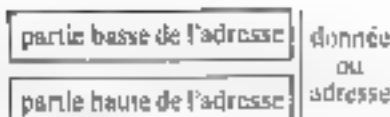
■ Exemple d'instruction codée sur 3 octets

Saut en une adresse déterminée.

C'est l'équivalent de GO TO ou ALLER EN mais il s'agit dans ce cas d'adresse réelle en mémoire et non d'étiquette.

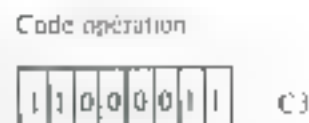


Code opération



L'adresse étant codée sur quatre chiffres hexadécimaux ce qui permet de couvrir 65 536 cases mémoires différentes, soit 16⁴. C'est le nombre maximum de mémoire que peut adresser le système, encore faut-il qu'elles soient physiquement présentes. Par convention au niveau du fabricant la partie basse de l'adresse c'est-à-dire les chiffres les moins significatifs sont stockés dans le deuxième octet et la partie haute dans le troisième.

Soit un saut à effectuer à l'adresse mémoire 01F5H.



Cette instruction charge la valeur 01F5H dans le compteur de programme et se note :

(PC)←01F5H

Le langage assembleur

Le langage assembleur est plus commode que le précédent car des expressions mnémoriques (bien qu'en anglais) Call, Load, Move... sont quand même d'un emploi plus commode que des combinaisons de « 0 » et « 1 ». Le programme en assembleur se présentera en général sous forme de quatre colonnes :

Il ne faut pas confondre le programme écrit en langage assembleur avec le programme assembleur qui, lui, est le traducteur chargé de transformer le premier en langage machine.

Label (étiquette)	Instruction	Opérande	Commentaire
	MVI	B, K	le registre B est chargé par K
B	INR	C	le contenu du registre s'est augmenté de 1

Les LABELS sont des repères pour les boucles. Dans l'écriture en assembleur, nous ne nous soucions plus de l'emplacement en mémoire et en réalité nous ignorons où se trouvent les instructions. Par exemple seule la machine sait où se trouve l'instruction INR, pour nous il nous suffit de savoir qu'elle se trouve à l'étiquette B. Certaines instructions ne nécessitent pas de repère c'est pour cela que les lignes correspondantes de cette colonne peuvent être vides.

Les « INSTRUCTIONS » sont représentées sous forme codée, soit par exemple :

MVI MOVE IMMEDIATE
(chargement immédiat d'un registre)

INR INCREMENT REGISTER
(augmentation du contenu d'un registre de 1 unité)

La colonne « OPERANDE » précise le registre, la donnée ou l'adresse liée à l'instruction. C'est-à-dire par exemple quel est le registre dont le contenu sera augmenté de un, etc.

Les « COMMENTAIRES » ne sont pas indispensables mais facilitent la compréhension, vérification ou modification d'un programme. Avec un peu d'expérience, une forme assez condensée pourra être utilisée.

De par son principe même, le langage assembleur semble d'un emploi plus commode que le langage machine. Il sera entré à l'aide d'un clavier.

Un dernier point reste à résoudre : qui va assurer la liaison entre

les deux langages ? Ce sera un programme de traduction, résidant en mémoire et qui s'appellera programme d'assemblage, programme assembleur ou tout simplement assembleur.

Il ne faudra évidemment pas confondre le programme écrit en langage assembleur avec le programme assembleur (traducteur) qui sera lui chargé de transformer le premier en langage machine pour exécution.

Le langage évolué

A quelques subtilités près concernant l'écriture mathématique, ou des instructions de sorte ce langage est très compréhensible. Il peut être parfois plus ou moins spécialisé vers la gestion ou le calcul scientifique.

En 1976 aux Etats-Unis les pourcentages d'utilisation des principaux langages s'établissaient comme suit :

- FORTRAN : 47 %
- BASIC : 27 %
- COBOL : 13 %
- APL : 5 % (mais en très forte progression)
- DIVERS : 8 %

Bien que ces différents langages soient d'origine anglo-saxonne donc utilisant des instructions dans cette langue, signalons un langage français : le LSE (langage symbolique d'enseignement) assez similaire au Basic mais plus performant.

Comme dans le cas du langage assembleur, un programme interne beaucoup plus important

que le précédent résidera dans la machine où il occupera une importante zone mémoire. Ce programme traducteur se numémera dans ce cas Compilateur.

Par exemple un compilateur Fortran assurera la liaison entre le programme en Fortran entré par le télétype et le langage machine nécessaire au fonctionnement.

Exemple de programme

Pour bien mettre en évidence les trois types de langages, nous reproduisons ci-après le même programme écrit en langage machine, en langage assembleur et en langage évolué.

L'exemple choisi est une fonction de temporisation. Ces fonctions sont très utiles en automatique car dans de nombreuses applications sont usées des éléments mécaniques auxquels il faut toujours une certaine constante de temps entre l'ordre (application d'une tension) et la fin de l'exécution (fermeture d'un relais par exemple).

L'organigramme est reproduit figure 2. L'équivalent mécanique du principe de fonctionnement est tout simplement un système d'engrenage formé de trois roues dentées, chacune d'elle tourne d'un cran lorsque la précédente a fait un tour complet. Notons, en passant, que très souvent la transposition informatique d'un système simple apporte la solution cherchée.

Analyse du fonctionnement

Les registres B et C sont chargés à leur capacité maximale : tous les bits à 1 ou FF.

Le contenu du registre D sera ajusté en fonction du temps de temporisation souhaité.

Le contenu de B est diminué de une unité, on teste si son contenu est nul, retour à la boucle 3, nouvelle diminution de un, etc.,

jusqu'à ce que le contenu de B soit nul. A ce moment, qui correspondrait à un tour complet de la première roue dentée, c'est le registre C qui est diminué de un, puis testé et remis éventuellement de la boucle 2 ou B est une nouvelle fois chargé à sa capacité maximale et devra se vider à nouveau complètement.

Lorsque B, C et D sont vides, la temporisation est terminée et la suite du programme peut se dérouler normalement.

Dans le cas du microprocesseur 8080 la durée de temporisation c'est-à-dire la durée d'exécution du programme est donnée par la relation :

$$t = 0,621 \times \gamma$$

t en secondes

γ contenu du registre D en décimal.

Les programmes dans les trois langages sont reproduits aux figures 3, 4 et 5.

Fig. 3 - Liste du programme de temporisation dans le langage assembleur à partir de l'adresse 0100. Les adresses indiquées sont automatiquement calculées à l'aide du langage J.

Adresse Mémoire	Contenu mémoire	
	Binaire	Héxadécimal
0100	00010110	16
0101	—	7
0102	00001110	0E
0103	11111111	FF
0104	00001110	06
0105	11111111	FF
0106	00000101	05
0107	11000010	C2
0108	00000110	06
0109	00000000	00
010A	00001101	0D
010B	11000010	C2
010C	00000100	04
010D	00000000	00
010E	00010110	16
010F	11000010	C2
0110	00000010	02
0111	00000000	00

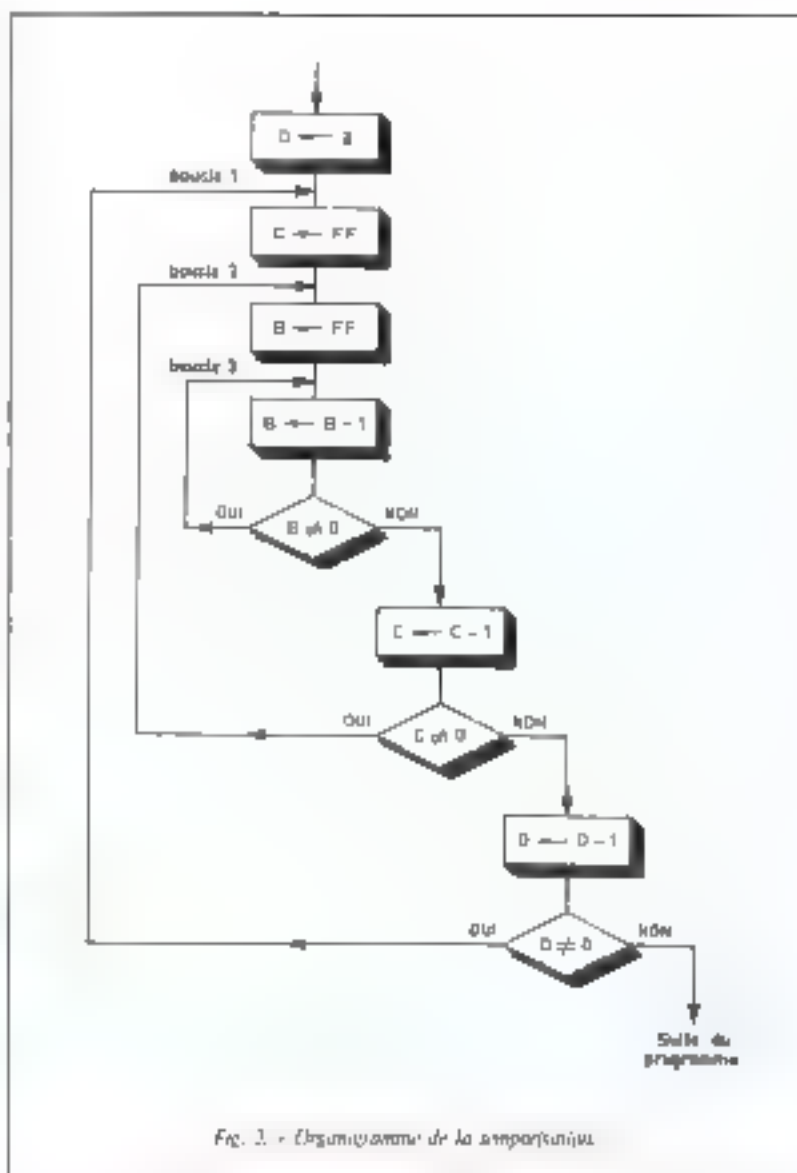


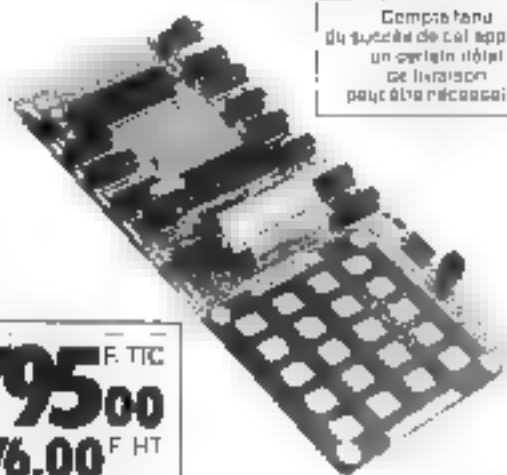
Fig. 3 - Organisation de la temporisation

Fig. 4 - Liste du programme de temporisation en assembleur

Label	Instruc.	Opé- rande	Commentaire
	MVI	D,γ	D est chargé à la valeur γ
B1	MVI	C,FF	C est chargé à FF
B2	MVI	B,FF	B est chargé à FF
B3	DCR	B	Décrémentation de B de 1
	JNZ	B3	Si B ≠ 0 (pas zéro) aller en B3
	DCR	C	Décrémentation de C de 1
	JNZ	B2	Si C ≠ 0 aller en B2
	DCR	D	Décrémentation de D de 1
	JNZ	B1	Si D ≠ 0 aller en B1

MK14 KIT MICRO PROCESSEUR SC/MP

distribué par JCS composants



Compte tenu
du succès de cet appareil,
un certain délai
de livraison
peut être nécessaire.

795,00 F TTC
676,00 F HT

**UN PRIX
JAMAIS ATTEINT**

Pour moins de 800 F, ce microprocesseur en KIT place la micro-informatique à la portée de tous les hobbyistes, les étudiants, les techniciens.

CARTE DE BASE

- Microprocesseur SC/MP
- Clavier hexadécimal
- Bloc afficheur 8-digits
- Moniteur 512 octets
- Supplément MOS
- RAM 256 octets
- Horloge 4 MHz
- 16 R/S parallèles
- Régulateur 5V
- Circuit épuré

MANUEL EN FRANÇAIS

Le manuel de montage et de programmation livré avec l'appareil est en français. Il donne plus de 80 pages d'explications détaillées de montage et de fonctionnement. Le MK14 est immédiatement utilisable grâce aux programmes fournis dans différents domaines tels que jeux, musique, calcul électronique.

OPTIONS

- **MEMOIRE** : par simple mise en place sur la carte de 3 RAM supplémentaire 3.384 octets s'ajoutent à la version de base 198,00 F
- **INTERFACE CASSETTE** : elle permet de stocker dans la cassette sur bande cassette des programmes élaborés par l'utilisateur 120,00 F
- **SUPER-MONITEUR** : vers un améliorée du moniteur de base et facilite la lecture d'échelles sur cassette, permet l'ajout de programmes pas à pas, tend plus à 5000 lignes de programmes en mémoire 145,00 F

Liste des revendeurs

CHAMPRENER 42000 PÉCANNE
CHARLES 47000 AGEN
C.S.E. 57000 METZ
DECOCK 59000 LILLE
ELECTRONIE 33000 BORDAUX
EQUIPT. ELIC. 61100 MULHOUSE

PANATRONIC 75015 PARIS
PANATRONIC 69000 LYON
REBOUL 29000 BREST
ELECTRONIC 79000 LA ROCHE
SERFEO 67000 STRASBOURG

IMPORTATEUR :
JCS COMPOSANTS

26, rue de la Croix-Nivert 75015 PARIS Tél. 306.93.69

Même représentation en langage évolué (BASIC)

Dans un premier temps, pour respecter l'organigramme à trois boucles on peut écrire le programme suivant (fig. 5).

```

10 REM TEMPO A TROIS
   BOUCLES
20 INPUT D
30 FOR I = 1 TO D STEP 1
40 FORK = 1 TO 10 STEP 1
50 FOR J = 1 TO 10 STEP 1
60 NEXT J
70 NEXT K
80 NEXT I
90 END.
```

Tableau de programmation de température en Basic.

Les limites supérieures dans les instructions FOR des lignes 40 et 50 ont été arbitrairement fixées à 10, pour faire ressembler le programme à sa variante en langage machine. Si le mot hexadécimal 8 bits permet d'écrire au maximum $FF = 255_{10}$, en basic on peut écrire une valeur quelconque allant de 10^{99} à 10^{-99} sur la plupart des machines dont les trois boucles sont dentées n'ont plus de sens. On peut écrire avantagusement :

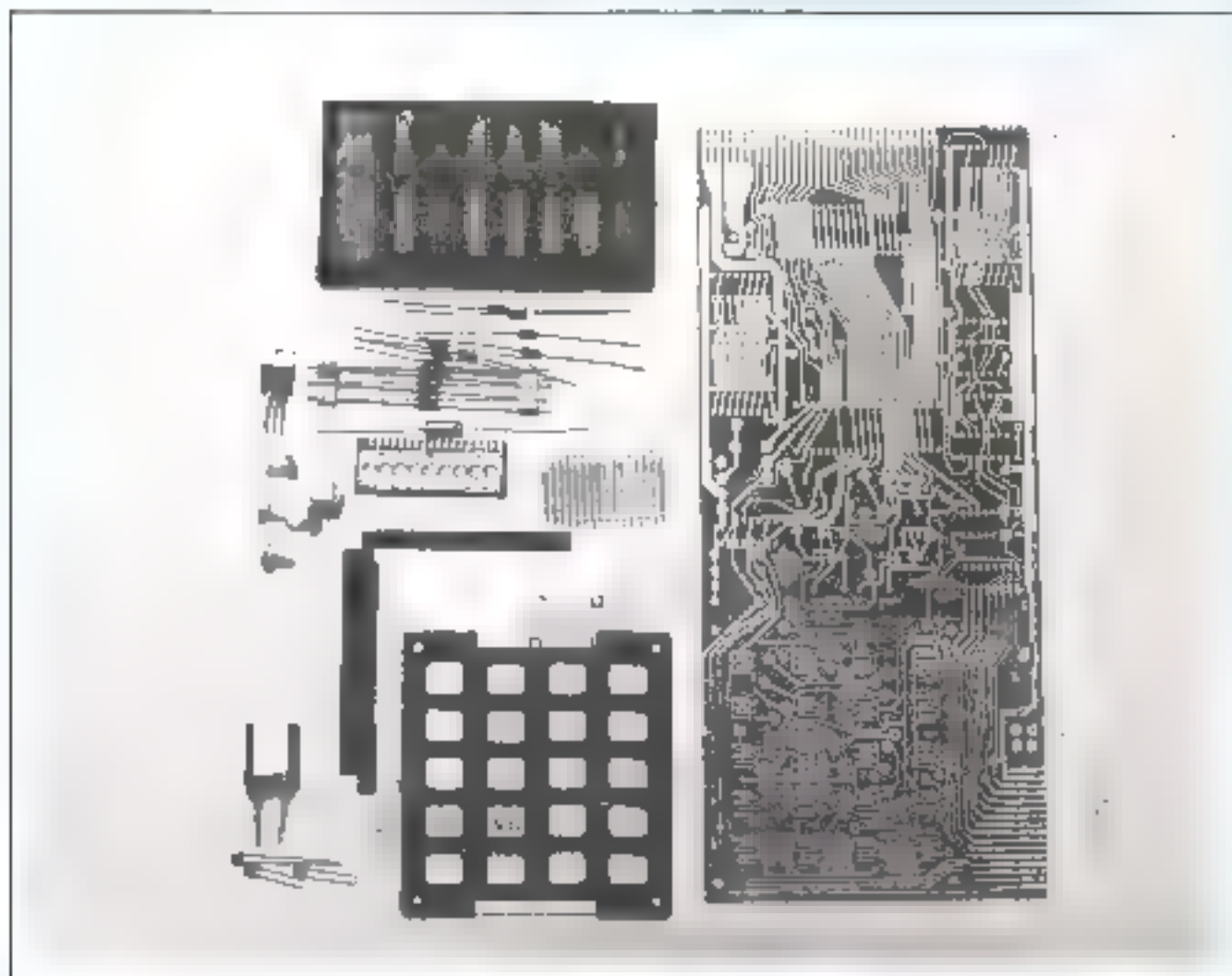
```

10 REM TEMPO A UNE
   BOUCLE
20 INPUT D
30 FOR I = 1 TO 10 000 * D
   STEP 1
40 NEXT I
50 END.
```

Après un premier passage par ce programme, l'utilisateur peut ajuster le coefficient qui fixe l'échelle du temps à sa guise. ■

André BILLÈS

MK 14



Le MK 14 : un kit d'initiation jusqu'à 1000

Le MK 14^a a été commercialisé à la fin du premier semestre 1978, accompagné d'un manuel en anglais. J'ai eu la chance d'être l'un des premiers à être livré sur une longue liste d'attente, et à pouvoir recevoir la traduction française avant son impression. Celle-ci doit être disponible à l'heure actuelle.

Le MK14

Qu'est le MK 14 ? Un kit d'initiation aux microprocesseurs et à la micro-informatique. Il est conçu pour être d'un abord simple et attrayant, et d'un prix plus que raisonnable.

Cependant, ses extensions déjà annoncées, et celles qui suivront probablement, en font un appareil qui permet de poursuivre son utilisation bien au-delà de l'initiation.

Le MK 14 utilise ■ 5C/MP 3I de National Semi-

conducteur, microprocesseur déjà abondamment décrit dans la presse spécialisée. Le micro-amateur peut donc se référer aux textes existants pour compléter éventuellement les explications du manuel.

Les composants sont mis en place sur un circuit imprimé double face de 25,5 x 11,5 cm, sur lequel vient se fixer un clavier hexadécimal et un barreau afficheur à sept segments. L'appareil de base est livré avec une RAM de 256 octets et un moniteur de 512 octets en ROM. La mémoire peut être immédiatement portée à 640 octets de RAM, car les emplacements sont prévus.

Le manuel constitue l'un des atouts de ce système, et sa version française répond à beaucoup de questions que se sont posés — comme moi — les premiers acquéreurs.

Et quel encouragement lorsque, vingt minutes seulement après la mise sous tension, le premier « canard » du programme « Chasse au Canard » défilait sur l'afficheur !

Extensions possibles

En dehors de l'augmentation de mémoire RAM à 640 octets, un interface cassette économique — et certainement compatible avec l'Intoket — est disponible depuis quelque temps.

Mais, en questionnant le distributeur français, j'ai pu savoir qu'un programmeur de PROM devrait sortir sous peu, ainsi qu'un interface video avec son modulateur UHF.

Le SC/MP peut, bien entendu, gérer plus de 640 octets de RAM, et il est possible, grâce à des circuits externes, d'augmenter facilement la mémoire jusqu'à 4 K octets.

Montage du kit

Le circuit imprimé reçoit 14 circuits intégrés. Les CMOS sont à monter sur supports pour éviter des soudures toujours délicates.

Dans ces conditions, le montage demande environ trois heures. Il est à la portée de personnes non-expérimentées — le schéma d'implantation est explicite, et le code de couleur est fourni.

Les instructions de montage, partie intégrante du manuel, consacrent même un chapitre spécial sur la manière d'effectuer de bonnes soudures. Il est vrai que le MK 14 s'adresse en particulier aux futurs micro-informaticiens, qui peuvent ne pas être des artistes du fer à souder!

Le clavier porte la marque du constructeur, Science of Cambridge, qui s'est fait une spécialité de rechercher les solutions japonaises. Une membrane souple, en caoutchouc conducteur, assure le contact entre les pistes du circuit imprimé.

Plusieurs membranes sont ainsi prises en sandwich entre le circuit imprimé et la plaque supérieure en métal.

Mais j'ai préféré remplacer les rivets en plastiques qui doivent être insérés à force par de simples vis et écrous en nylon.

Remarquons cependant que le constructeur, prudent, a laissé la possibilité de se connecter à un clavier extérieur. Un connecteur à 16 broches est prévu à cet effet.

Afin de supporter la carte, j'ai simplement placé sous le clavier plusieurs pastilles auto-collantes de l'entre, qui est d'ailleurs recommandé par le constructeur.

Mise en service

L'alimentation n'est pas exigeante: elle peut se faire entre 8 V et 25 V en courant redressé. Ces caractéristiques élastiques sont rendues possibles grâce au régulateur 5 V que comporte le MK 14.

Le régulateur chauffe cependant d'autant plus que la tension est élevée, et j'ai préféré lui adjoindre un petit radiateur.

Il est important d'alimenter avec une tension suffisante, supérieure à 7 volts.

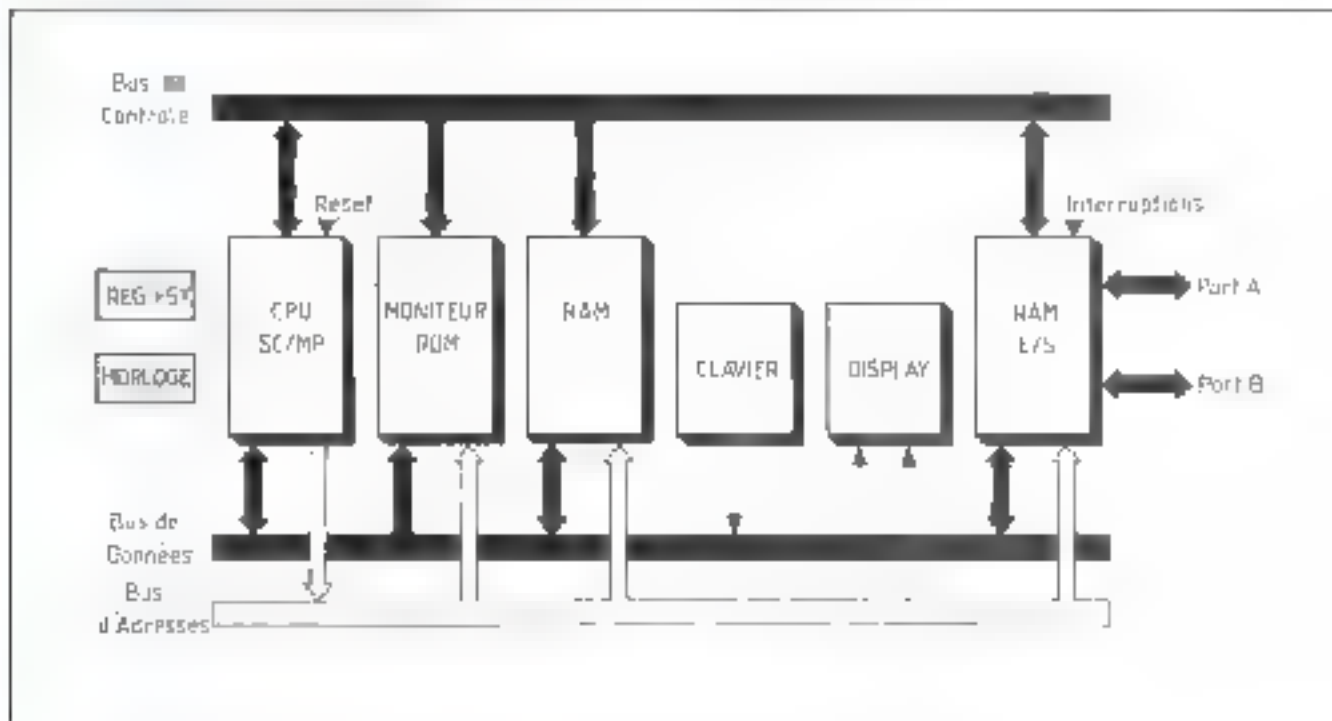
Et si, à la mise sous tension, vous n'obtenez pas les six tests qui doivent normalement s'afficher, contrôlez la tension. Comme moi, vous aurez peut-être laissé le réglage de votre alimentation sur 5 V!

Le moniteur livré avec le système de base utilise les quatre ordres MEM, TERM, ABORT et GO, chacun correspondant à une touche du clavier.

L'utilisation du moniteur est rapidement maîtrisée grâce aux explications du manuel. Cependant, l'usage du moniteur se révèle assez fastidieux à la longue puisqu'il faut appuyer sur TERM après avoir appelé l'adresse suivante grâce à MEM.

Fort heureusement, un moniteur amélioré est disponible en option. Il devient intéressant pour un usage fréquent du MK 14 et de ses extensions.

Schéma synoptique du système. Le microprocesseur utilisé est un MCM 17 de National Semiconductor.



Interface cassette

L'interface cassette est livrée en option à un prix intéressant. L'assemblage s'effectue en une heure sans problème particulier. Les liaisons avec le magnéto-cassette et le MK 14 s'effectuent par de simples fils. Il est préférable d'utiliser un connecteur à 32 broches qui servira à toutes les connexions ultérieures.

Le logiciel de lecture-écriture doit être entré préalablement en mémoire.

Mais il est déjà dans la PROM du super-moniteur, ce qui simplifie considérablement l'utilisation de l'interface.

Quel soulagement que de pouvoir se servir d'une cassette! Les précieux programmes sont chargés à la vitesse de 160 bauds, ce qui est amplement suffisant pour ce type d'appareil.

Notons aussi que l'on peut limiter l'écriture cassette à la longueur exacte du programme si celui-ci n'excède pas 256 octets, et que l'utilisateur doit contrôler la mise en marche et l'arrêt du magnéto-cassette. Deux LED rendent la tâche aisée.

RAM d'entrée-sortie

Les possibilités d'interface du MK 14 ont été étendues grâce à l'utilisation d'une RAM I/O en option.

Celle-ci est constituée de deux parties :

- une partie mémoire de 128 mots de 8 bits, qui s'utilisent exactement comme une zone normale de mémoire. Ils sont adjoints aux registres des entrées-sorties.
- Une partie entrée/sortie de deux ports de 8 bits.

Ce boîtier fait partie de la série des PIA, OIA, PPI, etc., qui ont pour tâche d'extraire les informations qui circulent sur 8 bits de données du système, pour les transférer vers l'extérieur.

On peut, grâce à la RAM I/O, gérer un périphérique soit par boucle d'attente grâce à la procédure dite « Hand-shaking », soit par interruption par l'entrée « Interrupt ».

Ces deux modes permettent de brancher sur le MK 14 des équipements fonctionnant sur des entrées/sorties parallèles : imprimantes (procédure par « Hand-shaking »), convertisseurs analogiques-numériques (procédure par interruption), etc.

Le manuel

Bien peu de constructeurs ont fait autant d'efforts pour aider les utilisateurs dans la compréhension de la micro-informatique.

Quels sont les chapitres les plus intéressants ?

Une introduction aux microprocesseurs et au langage hexadécimal est donnée à l'usage des débutants.

Des considérations sur la programmation suivent ensuite, elles appellent la méthodologie à utiliser et donnent le jeu d'instruction du SCMP.

Un chapitre sur l'utilisation de la RAM I/O précède enfin la seconde partie du manuel, consacrée aux programmes.

Quelle est la valeur de ce manuel ? Il guidera le débutant dans ses premiers pas. Par contre, il n'évitera pas un effort personnel qui reste nécessaire pour tout lecteur désirant acquérir la maîtrise de la programmation.

La bibliothèque de programmes

Le manuel contient plus de 20 programmes sur des sujets aussi variés que les jeux, les applications électromécaniques, la musique, les calculs mathématiques, etc.

Pour ma part, j'ai beaucoup apprécié la sélection de jeux, l'horloge digitale, et le programme de boîte à musique.

Sont-ils faciles à utiliser ? Un peu de réflexion est nécessaire au début, car les explications préalables, bien que suffisantes, sont brèves. Les programmes mathématiques en particulier sont traités de manière à être appelés par un programme principal qui serait développé par l'utilisateur.

Les programmes de jeux, par contre, sont sûrs mystère, et comprennent Mastermind et un programme d'alouïsage. Ces deux programmes, étant donné leur importance, demandent des RAM supplémentaires.

Conclusion

Le MK 14 est indéniablement un bon kit d'initiation aux microprocesseurs, et un kit d'évaluation peu onéreux.

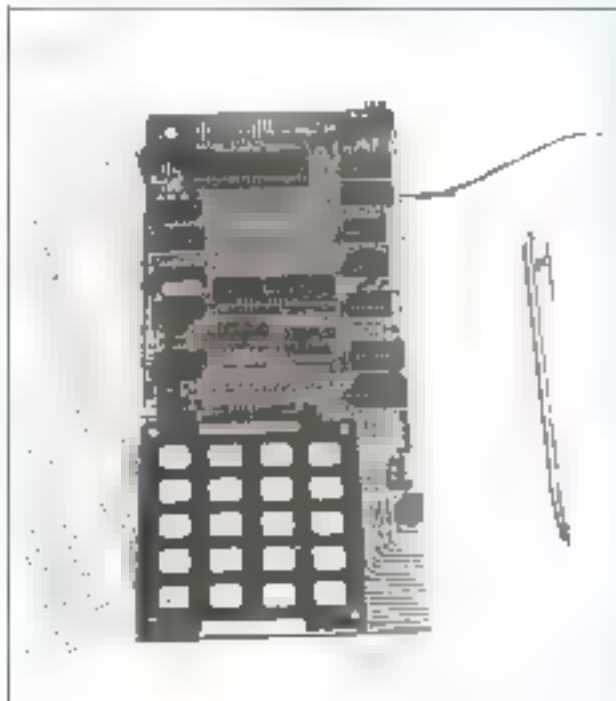
Il offre l'avantage considérable de présenter la micro-informatique comme un sujet riche et attrayant, et laisse entrevoir des domaines d'applications quasiment sans fin.

Les extensions, toutes aussi avantageuses que le kit de base, permettent enfin de poursuivre l'initiation bien au-delà de ce que ces systèmes proposent habituellement, et pour un prix très raisonnable. ■

Prix : kit de base 795 F, TTC
Interface cassette 120 F, TTC
Extension RAM 198 F, TTC

* Le MK 14 est distribué en France par Je S'Comptois, 15, rue de la Harpe-Saint, 75013 Paris.

Les prix indiqués supposent l'ensemble des composants, de câbles et les accessoires à double été, non compris.





Graphika

Un seul coffret
 intégrant
l'écran, le clavier, le magnétophone.
le P.E.T de commodore

Complet, compact, le **P.E.T.** est particulièrement adapté à **l'enseignement**, à **l'industrie** et aux **laboratoires d'instrumentation** (bus IEEE 488). Basic puissant et rapide pour le **calcul**. Son prix le rend accessible aux utilisateurs individuels.

- Ecran incorporé à affichage très fin.
- Lecteur-enregistreur de cassettes standard incorporé.
- Clavier 73 touches avec symboles graphiques.
- Basic étendu résident avec grandes facilités d'édition.
- Interface IEEE 488.
- Connecteur d'accès à un port de 8 lignes d'entrée/sortie bidirectionnelles compatibles TTL, programmables.
- Connecteur d'accès à tous les bus du microprocesseur.

Pour 6 450 f (HT) le système complet
 avec 16 K octets de ROM 9 K octets de RAM dont 7 K disponibles pour l'utilisateur
 MANUEL D'UTILISATION EN FRANCAIS

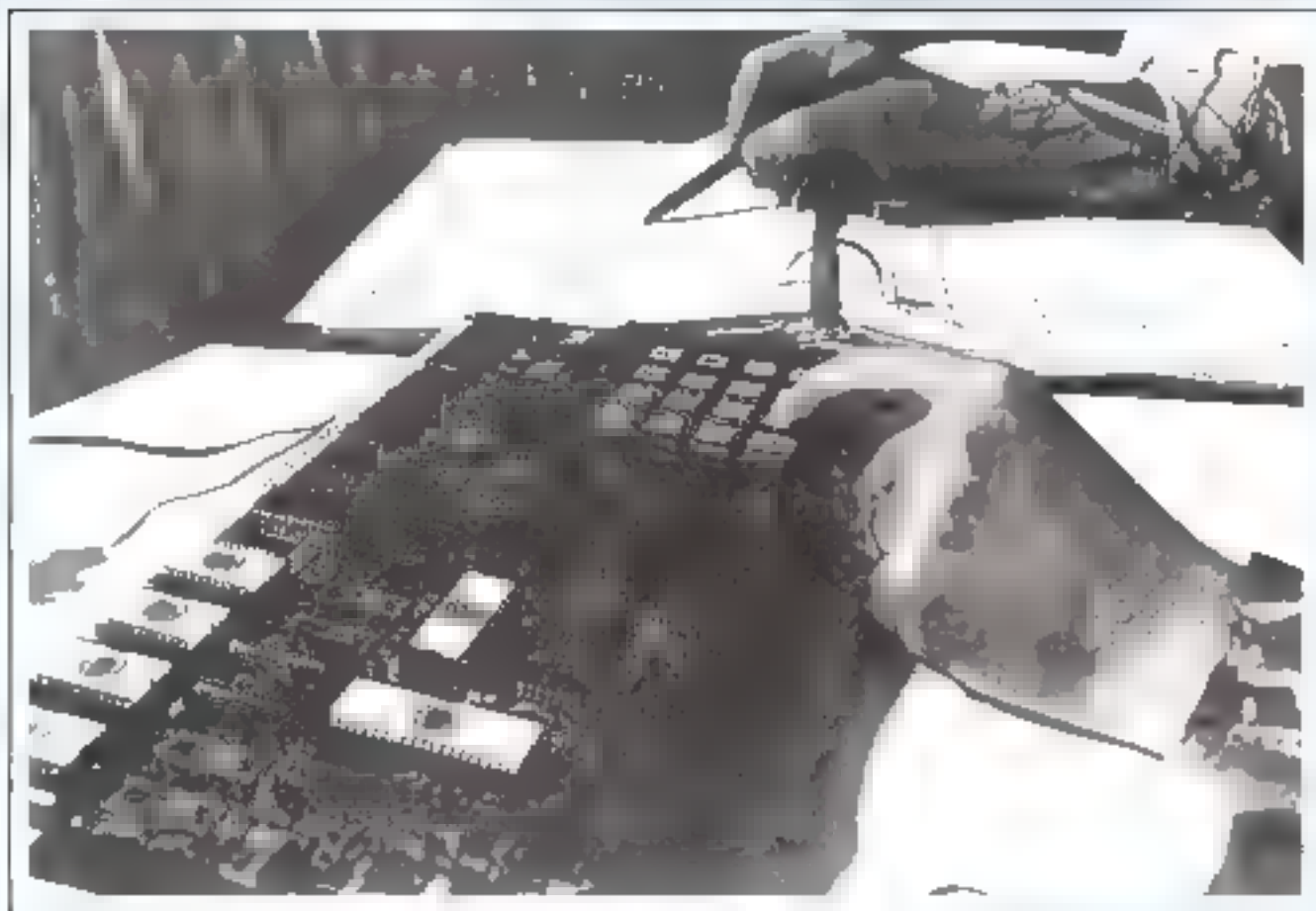
Coupon réponse à retourner à :

PROCEP 97, RUE DE L'ABBE GROULT 75015 PARIS TEL : 532.40.60.

NOM PRENOM
 ETS
 ADRESSE

 TEL





Le système MTS de la société ICS

Le système MTS* se distingue d'autres micro-ordinateurs similaires par la vocation qui lui est donnée : l'aide à la formation permanente.

On notera que commercialement, le MTS n'est mis en vente qu'en tant que support de différents cours pour apprendre de l'informatique. ICS l'emploie d'autre part, à un grand nombre d'exemplaires, comme support pédagogique lors de séminaires donnés en public ou en entreprise.

Aspect général

Le système se présente comme une carte électronique « nue », montée sur pieds, sur laquelle sont rapportés les dispositifs de dialogue ; à savoir, un clavier hexadécimal entouré de touches de fonction (24 touches au total), et huit afficheurs à 7 segments + point.

Le montage est celui du fabricant NEC (la plupart des composants viennent de celui-ci), et on y distingue aisément quatre sous-ensembles, bien groupés sur la carte :

- l'unité centrale proprement dite, qui groupe autour d'un microprocesseur 8080 les classiques circuits d'horloge et de commande de bus ;

- des mémoires, soient quatre boîtiers EPROM (mémoires mortes qui contiennent le « moniteur » pédagogique), et huit boîtiers CMOS (mémoires vives pour l'élaboration des programmes et leurs données) : la capacité est de 1 K

octets pour chaque type de mémoire ;

- un ensemble de circuits qui réalise la fonction d'affichage, selon un procédé assez original sur lequel nous reviendrons ;

- un circuit d'entrée/sortie parallèle, dont quelques lignes sont affectées au clavier.

Une petite region reste « libre » (afin de permettre des montages particuliers) Elle est simplement pourvue de trous métallisés au pas standard. Enfin, un connecteur à 100 points renvoie les bus du système, ainsi que les lignes d'entrée/sortie utilisables.

Le système nécessite deux sources d'alimentation, aux tensions de + 5 V et de + 12 volts.

Architecture du processeur

Le montage du célèbre microprocesseur 8080 est somme toute très classique. Il est pourvu de ses circuits auxiliaires traditionnels : le 8224, qui fabrique les horloges à partir d'un quartz, et le 8228, qui sépare les 8 lignes de données (data bus) et élabore les principaux signaux de commande (control bus).

Cependant, on note la présence d'un dispositif spécial, qui est conçu pour l'exécution des programmes d'application en pas-à-pas, sous contrôle du programme moniteur.

* Le MTS (Micro-Terminale System) est diffusé en France par ICS (International Computer Systems) 91 av. (Boulevard), 92100 Nanterre (France). Tél. (1) 47 46 11 11.

Ce dispositif fabrique une interruption après chaque instruction, ce qui permet au moniteur de reprendre en mains la « situation » entre deux instructions.

Dans le moniteur, cette possibilité est fortement exploitée : un commutateur (AUTO/STEP) permet de désactiver le dispositif en question, pour avoir une exécution en « temps réel ».

Les mémoires

Les mémoires mortes du MTS sont d'une technologie encore peu commune, ce sont des EAROM 256 x 8 bits, qui sont effaçables et reprogrammables électriquement.

Par ailleurs, la mémoire de travail est elle aussi originale. Elle est constituée avec des boîtiers 5101 (256 x 4 bits, entrées et sorties séparées) de technologie CMOS. Cette technologie a entre autres caractéristiques de permettre le maintien de l'information avec une très faible consommation de courant.

Cette possibilité est exploitée sur le MTS : si l'on raccorde au système deux piles de 1,5 volts montées en série, et que l'on actionne un commutateur (PROTECT), le contenu de la mémoire peut être sauvegardé jusqu'à plusieurs semaines, alors que le MTS est hors tension.

L'affichage

Un autre atout certain du système MTS est son affichage sur huit blocs LED à 7 segments + point. Tout d'abord, parce qu'il donne un certain « confort » quand on dialogue avec le moniteur, car chaque information visualisée peut être complètement identifiée : ceci tient d'une part au nombre des afficheurs (huit), et d'autre part, au fait que tous les « graphismes » possibles sur sept segments sont accessibles.

Le montage des afficheurs est intéressant à un autre titre. Il permet, en effet, d'illustrer le concept classique de l'« accès-direct mémoire » (généralement abrégé en DMA). Sur le MTS, les blocs d'affichage sont « rafraîchis » automatiquement à partir de huit positions réservées dans la mémoire vive. Chaque bit d'une position de mémoire détermine l'allumage ou l'extinction de l'un des sept segments, ou du point. Ainsi, les programmes peuvent afficher, par simple écriture en mémoire, des « motifs » arbitraires comme le signe « = » ou la lettre « H ».

A notre connaissance, cette disposition est sans autre exemple, dans la catégorie de petits systèmes considérée.

Le clavier

Le clavier est géré suivant un procédé de balayage très classique, selon une matrice de trois colonnes x huit lignes, par l'intermédiaire d'un circuit d'interface parallèle « programmable » du type #255. Un total de douze lignes d'entrée/sortie étant réservé pour ce faire, le circuit en question a encore douze autres points disponibles.

On relève encore quelques détails pratiques qui tendent au confort de l'utilisateur. Les touches sont de grande taille et sont « franches ». Leur marquage est très lisible, et elles sont teintées de manière différente selon qu'elles sont affectées à des « fonctions » ou à des chiffres hexadécimaux.

Utilisation

Dès la mise sous tension, ou après pression de la touche de restauration (RST), le moniteur affiche « à gauche » l'adresse hexadécimale 8200, qui est le point de départ de la mémoire vive pour les programmes. Ceci correspond

au principe qui a été adopté dans le moniteur du MTS, de faire voir « par défaut » le compteur ordinal (ou : PC), autrement dit, l'adresse en mémoire de la prochaine instruction.

Une touche (ADDR) permet de modifier cette adresse ; une autre touche (MFM) permet d'activer un mode de visualisation/écriture en mémoire, par frappe hexadécimale et validation (NEXT), qui fait progresser l'adresse.

La visualisation et l'écriture dans les registres s'obtiennent par une autre touche de fonction (REG). Grâce aux huit afficheurs, le moniteur maintiendra simultanément le compteur ordinal, l'identification du registre concerné, et sa valeur. Par exemple :

R 2 0 0 H = F J

8200 : l'adresse pointée par le compteur ordinal

H : le registre sélectionné

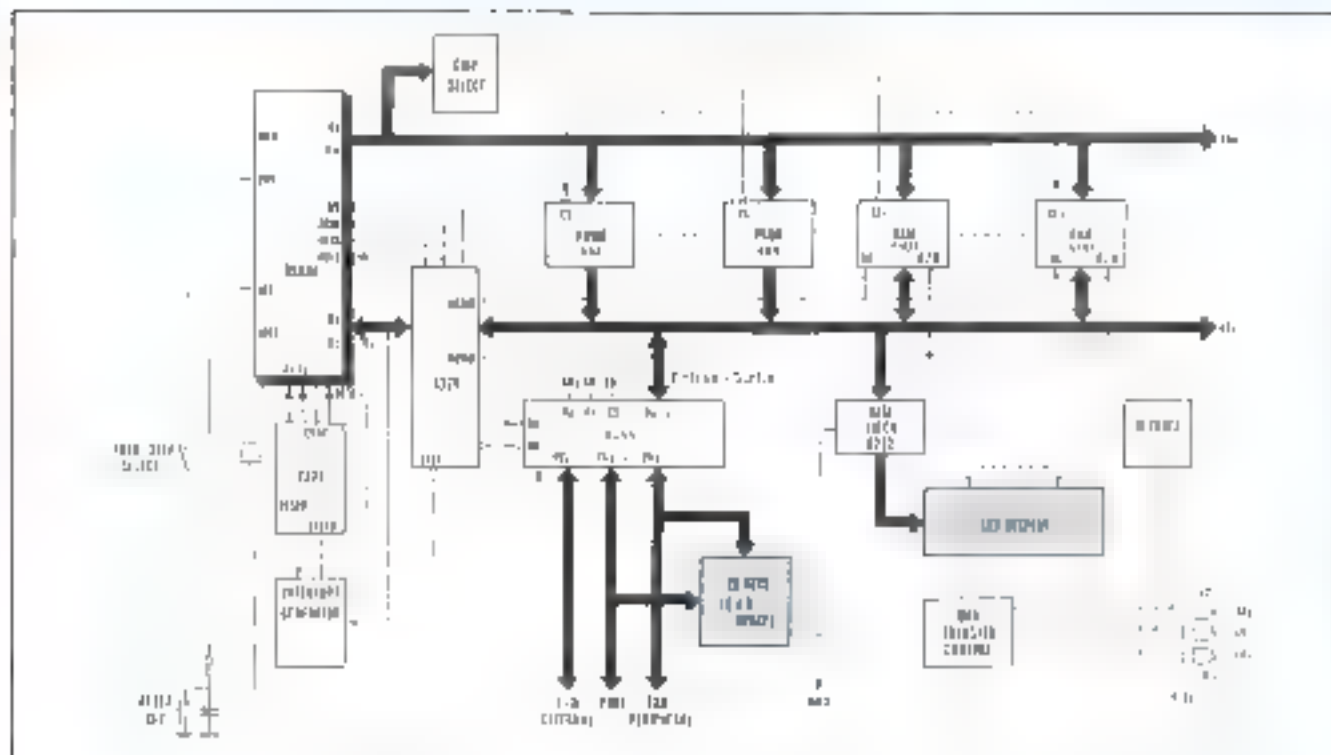
FJ : contenu du registre H

Une caractéristique agréable du moniteur est qu'il garde cette disposition si l'on exécute un programme en pas-à-pas (STEP) ; on peut ainsi, à titre d'exemple, suivre l'évolution d'un registre en progressant dans le programme, sans aucune manœuvre supplémentaire. D'autres systèmes similaires imposent pour ce faire plusieurs frappes pour chaque instruction, ce qui est pénible à la longue. Nous voyons là un autre exemple du souci « étalé » des concepteurs.

Nous ne passerons pas en revue toutes les possibilités du moniteur, nous contentant d'en résumer l'essentiel dans le tableau ci-après.

TOUCHE FONCTION

RST	Restauration du système (reset)
ADDR	Permet le plus généralement d'entrer une adresse. En combinaison avec les touches hexa et la touche MFM, permet de voir les pures de registres (B, C, D, E, H, L), ainsi que la position de mémoire pointée via ces pures de registres. La même possibilité existe pour le pointeur de  (DISP) et le sommet de la pile.
MÉM	Permet de valider une adresse et d'accéder à la position de mémoire correspondante.
CLR	Annule une entrée au clavier. Annule également un point d'arrêt (break point) voir BRK.
REG	Permet la visualisation et la modification du contenu des registres A, B, C, D, E, H, L et P (flags), ainsi que du pseudo-registre M (mémoire pointée via H, L).
STEP	Exécution d'un pas de programme.
RUN	Exécution « normale ».
BRK	Point d'arrêt, voir suite de l'article à ce sujet.



Les points d'arrêt

Le procédé du « point d'arrêt » (en anglais *break point*) est particulièrement remarquable dans le système MTS. En effet, sur la plupart des micro-ordinateurs similaires, l'arrêt est préparé par la substitution, à l'instruction normale, d'une instruction d'appel au moniteur, ceci permettant de constater le passage du programme en un point choisi. On note, en outre, que cet arrêt est généralement effectif dès le premier passage dans la séquence « piégée ».

Ceci a deux inconvénients majeurs.

D'abord, si l'arrêt ne « fonctionne » pas (c'est-à-dire que le programme ne passe « jamais » dans la séquence piégée), le programme original n'est pas restauré, et demeure « mutilé ». Ensuite, lorsque le point d'arrêt est disposé dans une « boucle » de programme, l'arrêt sera effectif dès le premier passage, et l'observation de l'état des lieux n'apportera que peu (ou pas) d'information sur le fonctionnement répété de la boucle.

Rien de semblable sur le MTS qui surveille chaque pas de programme sur l'interruption, et n'a donc pas besoin d'altérer ledit programme pour constater le passage en tel ou tel point. En outre, le moniteur accepte qu'on lui demande de se stopper l'exécution qu'après un certain nombre de passages au point d'arrêt, et, en conséquence, permet une bien meilleure vision des boucles de programme.

Notre avis

Si le choix du microprocesseur 8080 est discutable au plan strictement pédagogique, il donne certainement au MTS une large audience, compte tenu de la très grande diffusion de ce produit, qui se traduit par sa reprise en « première » source par une quantité de fabricants.

La disposition de la mémoire vive aurait pu être plus attrayante : en effet, les 1024 positions ne sont que partiellement accessibles à cause des zones « réservées »

(espace de travail du moniteur, zone d'affichage), et, d'autre part, le moniteur donne par défaut le contrôle au « beau milieu » de cet espace (adresse 8200).

Pour terminer avec les points négatifs, regrettons qu'une fois de plus un moniteur soit disposé à partir du « zéro » de l'espace-mémoire, ce qui ne donne à l'utilisateur qu'une vue imparfaite des choses.

À côté de ces inconvénients somme toute très mineurs, sachant si l'on songe à l'emploi éducatif du système, nous notons qu'il s'agit d'un montage correct, bien réalisé et robuste (cela compte !) qui est, répétons-le, très confortable pour ceux qui le manipulent.

Le programme moniteur représente un assez joli tour de force, ce que l'on observe en débranchant, en qualité comme en quantité, les fonctions accessibles (nous n'avons pas parlé de ses sous-programmes d'entrée/sortie, intéressants à bien des égards), alors que ce même moniteur n'occupe que 1 K positions.

Le MTS nous apparaît comme l'un des meilleurs parmi les systèmes d'apprentissage qui sont proposés, au moment où ces lignes sont écrites. Il s'accompagne d'un gros livre pour apprendre seul l'essentiel sur le micro-ordinateur et sa programmation, qui donne par ailleurs des idées d'application intéressantes.

En revanche, il se place moins bien que d'autres, si l'utilisateur a pour vocation de développer autour d'un « noyau » des applications matérielles, il est clair que ce n'est pas l'objet du MTS.

La même société ICS a développé une carte mère du MTS, à savoir, une carte d'électronique baptisée ITS (Interface Training System) qui donnera matière à l'enseignement des techniques d'interfaçage les plus usuelles (coupleurs matériels, logiciels-types associés). Nous repasserons de cette extension du MTS, très complète, et qui est unique en son genre à notre connaissance. ■

Jean-Michel COUR

Micro Electronique - Micro Informatique

INFORMATIQUE

D.J. DAVID

Cours d'initiation à l'informatique (É.N.S.I.) Langages de programmation: Fortran, APL. Fonctionnement interne des ordinateurs. L'esprit informatique. Modèles schématisés des applications cartes-contrôle IBM CDC, UNIVAC, CII et Philips 336 cartes.

NIVEAU 3

PRIX : 65 F

MICRO-INFORMATIQUE MICRO-ELECTRONIQUE DICTIONNAIRE

LILEN et MORVAN (I.C.S.)

Un millier de mots, sigles et expressions. Définitions françaises et leur traduction (français-anglais). Lexique anglais-français. 370 pages.

NIVEAU 2

PRIX : 92 F



LE HARDOFT ou la PRATIQUE des MICROPROCESSEURS

M. DUARNINE et R. POUSSIN

Principes généraux. Fonctionnement et jeu d'instruction d'un système matériel autour d'un microprocesseur 8080A. Trois applications réalisées avec schémas et programmes. Fonctionnement des données mémoire. 6048-280. 2068. 254 pages.

NIVEAU 3

PRIX : 65 F

TECHNIQUES D'INTERFACE AUX MICROPROCESSEURS LESEA et ZAKS (SYBEX)

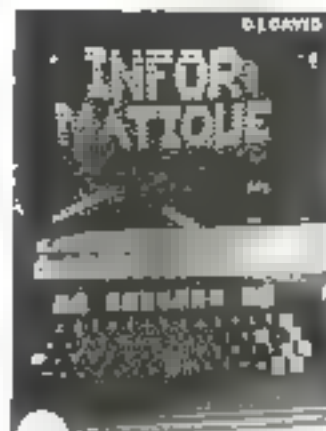
Comment connecter un système à un microprocesseur aux périphériques: depuis l'unité centrale jusqu'au clavier, téletype, disque souple, écran de visualisation et interfaces analogiques. Techniques de test. 416 pages.

NIVEAU 2

PRIX : 95 F



**ÉDITIONS TECHNIQUES ET
SCIENTIFIQUES FRANÇAISES**
Ventes libraires, 2 à 12, rue de Bellevue
75016 Paris Cedex 19



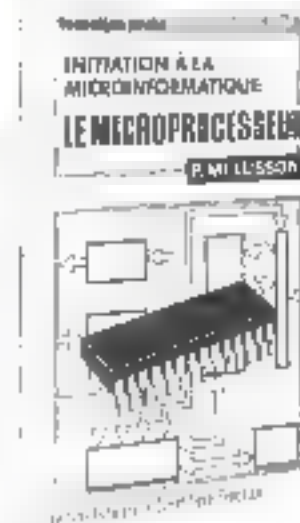
TECHNIQUE POCHE N° 4 INITIATION À LA MICROINFORMATIQUE LE MICROPROCESSEUR

P. MELUSSON

Qu'est-ce qu'un ordinateur? Langages. Calcul numérique. Codes. Fonctions logiques. Technologie et organisation des microprocesseurs. Les mémoires. Circuits et systèmes à interface. La programmation. 136 pages.

NIVEAU 2

PRIX : 27 F



LOGIQUE INFORMATIQUE

M. FERRETTI

— Du cadre général à l'algorithmique. Cours et exercices sur la théorie des ensembles. Table de composition. Relations à laines. Multilication, soustraction des nombres réels.

— L'algèbre de Boole. Logique de commutation. Représentation et minimisation des fonctions booléennes. 160 pages.

NIVEAU 3

PRIX : 25 F

ÉLÉMENTS ESSENTIELS DE L'ELECTRONIQUE ET DES CALCULS DIGITAUX

Dr. ULRICH

Logique électronique. Logique informatique. Calculateurs à circuits logiques. Éléments des calculs numériques. Les transistors en commutation. Multivibrateurs. Montages logiques de base. Fonctions logiques. Algorithme de Boole. Les systèmes binaires. 304 pages.

NIVEAU INGENIEUR

PRIX : 86 F

INTRODUCTION AUX MICROORDINATEURS (INDIVIDUELS ET PROFESSIONNELS)

R. ZAKS (SYBEX)

Ce livre vous permettra d'évaluer si vous devez acheter l'un des nouveaux microordinateurs.

Comment choisir son système.

Définitions, pièces à éviter, programmation. Quel Basic?

Applications professionnelles et commerciales.

— Choix des périphériques.

NIVEAU 1

PRIX : 52 F

LES MICROPROCESSEURS ZAKS et LE BEUX (SYBEX)

Ouvrage de base, idéal pour la formation. Concepts et techniques. Principes de base jusqu'à la programmation. Techniques « spécialisées ». L'interconnexion d'un système « standard ». Les problèmes de développement d'un système. 120 pages.

NIVEAU 2

PRIX : 95 F



En vente chez votre
LIBRAIRIE HABITUELLE
ou à la LIBRAIRIE PARISIENNE 20-18 RADIO
43, rue de Dunkerque, 75480 Paris Cedex 10

AUCUN ENVOI contre
numéro de compte. Payer
directement par chèque
300 F, de 300 à 3000 F:
10 % de la commande
(+ 3,25 F mail, au-dessus
de 700 F, taxe sur M.S.P.F.

NIVEAU 1 : initiation
NIVEAU 4 : ingénieur
Tarif : Décembre 1978

Pleins feux sur SPARK 16^R

Carte Micro-Ordinateur 16 bits

Outil d'évaluation, de formation et de mise au point sur le CPU 16 bits MICROFLAME 9440. La carte SPARK 16^R est plus qu'une étincelle.

Assemblée et testée sur un circuit imprimé 20,3 x 25,4 cm, elle comporte :

CPU 9440* avec horloge 8 à 12 MHz 4 K mots 18 K octets de mémoire RAM

93481 2 K mots 14 K octets de PROM

93453

(moniteur)

Interface avec périphé-

que série (14 vitesses) Contrôleur d'E/S et DMA

Interface avec

Console manuelle
Thermostat Ex-

pansion par bus S100

Contrôles hardware.

Un logiciel FIRE 1

Constitué de :

FIRE - BUG FIRE - LOAD : auto-chargeur

FIRE - DIAG : tests CPU - tests mémoire - tests temps d'exécution - tests E/S.

La famille FIRE^R c'est aussi :

9441 Contrôleur mémoire - 32 K mots ou 64 K octets, rafraîchissement, DMA.

9442

Contrôleur entrée-sortie, 64 canaux de

3 entrées - sorties 16 bits.

93481 RAM dynamique 4 K x 1, temps d'accès 100 ns.

93483 RAM dynamique 16 K x 1

9445 CPU.

MICROFLAME II

(2 sem. 79) quatre fois plus puissant que le 9440

Un support logiciel FIRE

FIRE 1 FIRE - EDIT

FIRE - BUG FIRE -

BASIC FIRE - REX

FIRE - DOS.

En 1979 :

FIRE - MACRO FIRE -

FORTRAN FIRE - COBOL

FIRE - PASCAL.

Fairchild est une marque déposée de Fairchild Semiconductor Corporation, Santa Clara, CA, U.S.A.

FAIRCHILD

CAMERA ■ INSTRUMENT (FRANCE) S.A.

Pour toute information

Tél. : 584.55.66



MICROFLAMETM



THE FIRE FAMILY

Un moniteur d'exploitation FIRE - BUG:

1,5 K mots 13 K octets

instructions

moniteur E/S, chargement, dump

assemblage par translation de code

DEBUG.

Un BABY BASIC en PROM sur option

le micro-ordinateur "SUPER SYSTEM 16" de

Aucune comparaison avec un 8 bits
Bien mieux qu'un autre 16 bits

"Super Starter System" • CPU •

- Interface RS 232 = 20 mA de boucle de courant
- Mémoire de 65 Kbytes directement adressable
- Entrée/sortie pour 8 interfaces RS 232, jusqu'à 92 bits parallèle E/S • Carte graphique couleur • Cassette audio et numérique • Double Floppy disques
- Programmeur E PROM

**Interfaçage
GAIN DE 50 %**

Interfaces
incorporés

**Manipulation
RENDEMENT
+ 50 %**

Système
plus rapide

**Exécution
+ 30 %**

Système
plus rapide

**Programmation
GAIN DE 50 %**

Micro-ordinateur
16 bits
plus facile
à programmer



Pour en savoir plus sur
le "SUPER SYSTEM 16"
écrivez ou téléphonez à :



ELECTRONIC JL
97 rue des Chantiers
78000 Versailles
Tél. 950.28.20

C3-B

Le micro-ordinateur **■** plus puissant au monde est bien plus abordable que vous ne pourriez le croire !

- 74 millions d'octets contenus dans une unité à disque Winchester lui confèrent à la fois une capacité élevée et un accès rapide.
- Son logiciel de haut niveau le rend puissant et d'un usage facile.
- L'unité centrale du micro-ordinateur est équipée de 3 microprocesseurs : 6502 A, 6800 et Z80, **■** offre au programmeur un outil souple et doté de performances incomparables.
- Le Basic étendu du 6502 A qu'il contient dépasse toutes les possibilités des micro-ordinateurs construits autour d'un Z80 à 4 MHz.
- Dans sa version de base il possède une RAM statique de 48 k-octets.
- Immédiatement extensible jusqu'à 300 Méga-octets par disque ou 768 k-octets en 18 RAM de 48 k, il peut recevoir une console et 3 imprimantes.
- Conçu par OHIO.SCIENTIFIC, suivant les dernières techniques de pointe, le C3-B est, de par sa puissance, destiné à traiter les problèmes de gestion et de saisie de données.
- Enfin son prix est un peu plus élevé que celui d'un calculateur à disque souple. Mais il est 1000 fois plus performant, 150 fois la capacité et 20 fois la vitesse d'accès.

C3-OEM

un exceptionnel micro-ordinateur de **32K-RAM**

- Le C3-OEM doit l'étendue de ses performances au microprocesseur 6502 A. Il surclasse ainsi, avec dans sa version standard, une programmation en Basic ou en Assembleur, tous les modèles construits à partir du 6800 ou du 8080.
- **■** fait, son langage Basic exécute des programmes à des vitesses comparables à celles d'un mini-ordinateur à 16 bits.
- OHIO.SCIENTIFIC possède un vaste choix de programmes tirant partie des hautes performances du 6502 A.
- Cependant, le C3-OEM n'est pas limité à un logiciel exclusivement bâti sur ce microprocesseur. Il possède en outre un 6800 et un Z80 dont l'utilisation permet, sous contrôle d'un programme, de transférer une opération d'une machine à l'autre.
- On ne peut pas dire du C3-OEM qu'il est bon marché : c'est un produit de qualité. D'une finition soignée, il est le fruit de la longue expérience que possède OHIO.SCIENTIFIC avec une production qui déjà atteint plusieurs milliers de micro-ordinateurs.

C2-8P

Une affaire exceptionnelle en ordinateur personnel.

Si vous êtes intéressé par un calculateur de très hautes performances pouvant être transformé en un micro-ordinateur de haut de gamme, le C2-8P vous conviendra.

C2-4P

Le micro-ordinateur professionnel portable d'OHIO.SCIENTIFIC.

A présent OHIO.SCIENTIFIC vous propose avec le C2-4P, **■** micro-ordinateur portable à usage personnel le plus puissant au monde avec un Basic ultra-rapide **■** un mini-floppy en option.

OHIO SCIENTIFIC

1333 S. Chillicothe Road, Aurora, Ohio 44202-U.S.A.

Distribué en France par

et

JANAL COMPUTER SHOP

12, rue Pasquier, 75008 Paris
Tél. : 266.39.48

ELECTRONIQUE J.L.

97, rue des Chantiers, 78000 Versailles
Tél. : 950.28.20



SYSTEMES

Comment souscrire un abonnement ?

— **par correspondance**, en utilisant le bulletin d'abonnement ci-dessous (ou une photocopie), à retourner à : MICRO-SYSTEMES, 24 12, rue de Bellevue, 75940 Paris Cedex 19. Tél. : 200.33.05.

— **chez votre marchand de journaux habituel**, en lui remettant le bulletin d'abonnement ci-dessous dûment rempli.

A découper suivant le pointillé

Bulletin d'abonnement

Nos tarifs :

FRANCE | ETRANGER

MICRO SYSTEMES

(6 numéros)

bimestriel - 1 an

(11 45,00 F 70,00 F

Informations :

— **pour les changements d'adresse** : joindre la dernière étiquette d'envoi, ou à défaut, l'ancienne adresse accompagnée de la somme de 2,40 F en timbres-poste, et des références complètes de la nouvelle adresse

— **pour tous renseignements ou réclamations**, concernant votre abonnement, joindre la dernière étiquette d'envoi.

(1)

Je m'abonne pour la première fois à partir du numéro paraissant au mois de :

Je renouvelle mon abonnement :
et je joins ma dernière étiquette d'envoi.

Je joins à ce bulletin la somme de : F

(en F) :

— chèque postal sans numéro de compte

— chèque bancaire

— par mandat-lettre

A l'ordre de **MICRO SYSTEMES**

(1) Mettre une croix dans les cases ci-dessus correspondantes

Écrire en capitales. À inscrire qu'une lettre par case. Laisser une case entre 2 mots. Metre

Nom. Prénom (Attention : prévoir d'indiquer en première ligne le nom sur lequel paraître)

Complément d'adresse (Résidence, Ch. M., Bâtiment, Escalier, etc.)

N° et Rue ou Lieu-Dit

Code Postal

Ville

Dept	Cne	Quartier

13

19

Ne rien inscrire dans ces cases

NOTIONS TECHNIQUES &
SCIENTIFIQUES FRANÇAISES

LE HARDOFT

« La pratique des microprocesseurs » est un ouvrage d'initiation et de formation particulièrement destiné aux électroniciens et informaticiens non spécialisés.

PRINCIPAUX CHAPITRES

Principes généraux. Fonctionnement et jeux d'instruction d'un système consistant autour d'un microprocesseur 8080 A. Techniques de programmation par de nombreux exemples. Applications réelles avec schémas et programmes. Fonctionnement des premiers microprocesseurs : le 8048, le Z 80, le 3^e généraliste. Le 8086, le 4^e généraliste ?

En vente chez votre
LIBRAIRIE HABITUEL ou
à la **LIBRAIRIE PARISIENNE
DE LA RADIO**
43, rue de Dunkerque
75480 PARIS Cedex 10



de **ONAKNIME** et **POUSSIN**
2^e Edition augmentée

Les professionnels y trouveront avec profit des programmes à usage général et des schémas d'applications ainsi que des « astuces » utiles.

Un volume broché de 254 pages, format 16 x 21, 90 schémas et tableaux, couverture couleur.

NIVEAU 3 PRIX 25 F
Techniciens supérieurs et débutants

Commander livres - 2 à 12, rue de Belfort, 75440 PARIS Cedex 19

**BEST-SELLER en FRANCE
et aux U.S.A.**

LES MICROPROCESSEURS

TECHNIQUES ET
APPLICATIONS

RODNEY ZANS ET PIERRE LE DEUX

L'ouvrage de base sur les microprocesseurs pour toute personne ayant une formation technique ou scientifique. Il s'agit d'un livre conçu pour la formation, qui se lit facilement, malgré sa technicité. Il présente pas à pas tous les concepts et techniques liés aux microprocesseurs, depuis les principes de base jusqu'à la programmation. Indépendant de tout constructeur, il présente les techniques « standards » valables pour tout microprocesseur, y compris l'interconnexion d'un système « standard ». Il introduit le MPU, son fonctionnement interne, les composants d'un système (ROM, RAM, UART, PIO, autres), leur interconnexion, les applications, la programmation et les problèmes liés au développement d'un système. Un ouvrage de 320 pages, format 16 x 24, 200 illustrations. Prix : 95 F.

En vente chez votre libraire habituel ou à la
LIBRAIRIE PARISIENNE de la RADIO
43, rue de Dunkerque, 75010 Paris

AIM 65 un microordinateur complet

avec clavier, visualisation
et imprimante alphanumériques
incorporés

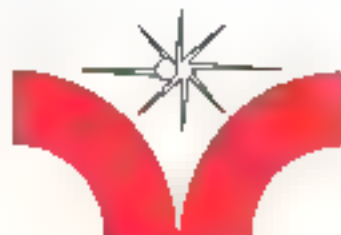
2990 F.ht



- Système résident en ROM
- Moniteur/éditeur/pré-assembleur : 8 K
- Entrées/Sorties diversifiées : 20 lignes parallèles et série, TTY, RS232C, cassettes audio
- Timer - Intervallomètre programmable

En option : Assembleur : 4 K - BASIC : 8 K

• Prix Janvier 1979



REA

RAIDO EQUIPEMENTS ANTARES SA

5 RUE BASTIENNE 92114 LEVALLOIS PERRET Cedex - Tél. (1) 47 15 11 11 - Tél. (1) 47 15 11 11

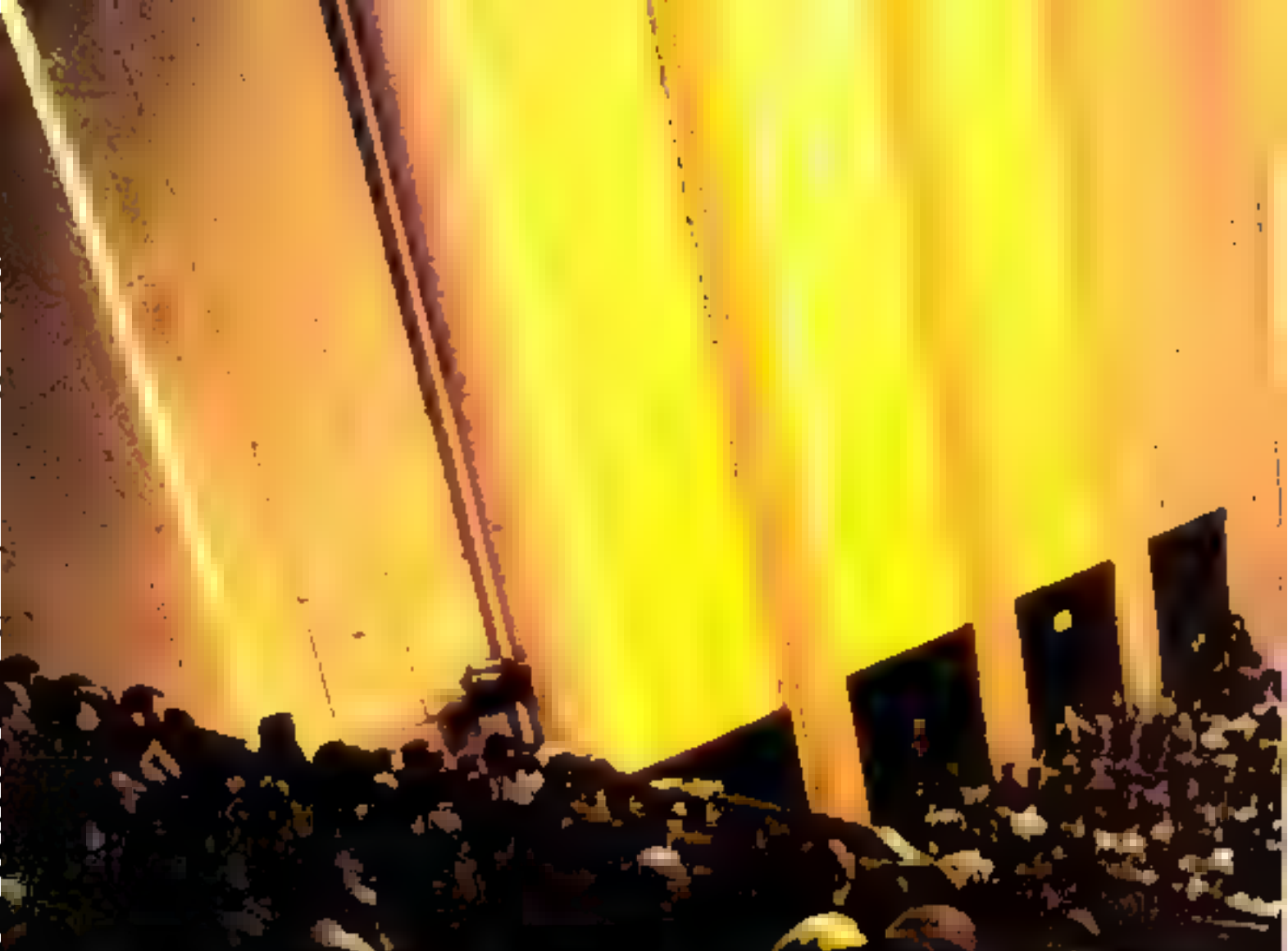
N

Société

Adresse

..... Tél.

désire une documentation.



"DU MICROPROCESSEUR AU MICRO-ORDINATEUR" : FORMER MILLE PERSONNES EN UN JOUR ?

C'est sans nul doute plus qu'une journée exceptionnelle que vivriment de vivre avec nous plus d'un millier de lecteurs de Micro-Systèmes. Alors que des centaines de visiteurs tout au long de cette journée manifestaient le plus vif intérêt pour tous les matériels présents sur les stands, mille personnes assistaient pour la première fois au plus grand séminaire technique jamais organisé jusqu'à ce jour.

Si cette manifestation était placée sous le signe de ce qu'il est déjà convenu d'appeler la micro-informatique, chacun s'accorda à reconnaître que ce préfixe "micro" n'est vraiment pas de taille à qualifier l'ampleur de cet événement.

Nous tenons à remercier Monsieur Georges L'ECLERE, chef du service scientifique à Antenne 2 qui s'est fait un plaisir de venir projeter, en introduction du séminaire, son film tourné sur le phénomène hobbyista aux U.S.A. et diffusé en septembre dernier sur cette même chaîne dans l'émission "question de temps".

Le point central de cette journée était bien entendu ce séminaire "Micro-processeur - Micro-ordinateur" animé de façon brillante par Rodney ZAKS. Vous trouverez dans les pages qui suivent un large extrait de son intervention.

Avant l'ouverture du débat sur le choix d'un micro-ordinateur à usage personnel, les participants à cette manifestation ont eu le privilège de recevoir M. PELISSOLO, Directeur des Industries Electroniques et de l'Informatique, la primeur des intentions prises par les pouvoirs publics pour aider au développement en France du marché de la Micro-informatique. Nous relatons les grands moments de cette allocution dans notre encadré.

Ce samedi de la Micro-informatique devait se terminer par un débat au cours duquel se sont affrontés l'APPLE II, le PET, le PROTEUS III et le T.R.S. 80. Cette rencontre, qui ne manquait pas d'être animée, fut consignée dans la dignité que l'on doit à une telle journée, grâce à l'arbitrage éclairé du Professeur D'AVIT.



Le Séminaire

Plutôt que de revenir sur le programme de ce séminaire qui vous a été largement commenté en avant-première dans notre numéro 11, nous pourrions vous présenter un résumé qui reprendrait l'ensemble des interventions de Mr. Rodney Zaks.

En fait une telle solution ne donnerait qu'une vision beaucoup trop sommaire de cette journée, sur le plan de l'initiation à une technique enseignée jusqu'alors dans des séminaires de quelques dizaines de personnes. Il faut que tous ceux qui n'ont pas pu se joindre à nous pour cette grande première puissent avoir un aperçu de ce que peut être une telle manifestation, tant sur la qualité technique que sur la qualité pédagogique. C'est le raison pour laquelle nous dédions tout particulièrement à leur attention le compte rendu malheureusement trop court, de l'intervention de Mr. Rodney Zaks sur l'introduction aux micro-ordinateurs, ci-après.

Le micro-ordinateur

Quelle définition peut-on donner à l'appellation « Micro-ordinateur » ?

Un micro-ordinateur est un ordinateur dont l'unité centrale est construite autour d'un microprocesseur réalisé en un seul boîtier.

Cela veut donc dire qu'il s'agit d'un ordinateur dont la constitution repose sur des composants LSI (S.I. de l'américain Large Scale Integration). Cette technologie résulte des constants progrès apportés dans l'intégration de composants en électronique digitale. On en arrive maintenant à concevoir des circuits contenant jusqu'à 50 000 transistors ou plus sur une seule pastille de silicium de quelques millimètres de côté.

Structure de base d'un ordinateur

Il est à présent nécessaire d'envisager comment se définit la structure de base d'un ordinateur et quels en sont les éléments essentiels qui en régissent le fonctionnement.

Rappelons avant toute chose qu'un ordinateur est une machine qui permet, par l'exécution d'un programme, de traiter des données.

Ce traitement peut porter sur des calculs ou des manipulations de ces données.



Rodney Zaks, notre brillant conférencier de ce séminaire.

Quant au programme il n'est qu'une séquence d'instructions, chaque instruction représentant un ordre destiné à traiter les données contenues dans un organe de mémoire.

Les instructions peuvent être classées en trois catégories.

Il existe des instructions arithmétiques telles que l'addition, la soustraction, la multiplication ou la division.

Il existe également des instructions logiques telles que les opérations DJ et ET logiques.

A cela il faut ajouter les instructions de test et de branchement qui permettent d'orienter le programme suivant les résultats des tests.

Tout ordinateur comprend trois éléments fonctionnels de base : l'unité centrale, la mémoire centrale et les organes d'entrées/sorties.

L'unité centrale

Elle est chargée de rechercher les instructions contenues en mémoire et de les exécuter. Elle possède sa propre mémoire interne appelée registre. Ceux-ci sont conçus pour contenir les données ou les résultats d'une opération à effectuer. L'accès aux registres étant très rapide, la vitesse d'exécution des programmes s'en trouve accrue.

La mémoire centrale

Elle est destinée à stocker les programmes et les données en cours d'exécution.

Il existe différentes technologies de mémoires.

De même, on peut dire qu'il existe deux principaux types de programme chacun nécessitant une mémoire particulière qui sera décrite plus loin.

Les organes d'entrées-sorties

Il s'agit, à l'aide de ces organes, d'établir un moyen de communication entre l'ordinateur et l'utilisateur.

Pour entrer des données, l'organe privilégié est, bien entendu, le clavier.

Une imprimante ou un écran vidéo sur lequel les résultats peuvent être respectivement imprimés ou visualisés constitue un organe de sortie.

L'ensemble des composants physiques constitue le matériel (« hardware »).

L'ensemble des programmes est appelé logiciel (« software »).

Il n'est pas rare de rencontrer maintenant le terme américain de « firmware » destiné aux programmes fixés à l'interieur de membranes mortes et qui ne peuvent être modifiés. En général « firmware » se traduit en français par « microprogramme ».

Le système micro-ordinateur

Nous avons vu qu'en ce qui concerne un micro-ordinateur, il s'agit d'un ordinateur dont l'unité centrale est constituée par un microprocesseur.

Dans le cas d'un micro-ordinateur de faible capacité de mémoire, l'ensemble de celui-ci, à l'exception de son alimentation, peut être réalisé sur une seule carte imprimée.

Dans la plupart des cas on arrive à disposer d'un coffret contenant l'ensemble des éléments d'extensions ultérieures.

Il ne faut pas oublier que l'adjonction d'organes externes nécessite pour chacun d'eux l'utilisation de cartes d'interface ou de « contrôleurs ».

En général, un micro-ordinateur se présente comme un boîtier compact contenant la carte unité centrale, une ou plusieurs cartes mémoire et des cartes d'entrées-sorties fournissant des interfaces périphériques standards. Il faut ajouter à cela l'alimentation.

Anatomie d'un micro-ordinateur

Nous allons maintenant examiner plus en détail chacun des trois éléments constitutifs d'un micro-ordinateur.



Un film sur les micro-ordinateurs aux États-Unis présenté par M. Leclercq (Antenne 2).

Avant toute chose, il est important de comprendre parfaitement la fonction de chacun de ces éléments si l'on veut saisir dans son ensemble la réalisation d'un système complet. Comme dans la plupart des systèmes complexes, le micro-ordinateur doit être adapté à l'application considérée. Ceci est indispensable si l'on veut obtenir le meilleur compromis technique et économique.

L'unité centrale

L'unité centrale (« CPU » = Central Processing Unit) recherche, décide et exécute les instructions. Elle va chercher les instructions du programme dans la mémoire centrale et les exécute à l'aide de son unité arithmétique et logique.

L'unité arithmétique et logique est équipée de registres internes afin de doter cette unité centrale d'une mémoire rapide pour les données en cours de traitement.

Un programme est exécuté instruction par instruction. Normalement ces instructions sont exécutées en séquence et sont contiguës dans la mémoire. Afin de mémoriser l'emplacement d'une instruction en mémoire, l'adresse de l'instruction suivante à exécuter est générée dans un registre appelé Compteur Ordinal ou Compteur de Programme (PC), interne à notre unité centrale.

Toutes ces fonctions sont réalisées sur une seule pastille : le microprocesseur.

En pratique quelques composants supplémentaires sont généralement nécessaires : ainsi l'horloge et le quartz génèrent une fréquence de référence stable.

Des composants supplémentaires sont aussi nécessaires pour amplifier les signaux : ce sont les « drivers ».

La plupart des microprocesseurs sont capables de traiter des données de 8 bits, c'est-à-dire qu'ils peuvent traiter simultanément ces 8 digits binaires.

Les bus

Le microprocesseur reçoit et transmet des informations en provenance du monde extérieur grâce à 8 lignes de données.

Ces voies de communication constituent ce que l'on appelle les **bus de données**. Un bus est simplement un groupement de lignes ayant la même fonction.

Le bus de données est bidirectionnel car l'information peut circuler dans les deux sens : vers le microprocesseur ou en provenance du microprocesseur.

Dans le but de préciser l'origine ou la destination d'une donnée, il est nécessaire de fournir un numéro d'identification spécifié par le microprocesseur et indiquant l'adresse où se trouve la donnée.

En général, le **bus d'adresse** dispose de 16 lignes permettant ainsi de désigner 2^{16} soit 65 536 emplacements mémoire différents.

Il est important de souligner qu'il n'y a aucune relation entre le nombre de bus présents sur le bus adresse et le nombre de bus présents à la sortie de la mémoire et véhiculés par le bus de données.

Pour justifier ceci on peut emprunter l'analogie suivante :

Lorsque vous écrivez une lettre, vous glissez dans une enveloppe sur laquelle vous inscrivez l'adresse qui permet de retrouver le lieu précis où doit être déposé le message contenu dans votre lettre.



J.J. Huppert sur un sujet - système de Micro-Systems, présentée à l'Antenne 2.

L'enveloppe constitue le bus adresse, la lettre, constitue le bus de données. Le fait que l'adresse inscrite sur l'enveloppe soit plus ou moins grande est totalement indépendant de la longueur de votre message.

Un bus de données et un bus d'adresses ne suffisent pas à rendre votre système complètement opérationnel. Compte tenu de la diversité des signaux à traiter, mais aussi de la diversité de traitements à effectuer sur ces mêmes signaux, il est nécessaire d'archiver tout ceci à l'aide de signaux de synchronisation. Ces signaux sont transportés par un **bus de commande**.

Ayant ainsi défini les trois types de bus connectés à un microprocesseur, nous allons pouvoir énumérer les autres composants vitaux de ce système.

La mémoire

La mémoire d'un système stocke les programmes et les données sur lesquels il opère. Une mémoire est organisée en mots. Un mot est une unité logique

d'information sur laquelle le processeur travaille. Dans un microprocesseur 8 bits, le mot est donc égal à un octet (1 byte = en anglais) C'est pour cela que la taille des mémoires de micro-ordinateurs est généralement spécifiée en octets.

De façon idéale la mémoire d'un système doit être rapide, de très grande capacité et peu coûteuse.

Malheureusement, la vitesse et la taille ne sont pas compatibles avec un faible coût. Ceci conduit à utiliser le plus souvent deux types de mémoires: la **mémoire centrale** et la **mémoire auxiliaire** encore appelée mémoire de masse.

La première contenue dans le boîtier du micro-ordinateur est réalisée à partir de composants MOS-LSI.

La seconde est généralement constituée par un support magnétique comme les disques souples ou les cassettes magnétiques. Ce deuxième type de mémoire offre pour un faible coût des capacités de stockage supérieures à celles de la mémoire centrale mais par contre il est plus lent.

La mémoire centrale est le plus souvent constituée de deux types de mémoires: les mémoires mortes (ROM) et les mémoires vives (RAM) à accès aléatoire.

Malheureusement une mémoire vive réalisée en technologie MOS est volatile. Ce qui signifie que son contenu disparaît lorsque le circuit n'est plus sous tension. C'est pour cette raison qu'un programme permanent doit être stocké dans des mémoires mortes (ROM) de l'américain Read Only Memory qui ne peuvent pas être réécrites et ne sont pas volatiles.

Ces deux types de mémoires (ROM

ou RAM) sont toujours nécessaires sur un micro-ordinateur. Le programme moniteur qui est l'œuvre du constructeur réside dans une ROM tandis que les programmes utilisateurs sont stockés dans des RAM à partir des disques ou cassettes où ils sont conservés en permanence.

La taille de la mémoire nécessaire dépend de l'application considérée. Une taille typique est de 2 à 8 K octets de ROM et au moins 8 K octets de RAM.

Les entrées-sorties

Le périphérique d'entrée universel est le clavier alphanumérique. C'est un clavier similaire à celui d'une machine à écrire équipée d'un certain nombre de caractères spéciaux. Il lui est associé un encodeur qui envoie directement des codes de 7 ou 8 bits vers le microprocesseur à chaque fois qu'une touche est enfoncée.

Les deux périphériques de sortie universels pour un micro-ordinateur sont l'unité de visualisation et l'imprimante.

Une unité de visualisation écran vidéo est pratiquement utilisée avec tous les systèmes micro-ordinateurs car elle permet de visualiser rapidement de grandes quantités d'informations.

Dans le cas où une trace permanente est nécessaire il faudra adjoindre une imprimante, cependant, une telle unité constitue un équipement coûteux.

Du fait de la complexité des périphériques, chacun d'eux exige un **contrôleur** destiné à gérer leur fonctionnement et à assurer l'interface avec le microprocesseur. Ces contrôleurs assurent le décodage des commandes et la lecture des états du périphérique. Ils permettent aussi la lecture et/ou l'écriture des don-

nées encodées dans un format associé au microprocesseur.

Avantages des micro-ordinateurs

Les avantages des micro-ordinateurs sont ceux associés à la technologie LSI.

Ce sont essentiellement:

La taille réduite

Un micro-ordinateur complet peut être réalisé dans un volume très réduit. Dans certains systèmes le micro-ordinateur peut même être incorporé directement dans le clavier du terminal.

Le coût très faible

Le coût d'un boîtier MOS est de quelques dizaines de francs. Ainsi, peut-on dire que le prix d'un micro-ordinateur dépend de la taille mémoire requise et des périphériques associés. Il est actuellement possible d'acquies un système complet pour quelques milliers de francs.

La souplesse de programmation

Un micro-ordinateur peut réaliser des fonctions initialement obtenues à partir de moyens mécaniques, manuels ou autres.

L'avantage de la programmation est la grande souplesse que cela introduit dans l'adaptation d'un système à de nouvelles fonctions.

J.-J. Wanégue

*L'opinion exprimée ici est celle de l'auteur et n'est pas forcément celle de la DITEL.

Les intervenants de l'après-midi: de gauche à droite, Rodolfo Zubiré, Gabriel Felix, chargé de mission, J.C. Pélissier, directeur de la DITEL, J.J. Wanégue et le professeur Dardel.



M. PELISSOLO, directeur des Industries de l'Electronique et de l'Informatique, annonce les intentions du gouvernement

Il est certain, comme il souligne M. Jean-Claude Pelissolo, que de voir ce millier de personnes sacrifier une partie de leur week-end pour venir écouter parler de microprocesseurs constitue quelque chose d'extrêmement réconfortant.

Ainsi il est souhaitable et possible à la fois que l'industrie française sache tirer profit des apports de la technologie la plus moderne au moment même où ceux-ci arrivent sur la scène internationale.

Il importe que notre industrie ne soit pas en retard d'une guerre.

Il suffit de se promener dans cette exposition qui réunit les principaux matériels existant sur le marché français pour constater la toute puissance des fabrications étrangères.

Est-ce que ce nouveau marché est à son tour en train d'échapper aux constructeurs français ?

M. Jean-Claude Pelissolo a décidé de nous convaincre du contraire, d'une part parce qu'il croit en l'existence d'une chance pour les industriels français et que d'autre part son dynamisme est de taille à pousser la chance.

Aux Etats-Unis, ce marché connaît une véritable explosion, en France il a tout juste commencé à décoller et déjà quelques produits français font leur apparition.

Quelle est la nature de ce marché ?

Il y a d'abord un marché professionnel.

Beaucoup de petites entreprises vont pouvoir enfin acquérir le matériel qu'elles ne trouvaient pas jusqu'à présent sur le marché de l'informatique, c'est-à-dire des systèmes qui soient financièrement à leur portée.

En fait, il faut adjoindre à ces petites entreprises les professions libérales (médecins, notaires, avocats...). Nous sommes en présence de ce que l'on pourrait appeler les M.P.U., c'est-à-dire les Moyens et Petits Utilisateurs d'informatique qui constituent un vaste marché estimé à l'horizon 1985 à 150 000 micro-ordinateurs.

Il faut ajouter à ce marché celui de l'éducation et de la formation.

Et pour finir, il y a le marché personnel, celui qui, il y a encore quelques mois, était considéré comme totalement inexistant.

Quelle sera l'attitude des Pouvoirs publics face à ce marché ? Faut-il le freiner ou l'accélérer ?

A cette question, M. Jean-Claude Pelissolo offre la réponse la plus claire qui soit : « Nous ne freinerons pas ce marché, bien au contraire, nous essaierons de l'accélérer ».

Cette accélération est nécessaire car les Pouvoirs

publics pensent qu'il est encore temps pour les industriels français de s'octroyer une place de choix.

« Il est souhaitable que le marché français ne soit pas dans le fourgon de queue, mais dans les wagons de tête à défaut d'être dans la locomotive. Un retard de trois à quatre ans dans l'entrée de ce marché et les industriels français perdent toute chance de rattraper au peloton ».

Le Directeur des Industries Electroniques et de l'Informatique nous a ensuite fait part de trois options concrètes prises par les Pouvoirs publics.

Tout d'abord, il existe en France de nombreuses professions industrielles dont la vocation n'est pas celle de l'électronique : industrie du jouet, bâtiment, travaux publics, mécanique... Ces entreprises commencent à ressentir la nécessité d'intégrer des microprocesseurs dans leurs équipements, soit pour en diminuer le coût, soit pour créer des fonctions nouvelles et, en tout état de cause, afin d'être compétitives face à la concurrence étrangère.

Ces industriels possèdent d'excellents techniciens mais malheureusement cette technologie nouvelle constitue un handicap.

Ainsi, les séminaires sont un excellent moyen pour former des personnels nouveaux malgré leur coût encore relativement élevé au regard des possibilités financières des petites entreprises.

C'est la raison pour laquelle les Pouvoirs publics vont dans un délai de six mois mettre en œuvre une action de grande envergure permettant à ces professions de recourir à des moyens de formation accélérée, peu coûteux, et décentralisés. (La province ne sera pas oubliée.)

Deuxièmement, le ministère de l'Education va, dans un délai de cinq à six ans, introduire les micro-ordinateurs comme instruments de formation dans l'enseignement secondaire.

C'est une décision extrêmement importante qui suppose un effort budgétaire significatif, réduit grâce aux microprocesseurs, alors que les mini-ordinateurs n'avaient permis de faire à ce jour qu'une expérience limitée.

Le troisième point pour lequel M. Jean-Claude Pelissolo apportera ses soins attentifs parce qu'il s'agit d'une initiative propre à la Mission de l'Informatique dont il est le responsable ; c'est le concours « MICRO ».

Ce concours constitue un excellent moyen pour aider au développement de ce marché en faisant en sorte qu'il partisse d'une activité créative naissent un vaste mouvement de micro-amateurs au même titre que nous avons eu des générations de radio-amateurs.

Le débat : PET, TRS 80, PROTEUS III, APPLE II



L'événement, une conférence de presse.

Compte rendu du président de séance

La première question qui pouvait se poser est celle de savoir pourquoi on a restreint (ou étendu) le débat aux 4 machines considérées.

La réponse est un souci d'homogénéité de prix et de performances des machines à comparer. On a choisi une tranche de prix de 5 000 à un peu plus de 10 000 F et une gamme d'appareils.

On peut, en effet, distinguer sur le marché trois gammes de micro-ordinateurs :

- les micro-ordinateurs sur une carte, souvent en kit, qui travaillent en hexadécimal (ex. KIM, 6800 F2, etc.),

- les micro-ordinateurs de gestion munis d'une mémoire confortable et de tous les périphériques voulus (disques, imprimantes) dont le prix avoisine 20 000 à 30 000 F.

- Eh bien, nous avons choisi la gamme intermédiaire : micro-ordinateurs possédant une telle mémoire moyenne, munis d'un clavier complet, d'une visu, d'une mémoire de masse constituée au moins d'un magnétophone à cassettes. Cette catégorie comprend les « best-sellers » du marché que sont les PET et le TRS 80, elle nous a donc semblé la plus intéressante pour une première confrontation puisqu'elle représente le juste milieu.

Un premier tour de table permet de préciser pour chaque machine la configuration hardware et software que son représentant souhaite mettre en compétition et d'indiquer son prix. Il est évident qu'il n'est pas question de donner une configuration d'appel à prix intéressant et ensuite de mettre en avant les performances d'une configuration plus chère.

Pour le P.E.T. présentée par MM Kenan et Wolquin de PROCEP : le problème ne se pose pas puisqu'il n'existe qu'une seule configuration de base, et un seul niveau de Basic. Pour 6 450 F HT (7 585 F TTC) on obtient :

- l'unité centrale à base de 6502,
- le clavier 73 touches,
- l'écran (25 lignes x 40) et le magnétophone à cassettes intégré,
- 9 K de mémoire RAM, dont 7 K sont disponibles pour l'utilisateur (1 K est utilisé par le système et 1 K sert de mémoire d'écran),
- 16 K de mémoire ROM, ainsi répartis :
 - 8 K pour l'interpréteur BASIC étendu,
 - 4 K pour le système d'exploitation,
 - 2 K pour le moniteur et les routines de diagnostic,
 - 2 K pour le générateur de caractères de la visu,
- 4 connecteurs sont disponibles et permettent d'ajouter :
 - des extensions-mémoire,

- un second magnétophone,
- un port de PIA 18 lignes d'entrées/sorties accessibles à l'utilisateur,
- un bus d'instrumentation IEEE 488.

PROTEUS : M Ferron de Proteus International met en compétition une unité centrale Proteus IIIA qui, pour 7 500 F HT comprend :

- un clavier 53 touches - UC à base de 6800,
- 16 K RAM dynamique,
- 1 K RAM de rafraîchissement d'écran,
- 8 K de ROM pour l'interpréteur BASIC.

L'unité centrale possède les interfaces télévisuelle orlinoite et magnétophone à cassettes non compris dans le prix, puisqu'on en dispose généralement chez soi. Pour établir une comparaison valable avec les appareils concurrents qui ont ces périphériques compris dans leurs prix, il convient d'ajouter environ 1 000 F pour la télé et 300 F pour le magnétophone.

Notons que Proteus propose un moniteur spécialement étudié pour le système, Proteus Monitor au prix de 1 680 F.

L'unité centrale présente, en outre, un interface série V24 et boucle de courant.

TRS 80 : Le TRS 80 était représenté, non par le constructeur ou un importateur, mais par un utilisateur : M Luetel, de Micrologiciels, société de software utilisateur du TRS 80.

La configuration présentée est la 16 K BASIC niveau II qui comprend pour 6 689 F TTC :

- le clavier et l'UC basée sur un Z80,
- le moniteur (visu),
- le magnétophone à cassettes,
- 12 K de ROM pour le BASIC niveau II,
- 16 K de RAM utilisateur.

APPLE II : MM. Grigoryev et Hibreau de Navitex proposent une configuration très étendue : 32 K RAM, disque souple (16 K (19 000 F HT). Pour rester dans la même gamme que les autres machines présentées ici, ils proposent une configuration plus modeste (même computer) ou, pour 9 300 F HT nous obtenons :

- le clavier et UC (basée sur le 6502),
- 16 K octets de RAM,
- 8 K ROM comprenant :
 - un mini assembleur (2 K)
 - un BASIC en arithmétique entière (6 K)
- l'interface magnétophone à cassettes et télévision couleur SECAM. (Le magné-

Quel micro-ordinateur choisir ?

trophane et la télé n'étant pas compris dans le prix, il faut, comme pour Proteus, ajouter environ 1 000 F pour effectuer des comparaisons valables).

● La carte unité centrale présente 5 emplacements pour fixer des cartes d'extensions ou d'interfaces particulières.

On demande ensuite à chaque représentant de citer brièvement les points forts de son matériel.

Points forts

Les points forts du P.E.T. sont essentiellement :

— la présentation compacte, en un seul coffret robuste, sans fils de liaison entre modules ;

— la finesse de l'unité de visualisation et la stabilité de l'affichage qui permettent de travailler longtemps sans fatigue ;

— la facilité et la commodité d'emploi de la cassette. Noter aussi la possibilité de connecter directement un second magnétophone identique. Le software de sa gestion est déjà présent ;

— le BASIC du P.E.T. est un des plus complets et le plus rapide de cette classe de matériels (3 à 4 fois plus vite que l'IBM 5100) ;

— les interfaces présents sur la carte, notamment le bus IEEE.

Pour le **PROTEUS**, on peut noter :

— qu'il est fabriqué en France ;

— qu'il est basé autour du 6800 et a un contrôleur de DMA ;

— qu'il gère une visu 16 lignes x 64 et a des caractères semi-graphiques analogues à ceux du P.E.T. ;

— qu'il peut gérer des unités de disques simples double densité (non compris dans le prix de la configuration envisagée ici) ;

— le BASIC occupe 8 K de ROM et a une précision de 9 chiffres significatifs.

D'autres points ont été mis en avant,

mais on a pu remarquer qu'ils étaient disponibles sur les trois autres micro-ordinateurs confrontés. Ce sont :

— gestion de la cassette par modulation de fréquence pour augmenter la fiabilité ;

— utilisation d'un BASIC interprété et non compilé.

Pour le **TRS 80** les points essentiels sont :

— le prix ;

— le système est modulaire et basé sur un microprocesseur Z 80 ;

— l'interpréteur BASIC fait 12 K ; il est

donc très complet (par exemple : 12 fonctions de chaînes de caractères, 16 fonctions arithmétiques, calculs sur matrices, certaines variables flottantes peuvent avoir 16 chiffres significatifs) ;

— le système étant très répandu du logiciel existe et on peut trouver des périphériques développés par des maisons indépendantes.

Pour **APPLE II**, on peut signaler particulièrement :

— les possibilités d'extension ; des connecteurs pour toutes sortes de cartes supplémentaires existent dans le coffret ;

— le software :

● 2 K moniteur, mini-assembleur, simulateur de machine 16 bits ;

● 6 K interpréteur BASIC limité aux entiers compris entre -32 767 et +32 767 ;

Au présentateur qui considère qu'il s'agit là d'un avantage, le président de séance crut devoir faire remarquer que, en comptabilité ou en droit, tenir compte des centimes, cela limite à une somme de 327 francs 67 !







— l'affichage graphique. La mémoire d'écran permet de stocker à la fois du texte et des informations graphiques (haut : résolution (280 x 192), en couleurs (5 couleurs par point) si la télévision utilisée est en couleur).

Nous abordons encore le débat proprement dit ou sont posées diverses questions, auxquelles chacun des présentateurs répond tour à tour. Le dernier point fort cité de Apple conduit tout naturellement à la première de ces questions.

Quelles sont les possibilités graphiques de vos matériels ?

Apple : Cf. ci-dessus. résolution 280 x 192 en couleurs.

P.E.T. : l'écran affiche 25 lignes de 40 caractères en matrice 8 x 8, lettres majuscules et minuscules. Un jeu complémentaire de caractères semi-graphiques très bien étudié (il a, depuis, été écopé) offre des possibilités très intéressantes. Tous les caractères sont affichables en contraste inverse.

Il existe certains moyens d'augmenter la résolution *apparente* de l'écran, en employant certains des caractères graphiques : un peut par exemple, faire du 50 x 80 à l'aide des caractères   etc. ou du 200 x 400  etc. (er du 50 x 320)   

et ce qui permet d'avoir une bonne approximation d'une courbe.

On peut enfin en changeant la ROM génératrice de caractères, utiliser un autre jeu adapté au tracé de courbes. On en avait un exemple à l'exposition.

Un autre avantage — on peut par des POKE, étendre et affirmer l'écran sans toucher à la mémoire de rafraîchissement, ce qui permet de créer des dessins animés saisissants.

TRS 80. L'écran affiche 16 lignes de 64 caractères. On peut former de grandes lettres. Il existe des fonctions graphiques permettant d'allumer ou d'éteindre des tâches dans une matrice 48 x 128.

Pour un supplément de 100 F, on a accès aux lettres minuscules.

Proteus : Des caractères pseudo-graphiques sont disponibles. On a aussi la possibilité de changer la ROM génératrice de caractères.

Quelles sont les facilités d'édition de votre matériel ?

Où l'a-t-on eue dans une instruction, doit-je la retaper entièrement ?

Proteus : pas de facilités d'édition : il faut retaper. Mais les erreurs de syntaxe sont détectées à la frappe.

P.E.T. : Toutes facilités d'édition. On a tous les mouvements de curseur sur l'écran. On peut donc se positionner sur la zone erronée et procéder à toute insertion, suppression ou remplacement de caractères. Dès que l'on fait **retour chariot** la version corrigée est enregistrée.

Apple-TRS : Mouvements de curseur et facilités à peu près analogues.

Accès au langage-machine

On peut avoir besoin d'utiliser un sous-programme écrit en langage machine pour des questions de vitesse d'exécution. L'accès au langage machine suppose trois choses :

1 - possibilité d'appeler un sous-programme en langage machine à partir du BASIC ;

2 - possibilité d'entrer ce sous-programme en mémoire ;

3 - possibilité d'écrire ce sous-programme en assembleur symbolique ce qui est plus commode.

Sur le point 1, les 4 machines offrent les mêmes facilités. On dispose d'une instruction CALL, SYS ou ISR permettant d'appeler un sous-programme machine dont on fournit l'adresse. Le **TRS 80** limite à 10 le nombre de tels sous-programmes utilisables simultanément.

Sur le point 2, on peut toujours entrer le sous-programme sous forme de table avec des POKE (appelons que POKE X, Y signifie « écrire à l'adresse Y »). Chaque des systèmes dispose en outre, sur cassette, d'un moniteur permettant l'entrée d'un sous-programme en hexadécimal, sa sauvegarde sur cassette, etc. Cela du P.E.T. permet la mise au point de la routine machine par exécution en place-à-pace.

Pour le point 3, chacun des systèmes possède sur cassettes un ou plusieurs assembleurs (payants).

Comment est organisé votre service après-vente ?

Pour le P.E.T., la garantie a été portée à 6 mois. La maintenance est entièrement assurée en France. Le délai moyen de réparation est de 6 jours, même en province, là où il y a un représentant.

Pour Proteus la garantie est de 1 an. On procède par échange standard de la carte-mère, dont chaque revendeur est tenu de stocker un exemplaire.

Pour le TRS 80 la garantie est de 90 jours. Il y a un technicien dans chaque point de vente. L'andé actuellement 150. La réparation prend, en moyenne, 15 jours à 3 semaines. Un système de remplacement est mis à disposition des utilisateurs commencent pendant ce délai.

Pour l'APPLE, la garantie est de 6 mois. Pour les réparations on procède par échanges standards.

Votre système possède-t-il une horloge temps réel ?

Seul le P.E.T. possède une horloge temps réel parmi les configurations présentées. Pour les autres systèmes, il faut passer à un niveau supérieur. Par exemple, pour le TRS 80, il faut acquérir le coffret « d'interface » (coût 24900 TTC) qui permet des extensions de mémoire et mini-disques (on ne l'achète pas uniquement pour l'horloge). Nous avons que cet « what » est indispensable pour toute extension, à partir de la configuration à 67000, donc si on veut dépasser 16 K, ou connecter un mini-disque.

L'horloge 1 K du P.E.T. consiste en deux variables spéciales TIS qui donne l'heure sous la forme HH.MM.SS et TI qui est mise à zéro au départ et incrémentée tous les 1/60^e de seconde. Ceci permet des jeux ou des programmes d'entraînement avec réponses en temps limité, ou encore des applications tel que « couper

le courant dans tous les hôtels après 18 heures ».

Y a-t-il un club d'utilisateurs de votre matériel ?

Proteus et Apple n'ont pas de club spécifique mais des clubs connus existent, entre autres leur matériel.

Le TRS 80 n'a pas encore de club en France, mais en a aux États-Unis.

Le club P.E.T. France existe d'ores et déjà. Il publie un bulletin. Il a pour but de faciliter les échanges de programmes et d'astuces, l'utilisation entre les adhérents et il centralise les informations issues de clubs étrangers, notamment le club anglais.

Le président de séance pose maintenant aux participants des questions plus provocatrices recueillant des critiques lors dans la presse. Buffire ainsi l'opportunité de répondre à ces critiques.

Apple :

Q - Dans un article, par ailleurs critiqué pour sa violence, un commentateur de « Byte » a qualifié le plastique de Apple de peu solide. Le commentateur est même parvenu à casser le coffret. Quelle est votre réponse ?

R - Nous n'avons jamais eu de tels problèmes. Bien sûr, et c'est d'ailleurs prévisé, Apple n'est pas fait pour qu'on tape dessus avec un marteau !

TRS 80 :

Q - J'ai lu dans la presse que le magnétophone du TRS 80 est peu fiable et malcommode à utiliser. En particulier, pour rebobiner ou positionner la cassette par un fast-forward, il faut déconnecter la cassette de l'unité centrale. Cela me semble risqué d'avoir à manipuler la prise si souvent.

R - On peut s'en dispenser. Il suffit de taper la commande LOAD.

Q - Mais alors cela interdit la pratique suivante : on charge un programme ; pendant qu'il s'exécute, on rebobine la cassette, on la range, on installe la prochaine cassette à lire, éventuellement, on la positionne ; cela gagne du temps.

R - Le procédé est pratique mais pas indispensable.

Q - Autre critique adressée à la cassette du TRS : le compteur est très imprécis de sorte que, même si on se positionne au bon chiffre, on risque d'être plus loin que le début du programme à lire.

R - Il est prudent de se positionner un peu avant.

P.E.T. :

Q - Il n'y a pas de compteur au magnétophone du P.E.T.

R - En effet et cela nous a nous-mêmes gênés au début. Depuis, et après donné qu'on peut commander le moteur du magnétophone par programme, des procédés ont été mis au point permettant de faire un déroulement rapide de la bande pendant un temps chronométré par le P.E.T. lui-même. D'autre part, la commande VERIFY permet de se positionner avec précision juste derrière un programme. Par ailleurs, cette commande est très pratique puisqu'elle permet de vérifier, par comparaison avec la mémoire, qu'une sauvegarde est correcte.

Un tour de table est effectué pour savoir si les autres systèmes ont une commande analogue.

TRS 80 : oui, elle s'écrit LOAD.

Apple : non.

Proteus : non. Proteus gère le magnétophone de façon fiable et n'en a pas besoin.

Un échange de vues permet alors de préciser que le P.E.T. sauve les programmes les fichiers sur cassettes avec un nom qui peut atteindre 16 caractères, que le TRS 80 ne nomme que des 2 premiers caractères du nom, que Proteus ne tient compte que d'un caractère et que Apple n'utilise pas de nom.

On laisse maintenant la parole dans la salle pour quelques questions.

Q - Lequel de ces systèmes pourrait remplacer un ordinateur programmable ?

R - A notre connaissance tous.

Q - Existe-t-il des notices en français de ces matériels ?

R - Proteus : d'office en français. Apple : oui. TRS 80 : en cours de traduction. P.E.T. : oui.

Q - Pourquoi voit-on de telles différences dans le prix du dollar rendu en France ?

R - Trois causes possibles, sont toutes réservées :

1 - des différences de taille de maison entraînant des frais différents, etc.

2 - certains prix d'attaque sont pratiqués sur le marché américain intérieur, mais non à l'exportation.

Il y a certains microordinateurs peuvent chercher à augmenter leurs bénéfices, pourquoi pas ?

Q - Existe-t-il, ou existera-t-il un marché de l'occasion pour ces matériels ?

R - C'est aux utilisateurs futurs de dire s'ils ont l'intention de revendre leur matériel. Il sera toujours plus facile de s'étendre dans la même marque de matériel.

De multiples questions resteraient encore à poser mais le temps presse de conclure. Le président de séance remercie les participants d'avoir répondu aux questions et il souhaite que leurs réponses aient permis d'éclairer le choix des personnes désireuses de s'équiper.

C'est en dernier ressort à l'utilisateur qu'appartient la décision finale, car c'est lui qui connaît ses applications. Pour cette raison, le président de séance refuse d'indiquer ses préférences même si elles sont valables car elles sont spécifiques de ses applications. On finit par lui attacher l'aveu que son système préféré est le Control Data 7600. ■

**Le Président de Session
Le Professeur DAYD**

Conclusion

Il est désormais démontré que plus de mille personnes peuvent être formées simultanément sur un seul conférencier aux principes des microordinateurs et ce, malgré la grande hétérogénéité de l'auditoire.

Si vous n'avez pas participé à la journée du 25 novembre et si vous souhaitez que nous programmions à nouveau ce type de manifestation, nous serons heureux de recevoir vos suggestions à ce sujet.

Si vous êtes parmi ceux qui nous ont tenu compagnie durant cette journée, quel souvenir amèneriez-vous que nous vous présentions à nouveau ?

Amis, Microsystemes remplira parfaitement sa vocation : vous permettre de maîtriser ces nouvelles techniques.

**NOUVEAU
A PARIS**

un FORUM MICRO-INFORMATIQUE

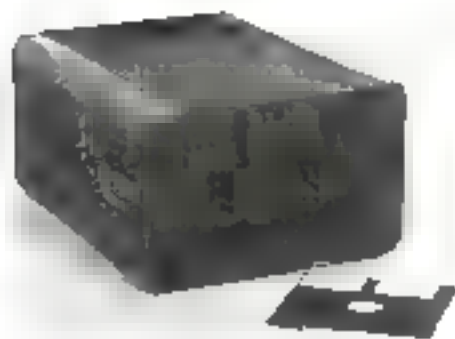


- Des ingénieurs pour résoudre vos problèmes de matériel et de logiciel ;
- Des produits adaptés à vos besoins (micro-ordinateurs, périphériques...)
- Un service documentation
- Des calculateurs en libre-service ;
- Des cours d'initiation, des journées à thème.

185 avenue de Choisy

75013 PARIS. Tél. 581-51-21

L'ordinateur personnel français.



Une technologie maîtrisée, la volonté permanente d'innover et la connaissance approfondie des besoins en informatique des entreprises et des individus ont permis à LOGABAX de mettre au point le premier ordinateur personnel français : le LX 500.

Compact, d'un prix modique et égal à ses qualités et ses performances, facilement utilisable par des non-spécialistes dans leur cadre professionnel, le LX 500 se présente dès aujourd'hui comme une famille de produits.

- LX 500 - 11000 F HT - constitue la version de base

une unité centrale à microprocesseur 15 K octets de mémoire morte (ROM), 16 K octets de mémoire vive (RAM), 3 entrées sorties aux normes V24 du CCITT, une unité de minidisques souple, disquette de 5 1/4 pouces, capacité 90 K octets.

- LX 505 - 11000 F HT - système comprenant une deuxième unité de disque souple, capacité de mémoire morte portée à 160 K octets.

- Extension de la mémoire vive de 16 K octets, porteur de capacité totale de mémoire morte à 32 K octets - 11000 F HT -

- LX 600 - 11000 F HT - Terminal clavier imprimante, clavier ASCII, imprimante thermique à matrice 8 x 7, 80 colonnes, vitesse 90 cps.

La famille LX 500 dispose de logiciels complets comprenant un système d'exploitation (DOS) permettant les fonctions fondamentales nécessaires par la présence d'un disque et son langage de programmation en BASIC.

Un traitement personnalisé des données sous-tension lesre, un dialogue et un dialogue complexe avec le système et la possibilité de se consacrer exclusivement à l'application.

- 11000 F HT -

LS **Logabax**
informatique

Premier constructeur français de mini et péri-informatique.

Bureau de Vente, 146 Av. des Champs-Élysées - 75008 Paris. Tél. 359 61 24

Six leçons pour programmer

La plupart des notions que nous avons introduites jusqu'à présent sont, si non universelles, du moins très générales. Un certain nombre des « unités centrales » du type microprocesseur sont construites selon les mêmes principes :

- manipulation de l'information sous forme binaire codée ;
- circulation de l'information entre les mémoires, les « ports » d'entrée/sortie et l'unité centrale, grâce à des voies de données, d'adresses et de commandes ;
- programmation par le jeu d'une suite d'instructions enregistrées dans une mémoire, et que le processeur « appelle » et exécute successivement.

Si nous en restions à ce niveau de description, nous pourrions croire que les microprocesseurs sont tous à peu près semblables puisque, de surcroît, ils sont fabriqués selon des technologies très voisines.

On peut commencer de les différencier par la taille du « mot » (4 bits, octet, 12 bits, 16 bits...) qu'ils traitent en une seule opération. Cette première division en catégorie, quoique essentielle, demeure fort grossière (comme de distinguer, parmi les véhicules, les « deux-roues », les voitures particulières et les « poids lourds »).

Pour caractériser plus finement un processeur, nous devons considérer en détail son architecture, c'est-à-dire ses ressources (moyens de stockage et de traitement de l'information), ses opérations (ce que l'on peut lui demander de faire avec ses ressources) et ses modes d'adressage (les procédés possibles pour répéter une information dans son espace de mémoire).

L'ensemble de ces caractéristiques se regroupe tout naturellement, comme nous allons le voir dans la description du répertoire des instructions (*) acceptées par le microprocesseur. Le mot « répertoire » est particulièrement bien venu, puisqu'il évoque irrésistiblement l'ensemble des « morceaux » que savent « exécuter » un musicien, ou mieux encore, un orchestre. Ce répertoire est la véritable « marque de fabrique » d'un processeur, en même temps que son mode d'emploi détaillé.



L'Intel 80 est organisé autour du microprocesseur 2650 dont nous étudions la programmation.

Les schémas des instructions

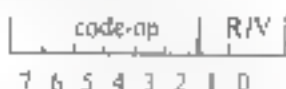
Dans une recette de cuisine, l'expression « faire revenir les oignons » s'analyse en : « Faire revenir » (l'opération) et « les oignons » (l'opérande). De plus, la recette fait appel implicitement aux moyens de réaliser cette étape de la recette : réchaud, sauteuse.

De même, la plupart des instructions d'un répertoire comme celui du microprocesseur 2650 comportent schématiquement deux parties (deux paquets de bits) :

- le code-opération (que nous abrègerons en code-op.) qui dit QUOI FAIRE ;
- les champs d'adresse, qui disent AVEC QUOI.

Selon la quantité d'information nécessaire pour désigner complètement les opérandes (peu s'il s'agit de registres, davantage s'il faut désigner une position de mémoire ou un élément d'entrée/sortie) les champs d'adresse seront plus ou moins grands.

Pour le 2650, l'essentiel des instructions comporte un code-opération de 6 bits, complété de 2 bits qui désignent soit un premier opérande (registre), soit une variante du code-op. (par exemple, une condition). Ce qui constitue le premier octet ; et dans certains cas, le seul (d'une instruction).



Selon différentes techniques de désignation d'un second opérande (il en faut bien deux, pour une addition, par exemple), il faudra pour obtenir une instruction complète :

- un second octet, en particulier si ce second octet est le deuxième opérande, ou
- deux octets supplémentaires, si l'on doit adresser un emplacement mémoire (ce qui exige 13 ou 15 bits pour le 2650).

Ainsi, le 2650 a dans son répertoire, trois schémas de base, ou formats d'instruction, caractérisés par leur taille, et résumés sur la figure 1.

* En abrégé, on dit « code-opération » ou « code-op. ».

Dans le 2650, les instructions comportent un code opération de 6 bits complété de 2 bits qui désignent soit un premier opérande soit une variante du code-op.



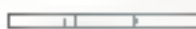
Format	Nombre octets	Type d'opérande
	1	Le plus souvent, un registre
	2	Valeur sur un octet ou emplacement de mémoire désigné par une adresse « réduite »
	3	Emplacement de mémoire désigné par une adresse « complète »

Figure 1.

C'est le code-op, qui est « lu » le premier par le microprocesseur, et qui lui « annonce » si l'instruction est à 1, 2 ou 3 octets. Au besoin, le microprocesseur lira donc un ou deux octets supplémentaires en séquence, avant de procéder à l'exécution proprement dite. On doit constater, au passage, qu'un microprocesseur consacrera approximativement la moitié de son activité (et des accès à la mémoire) à la lecture et à l'analyse des instructions.

Un programme pour l'étude du répertoire

A notre habitude, nous recourons à l'expérimentation plutôt qu'à la théorie, pour l'étude du répertoire de notre microprocesseur. Aussi allons-nous procéder à la « mise à feu » de l'ISO* et y entrer un petit programme très simple : dans ce programme nous mettrons des emplacements pour placer successivement des instructions nouvelles.

Ce programme s'énonce comme suit :

- Lecture des clés du pupitre dans le registre R0.
- « trois mesures pour rien ».
- écriture du contenu du registre R0 sur les voyants.
- arrêt du microprocesseur (halte).

Ou, sous forme de l'organigramme de la figure 2.

Pour sa traduction en « binaire », nous adopterons une présentation classique selon 6 « colonnes de texte, telle que celle que nous donnons tableau 1. Nous sommes déjà dans une certaine mesure familiers avec les deux colonnes de gauche, qui donnent les adresses d'implantation du programme et la traduction (code-object), ainsi qu'avec la colonne de droite, celle des commentaires illustrant le programme. Expliquons un peu les trois autres colonnes.

La colonne « étiquette » sert à nommer des « points de passage »

(ici, le DEBUT et la FIN du programme) et/ou des emplacements de mémoire. Il s'agit là d'un artifice pour faciliter la rédaction et la lecture des programmes sous une forme symbolique et qui ne laisse pas de trace directe dans la traduction.

La colonne « opération » est, elle, directement déterminante pour la traduction, car c'est là que s'énoncent les noms mnémotechniques (*) des codes-op. Notre esprit préfère (c'est comme ça) retenir des noms de baptême plutôt que des chiffres, et en particulier des chiffres binaires ! Aussi chacun des codes-op, dans un répertoire d'instructions reçoit-il un nom mnémotechnique, du moins pour le lecteur de langue anglaise !

Ainsi, dans notre programme : **READ** comme **REAd Data**, « lecture de donnée » (instruction qui lit nos clés)

NOP comme **No-Operation**, « non-opération » (instruction qui ne fait rien d'autre que prendre le temps d'être vue par le processeur)

WRITE comme **WRite Data**, « écriture de données » (instruction qui écrit sur les voyants)

HALT qui s'explique d'elle-même !

Pour le moment, la colonne « paramètres » est vide car nos quelques instructions sont si simples qu'elles sont toutes réduites à leur seul code-op.

Cette présentation est généralement admise par toute la communauté informatique ; nous l'emploierons pour sa commodité, et nous conseillons au lecteur de l'utiliser. Le tout est d'adopter une présentation standard et bien ordonnée !

Opération entre registres

Avant de manipuler, vérifiez que le commutateur d'interruption de la face dessous est dans la position **KEYBOARD**, disposez aussi le commutateur voulu sur **NON-ENT DATA PORT**. Vous pouvez

Fig. 2 - Organigramme de ce petit programme, tel qu'il est écrit dans le code de clés.

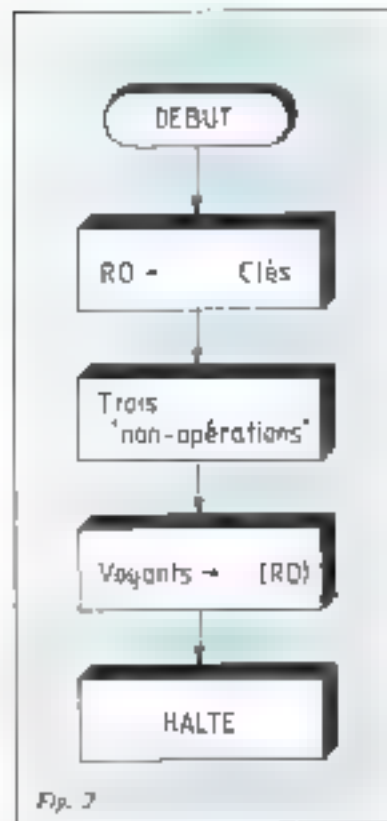


Fig. 2

* Pour ceux de nos lecteurs qui ne connaissent pas l'organisation des claviers, nous donnons dans la partie **KEYBOARD**.

* Mnémotechnique : qui aide la mémoire (Lecteur) ; et n'est pas de nature à provoquer l'arrêt de travail.

* L'adresse de mémoire est indiquée en hexadécimal sur cette « étiquette » (la colonne de droite de ce tableau).

Tableau 1

Programme : LEÇON 3		Auteur : JM COUR		Date : 11/78		Page : 1/1	
Adresse	Traduction	Étiquette	Opération	Paramètres	Commentaires		
0 0 0	7 0	DEBUT	REDD. R0		R0 — clés		
0 0 1	C 0		NOP				
0 0 2	C 0		NOP				
0 0 3	C 0		NOP				
0 0 4	F 0		WRD. R0		Voyants — IRB		
0 0 5	4 0	FIN	HALT		Arrêt		
0 0 6							

maintenant entrer le programme
en mémoire :

Fig. 3 - Aux codes en mémoire le programme de départ, on va ajouter de dupliquer successivement sur le clavier les voyants indiqués.

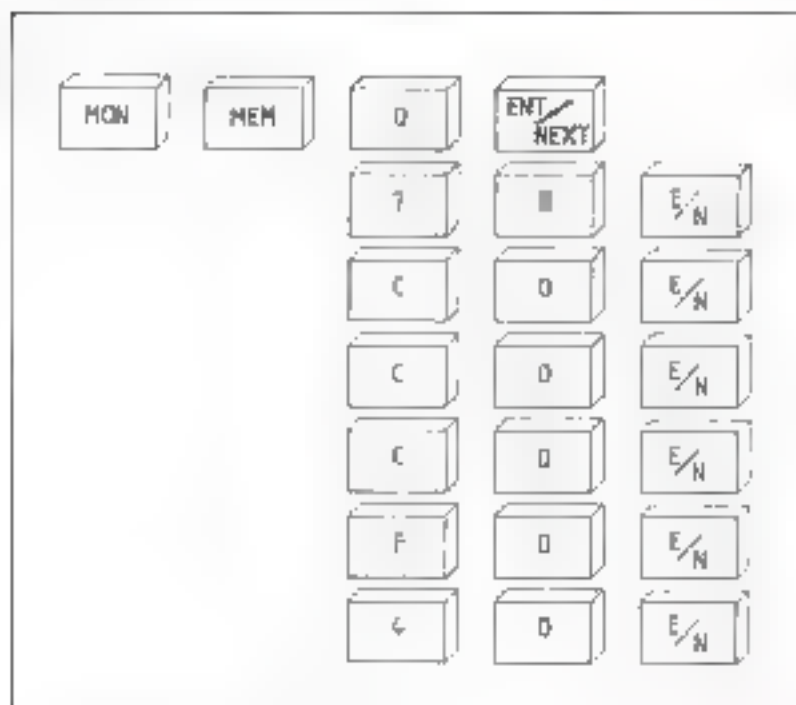


Fig. 4 - Revenir en mémoire de 2650. Le programme est alors à son moment pour exécuter, soit programme de 4 cases de 2650.

Le programme s'exécute depuis l'origine par RST, et l'on constate que :

- les clés sont « récupérées » sur les voyants ;
- le témoin auxiliaire RUN s'éteint, ce qui signifie que le processeur est arrêté (HALT) ?

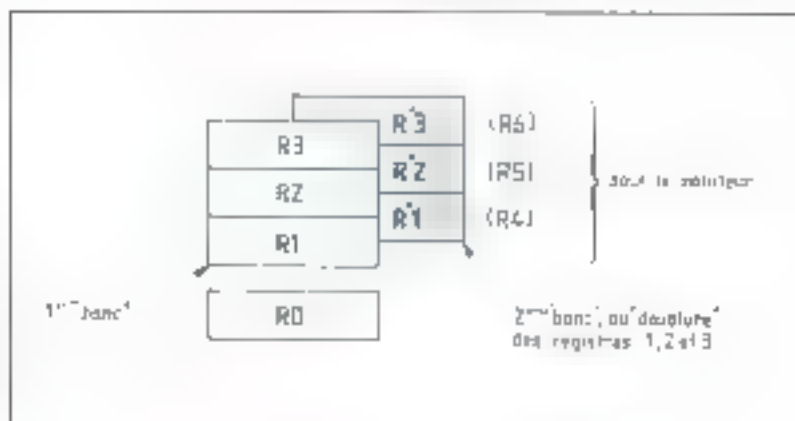
On peut recommencer le programme autant de fois que l'on veut par RST, et vérifier que la récupération est fidèle : en effet, les instructions NOP ne font pas définitivement aucun traitement entre la lecture et l'écriture de l'octet.

Une première façon d'intervenir, autrement dit, d'insérer un traitement entre l'entrée et la sortie, sera de combiner l'octet avec le contenu d'un des registres généraux du 2650.

Le microprocesseur comporte en effet une (tres) petite mémoire de travail interne, agencée selon la figure 4.

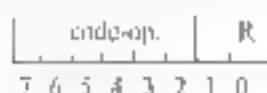
A tout moment, le programme dispose, dans le 2650 même, de quatre cases d'un octet, les registres R0, R1, R2, R3 ; une « double » des registres 1, 2 et 3 est aussi disponible, par un mécanisme de confrontation que nous laisserons temporairement de côté ; retenons seulement qu'à un instant donné quatre registres seulement sont « visibles ».

Une série d'instructions du 2650 permet de combiner le registre Zéro et l'un quelconque des



L'adressage relatif indique sur un seul octet la différence entre les adresses de l'emplacement de l'instruction et de l'opérande.

registres. Elles n'occupent qu'un seul octet et se codent comme suit :



Ainsi, le code-op. d'une addition avec registre est 100000 et l'addition du contenu du registre 1 au registre 0 donne l'oplet d'instruction :



code-op. ADDZ

Soit 81 en hexadécimal

Les codes-op. mnémoniques de telles instructions se terminent par la lettre Z, les trois premières lettres désignant l'opération ; ici :

ADDZ :

ADDITION avec registre Zéro

qui réalise l'addition $R0 = (R0) + (R1)$ « somme des contenus des registres 0 et 1, résultat dans le registre 0 »

Nous allons insérer cette instruction à la place du premier NOP du programme : symboliquement, sur notre feuille de programmation, il vient

000	81		ADDZ	R1	R0 = (R0) + (R1)
-----	----	--	------	----	------------------

Pour maîtriser l'exécution d'une telle instruction, nous aurons recours au moniteur, que l'on rappellera par **MON** (si nécessaire, pressez à la fois **MON** et **RSU**), il nous faut :

• entrer l'instruction

MEM **1** **E/N** **8** **1** **E/N**

• pour donner une valeur connue (prenons 1) au registre 1, utiliser la touche **RFC**

REG **1** **1** **E/N**

• pour demander que le programme s'exécute à partir de l'adresse 0, utiliser de nouveau **REG**

REG **0** **0** **E/N**

On voit apparaître à chaque pression de **RFC** la demande « r = 0 » : notre première frappe désignera le registre que nous voulons voir et/ou modifier ; 1 fait apparaître « r1 = 0 » ; C fait apparaître « PC = xxxx », où PC est, supprimons-le, l'abréviation de Program Counter, le fameux **compteur ordinal** qui progresse pour désigner en mémoire les instructions successives.

La « logique » de consultation et mise à jour de ces différents éléments est la même que pour les opérations en mémoire ; par exemple, vous aurez constaté qu'après le registre 1 et sa validation par **E/N**, le moniteur vous a « proposé » automatiquement le registre 2 par « r2 = 0 ».

A ce point, nous allons solliciter, pour mieux voir le déroulement, l'exécution pas à pas ; mettons toutes les clés vers le bas pour entrer 0, et pressons **STEP**, il apparaît :

0001 81 — prochain code-op
ADDZ, R1

La première instruction a été exécutée, ce que l'on vérifie en pressant **REG** et en visualisant

« r0 = 00 » ; on vérifie par **E/N** que « r1 = 01 ». Effectuons un nouveau pas **STEP**, il vient :

0002 C0 — prochain code-op
NOP

En visualisant de la même façon le registre 0, on voit maintenant « r0 = 01 », ce qui montre que l'addition s'est bien effectuée. Par **STEP** successifs, nous atteignons

0004 F0 — prochain code-op. :
WRID, R0

qui est l'instruction de sortie sur les voyants ; un **STEP** supplémentaire et l'on a « 1 » sur les voyants :



Sur l'affichage, 0005 40 montre la prochaine instruction de HALTE. Un dernier **STEP** éteint

RUN, et désormais, **STEP** est inutile.

Cette longue description de la manipulation, étape par étape, était nécessaire pour bien voir le principe de l'« expérience » : le lecteur peut maintenant, seul, effectuer une série d'exercices pour se familiariser avec les instructions entre registres.

Opérande

« immédiat »

Pour l'opération d'addition entre registres, nous avons employé un artifice plutôt laborieux (appel au moniteur) pour injecter la valeur voulue dans le registre opérande R1. Dans ce même but, on est conduit à imaginer plutôt une instruction qui se formulerait tout bêtement « ajouter 1 » : instruction que l'on qualifiera facilement d'immédiate.

Ce type d'instruction existe dans le 2650, avec le format générique suivant :

Code-op.	R(V)	Opérande
?	0 ?	0
1 ^{er} octet		2 ^e octet

Dans la plupart des cas, le premier octet donne, outre le code-op., le numéro d'un registre qui contiendra le **premier opérande** (avant) et le **résultat** (après) ; le deuxième octet est le **deuxième opérande**, et « fait partie » de l'instruction.

Par l'addition, dans ce format, le code-op. est 100001, le mnémonique correspondant est ADDI, c'est-à-dire **ADDITION IMMEDIATE**. Pour avoir le même résultat que dans notre première manipulation, nous composerons l'instruction

100000100001000000000001

ADDI R0 valeur « 1 »

Valeur hexadécimale : 8201

que nous substituons comme précédemment. Le « texte » du programme est modifié.

0 0 1	84 01		ADDI, R0	1	R0 ← (R0) + 1
0 0 3	C0		NOP		un NOP reste

On observe cette fois-ci dans le texte qu'il y a deux octets de traduction pour une seule ligne, ce qui est la convention la plus réelle. Cela implique, bien sûr, que l'adresse d'implantation de la ligne suivante soit en progression de 2.

Cette substitution étant effectuée dans le programme, vous pourrez vérifier que l'on obtient rigoureusement les mêmes résultats que dans la première manipulation.

Opérandes en mémoire

Avec le format immédiat, nous avons cherché une première façon, visiblement « élémentaire » d'avoir un opérande en mémoire. Un autre format d'instruction plus « absolu » s'imagine aisément, dans lequel on précise en extenso l'adresse d'un octet, qui sera l'opérande.

Sur le 2650, ce format est de la forme :

Code-op.	R/V	Poids forts	Poids faibles
7	0 15	8 7	0
1 ^{er} octet		2 ^e octet	
adresse complète			

En fait, il est un peu compliqué par des variantes (puissances, l'indirection et/ou l'indexation), ces mécanismes sont tellement importants qu'un prochain article leur sera (présentement) réservé, dont le sujet principal est l'organisation des données.

Cela dit, dans les cas simples, ce format est facile à interpréter. Pour obtenir l'encadré un programmeur équivalent avec ce format d'instruction, nous trouvons dans le répertoire le code-op. ADDA comme ADDition Absolue, en binaire 100011.

Prenons arbitrairement comme position de mémoire-opérande l'octet d'adresse hexadécimale 1FF (qui est le dernier de notre mémoire vive) : on constitue l'instruction :

1 0 0 0	1 1 0 0	0 0 0 0	0 0 0 0	1 1 1 1	1 1 1 1
ADDA R0		adresse hexa 01FF			

et le texte de programme se modifie comme suit :

0 0 1	8 C 0 1 F F	ADDA, R0	0 1 F F	
0 0 4	F0	WRD, R0		

On forcera cette nouvelle instruction entre 001 et 003, et, avant de manipuler, on peut forcer grâce au récepteur la valeur 1 à l'emplacement 1FF.

MON MEM 1 F F EN
0 1 EN

pour vérifier que le fonctionnement est à nouveau le même.

L'adressage relatif : un raccourci ingénieux

Si l'on suppose qu'un opérande se situe, en mémoire, à « quelques octets » de l'instruction, est-il bien nécessaire de se donner deux octets, pour en spécifier l'adresse ? Alors que l'on pourrait sur un seul

0 0 1	8 8 1 D :	ADDR, R0	H' 1 D'	
0 0 3	C 0	NOP		

octet indiquer seulement la **différence** entre l'emplacement de l'instruction (que donne le PC) et l'emplacement de l'opérande.

Sur les processeurs comme le 2650, le procédé d'adressage **relatif** permet effectivement de pren-

dre ce « raccourci », grâce à un nouveau format d'instruction sur deux octets, où le second octet contient le **déplacement** (en anglais : offset), c'est-à-dire la quantité qui doit s'ajouter au **contenu du compteur ordinal** pour obtenir l'adresse effective de l'opérande.

Ainsi se réalise une double éco-

nomie de place (un octet de moins qu'en absolu) et de temps (un cycle d'accès à la mémoire). Cela dit, il

faut observer qu'au moment où le microprocesseur déjante « toute l'instruction », le PC (par définition même) contient déjà l'adresse de l'instruction suivante : autrement dit, l'adresse de l'instruction considérée, plus 2.

Composons par exemple l'instruction ADDR, comme ADDition Relative, de code 100010, que nous allons de nouveau insérer dans notre programme par substitution, aux emplacements 001 et 002. Si l'on place arbitrairement l'opérande à l'adresse 20h, le déplacement se calcule comme suit :

Emplacement instruction	001
plus 2	+ 2
adresse de référence	003

Déplacement = 020 - 003, soit 1D en hexa.

Le texte sera modifié comme suit (nous allons plus vite, avec l'habitude !).

A condition de placer 01 à l'emplacement 20, on trouvera, encore une fois, que le programme fonctionne à l'identique !

■ % du temps d'exécution d'un programme est passé essentiellement à recopier les informations.

Des nombres « négatifs »

Et si notre opération avait été déposée « avant » l'instruction ? Il est clair que dans ce cas la quantité qui doit s'ajouter au contenu du PC doit être négative. Pour rendre compte de cette possibilité, qui existe bel et bien sur le 2650, il va nous falloir introduire la notion de nombre négatif codé en complément à deux.

Si nous venons nous qu'avec N bits, nous pouvons coder 2^N objets. Ainsi sur un octet, nous représentons de manière « naturelle » (voir le deuxième article) les nombres de 0 à 255 (décimal). Mais nous pouvons tout aussi bien choisir de coder tous les nombres signés, de -128 à +127, en passant par zéro ; ce qui ne demande pas plus des deux cent cinquante six combinaisons allouées.

Cela dit, ce qui nous intéresse, c'est que le code choisi soit compatible avec l'addition binaire ordinaire, en ce sens que la somme d'un nombre et de son opposé doit être nulle. La méthode « qui marche » est la représentation en complément à 2, ou l'on obtient l'opposé d'un nombre en deux étapes.

(a) on complémente ce nombre (les 0 deviennent des 1 et vice-versa) ;
(b) on ajoute 1 au résultat.

Obtenons ainsi le complément à deux du nombre trois, sur 8 bits :

« trois »	0000 0011
(a) complémenter	1111 1100
(b) plus 1	+ 1
« moins trois »	1111 1101

Et vérifions, en bonne algèbre, que $3 + (-3) = 0$

« trois »	0000 0011
« moins trois »	+ 1111 1101
donne « zéro »	0000 0000

ce qui est le résultat voulu (si l'on ne tient pas compte de la dernière retenue, qui va au-delà des 8 bits)

On constate facilement que dans cette convention le bit le plus à gauche est à « 1 » pour les nombres négatifs, et à « 0 » pour les nombres positifs (ou le zéro). De

plus, jusqu'à 127 (décimal), soit 7F (hexa), les nombres positifs sont codés de manière « naturelle ».

A retenir aussi deux nombres « remarquables » dans la convention du complément à 2 : 1111 1111 (ou « plein 1 ») qui représente « -1 » ; et 1000 0000 qui représente « -128 ». En hexadécimal sur un octet : FF et 80.

Vision globale du répertoire

Ouf ! Nous avons fini avec les préliminaires indispensables. En effet, pour le microprocesseur 2650, la lecture du répertoire est d'une simplicité (presque) enfantine, dès l'instant où l'on sait que toutes les instructions, à peu de chose près, sont construites selon l'un des quatre modèles déjà vus

De plus, le fabricant est bon avec nous, car il observe des règles strictes pour les noms mnémotechniques de ses instructions :

- les opérations entre le registre 0 et un autre registre s'identifient par la lettre Z (exemple : LODZ) ;
- les opérations entre un registre et un opérande immédiat, par la lettre I (exemple : EORD) ;
- les opérations avec la mémoire, par la lettre A si l'adresse est absolue (exemple : COMA) ou la lettre R si elle est relative (exemple : SUBR)

Nous sommes en mesure « ce niveau d'expliquer les tableaux de la figure 5 dans lequel sont regroupées toutes les instructions du 2650.

Le tableau opérations regroupe toutes les instructions relatives à « opérateurs », avec quatre colonnes pour les quatre registres possibles. En regard de chaque code-op mnémotechnique, la traduction en hexadécimal est donnée directement, elle incorpore le numéro de registre.

Le tableau branchements résume l'impressionnant arsenal d'instructions de rupture de séquence, donc de décision dont dispose le 2650.

Le tableau entrée/sortie donne les 6 instructions d'échange d'information « avec l'extérieur ». On notera que chacun des quatre registres peut, indifféremment, s'employer comme source ou destination des octets échangés

Le tableau mot d'état donne dix instructions, qui se réfèrent à deux registres très « spéciaux » du 2650 (PC et PS) dont nous n'avons pas encore parlé. Enfin, on a deux petits tableaux pour des opérations spéciales (et qui portent bien leur nom) et les divers, que nous examinons déjà.

Exercice

Repérez dans ces divers tableaux les instructions dont nous nous sommes déjà servis

Les instructions de copie

Si vous avez déjà programmé en langage-machine, vous le savez : sinon, il vous faut savoir (et vous vérifierez bien vite) que, dans un programme, on passe l'essentiel du temps à recopier l'information. (Dans le « meilleur » des cas, 10 à 20 % du plus de l'activité se consacre au « calcul » !)

A l'intérieur du micro-ordinateur, les Anglo-Saxons ont pris plus ou moins l'habitude d'établir une hiérarchie entre les sources et destinations possibles, à savoir, entre les registres généraux, et entre ces registres et la mémoire. Selon cette hiérarchie, on « charge » (LOAD) ou on « range » (STORE) les informations.

Pour le 2650, un petit diagramme (fig. 6) permet de réunir cette hiérarchie, et la signification des différentes opérations.

Les entrées/sorties, étranges avec l'extérieur, s'expriment, elles, comme des « lectures » (READ) et des « écritures » (WRITE), d'un port d'entrée (input-port) vers un registre, et d'un registre vers un port de sortie (output-port).

Ⓐ

Opérations	R0	R1	R2	R3
LODZ	00	01	02	03
LODI	04	05	06	07
LODR	08	09	0A	0B
LODA	0C	0D	0E	0F
STRZ	C1	C1	C2	C3
STRR	C8	C9	CA	CB
STRA	CC	CD	CE	CF
ADDZ	80	81	82	83
ADDI	84	85	86	87
ADDR	88	89	8A	8B
ADDA	8C	8D	8E	8F
SLBZ	A0	A1	A2	A3
SUBI	A4	A5	A6	A7
SUBR	AC	AD	AE	AF
SLBA	AC	AD	AE	AF
ANDZ	—	41	42	43
ANDI	44	45	46	47
ANDR	48	49	4A	4B
ANDA	4C	4D	4E	4F
IORZ	60	61	62	63
IORI	64	65	66	67
IORR	68	69	6A	6B
IORA	6C	6D	6E	6F
EORZ	20	21	22	23
EORI	24	25	26	27
EORR	28	29	2A	2B
EORA	2C	2D	2E	2F
COMZ	E0	E1	E2	E3
COMI	E4	E5	E6	E7
COMR	E8	E9	EA	EB
COMA	EC	ED	EE	EF
RRL	D0	D1	D2	D3
RRR	50	51	52	53

Ⓑ

Entrée/Sortie	R0	R1	R2	R3
REDD	70	71	72	73
REDC	76	77	78	79
REDE	54	55	56	57
WRD	F0	F1	F2	F3
WRDC	B0	B1	B2	B3
WRTE	D4	D5	D6	D7

Ⓒ

Spéciales	R0	R1	R2	R3
TMJ	1-4	F5	F6	F7
DAR	94	95	96	97

Ⓓ

Branchements	N.C.	R0	R1	R2	R3	< NEG.	>	= NUL	>	> POS.	=
ZBRR	4B										
BCTR	1B					1A		1B		19	
BCFR							9A		9A		9B
BCTA	11					1E		1C		1D	
BCFA							4D		4E		4C
BIRR		D8	D9	DA	DB						
BIRA		DC	DD	DE	DF						
BDRR		F8	F9	FA	FB						
BDRR		FC	FD	FE	FF						
BRNK		58	59	5A	5B						
BRNA		5C	5D	5E	5F						
BXA	9E										
ZBSR	8B										
BSTR	3B					3A		3B		39	
BSFR							89		8A		8B
BSTA	B					3E		3C		3D	
BSFA							8D		8E		8C
BSNR		78	79	7A	7B						
BSNA		7C	7D	7E	7F						
BSXA	8F										
BETC	17						16		14		15
RETE	17						36		34		35

Fig. 3 - Le jeu d'instructions de 2650 est classé en six groupes :

- A - Les opérations.
- B - Les branchements.
- C - Les entrées/sorties.
- D - Les instructions spéciales.
- E - Les instructions contenant le mot d'état.
- F - Les divers : NOP et HALT.

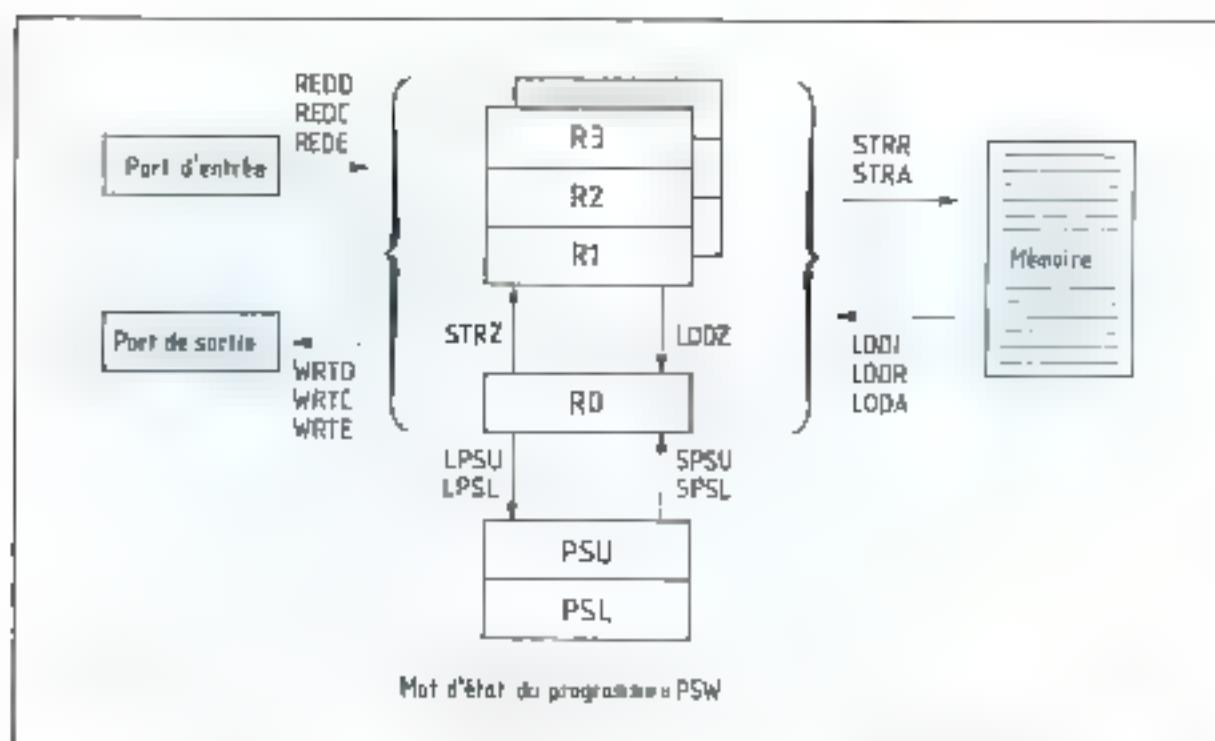
Ⓔ

Mot d'état	
LPSU	92
LPSL	93
SPSL	12
SPSL	13
PPSU	76
PPSL	77
CPSL	74
CPSL	75
TPSU	84
TPSL	85

Ⓕ

Divers	
NOP	CO
HALT	40

Fig. 6. - Différents échanges et transferts d'informations et leurs implications, entre les registres de données et les ports d'entrée/sortie.



Les opérations arithmétiques et logiques

Comme la plupart des micro-processeurs de la même classe, le 2650 n'a qu'un petit nombre de telles opérations ; cependant, ces opérations sont suffisantes pour que, par combinaison et répétition, on puisse effectuer des multiplications, divisions, etc.

Les additions et soustractions (ADD et SUB) se passent de commentaires. Les opérations logiques disponibles sont le ET (AND), le OU inclusif (IOR) et le OU exclusif (EOR) ; des tables de vérité bien connues donnent leur résultat, chaque opération logique s'effectuant « bit à bit » entre deux octets.

AND	0	1	IOR	0	1	EOR	0	1
0	0	0	0	0	1	0	0	1
1	0	1	1	1	1	1	1	0

(différence)

Les opérations de comparaison (COM) seront traitées plus naturellement avec les branchements,

dans le processus de prise de décision.

Nous restent les deux opérations de décalage, ou rotation, qui agissent sur un seul opérande, dans un registre, par recopie des bits d'un rang vers la gauche (RRL, Rotate Register Left) ou vers la droite (RRR, Rotate Register Right). Avec quelques précautions, ces deux instructions peuvent s'interpréter comme une multiplication ($\times 2$, pour RRL) et une division ($:2$, pour RRR) rudimentaires.

Commentaires et perspectives

Au point où nous en sommes, nous avons déjà une bonne perception des opérations de notre micro-ordinateur ; mais nous avons laissé de côté :

- les mécanismes de décision ■ d'organisation (branchements, sous-programmes) ;
- les variantes puissantes de l'adressage (indirection et indexation).

La raison est que les considérations sur la structure des programmes et sur la structure des données sont si importantes, qu'elles nous ont paru justifier un article entier, sur chaque thème.

Arrivé au troisième numéro, le lecteur peut être dans l'une ou l'autre de deux situations :

- Il a fait l'acquisition d'un Instructions 50. Il est certain, dans ce cas, qu'il aura commencé à fabriquer des programmes beaucoup plus copieux que ceux de notre initiation. Alors, nous pensons que la comparaison entre ses expériences et nos prochains articles sera fructueuse, car nous pénétrons sur le terrain soi-disant « avancé » de la programmation structurée.

- Il n'a pas pu pas acheter ce matériel. Alors, qu'il considère que la suite de notre série lui permettra, le jour venu, d'éviter le plus possible de ces « faux-pas » qui sont le lot de tous les programmeurs, professionnels ou non. ■

Jean-Michel COUR

* Jean-Michel COUR aime à jouer à l'Archéologie Informatique : il va ainsi dans l'ordinateur micro-informatique au sein de la société CSI.

L'unité de commande

L'Unité Arithmétique et Logique (ALU) a pour but essentiel, le traitement, la manipulation et la gestion des données. Elle peut réaliser des fonctions logiques telles que ET, OU, inversion, ... des fonctions arithmétiques comme l'addition, la soustraction, l'incrémental et la décrémentation ainsi que des fonctions de comparaison ou de test.

Les informations nécessaires au fonctionnement ■ l'ALU sont stockées en mémoire et représentent deux types bien distincts : les données ou informations traitées (opérandes) appliquées sur les entrées de l'Unité Arithmétique et Logique seront traitées par elle ; et les instructions du programme (informations traitantes) ou code opération seront analysées par l'unité de commande aussi appelée unité de contrôle.

Ainsi, l'unité de commande, que nous étudions aujourd'hui, est l'organe du microprocesseur qui gère les instructions que le programmeur a inscrit en mémoire. Pour cela, elle est constituée d'un registre d'instruction qui stocke les instructions issues de l'emplacement mémoire adressé par le compteur ■ programme ; d'un décodeur nécessaire au décodage du mot contenu dans le registre d'instruction et d'un séquenceur central qui génère les micro-instructions indispensables au bon cheminement des informations.

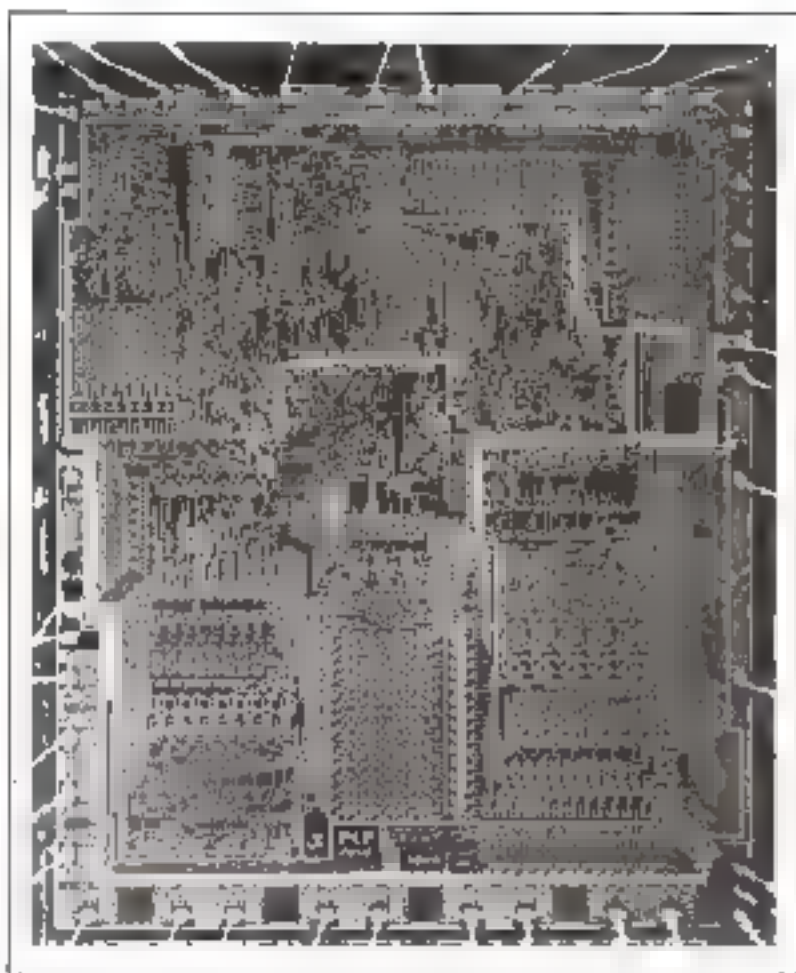
Il n'est bien entendu pas possible, au niveau de cet article, d'étudier de façon détaillée les problèmes posés par la conception et l'optimisation de l'unité de commande. Nous nous contenterons d'une approche intuitive du problème en choisissant le séquencement d'une instruction que nous avons déjà étudié lors d'un précédent article * :

LDA A (adresse)

La figure 1 indique l'emplacement de l'unité de commande dans un système à microprocesseur. Le schéma synoptique de cette unité de commande est donné figure 2.

Elle comporte ■ principales parties suivantes :

- un registre d'instruction
- un décodeur



Microphotographie du microprocesseur 2650 de Signetics (Dw 87C)

— un séquenceur central.

Dans les microprocesseurs, le séquenceur est synchrone, c'est-à-dire que les micro-instructions seront émises au rythme de la fréquence d'horloge.

Notions de séquenceur central

Le séquenceur central est l'organe qui génère les micro-instructions nécessaires au bon cheminement des informations. Les valeurs d'entrées du séquenceur sont fournies d'une part par l'instruction et les conditions d'adressage, d'autre part, par l'état de la machine qui regroupe un certain nombre d'informations telles que les codes conditions de l'Unité

Arithmétique et Logique et les demandes d'interruptions, états de bouton du pupitre de commande...

Décodage de l'instruction

L'instruction est décodée à l'aide d'un décodeur digital, circuit combinatoire à l'entrée duquel on applique un code à n bits. La sortie est constituée de N sorties, avec $N = 2^n$.

Une seule sortie ■ trouve à 1 pour chacune des valeurs du code d'entrée. Ce type de décodeur, appelé « 1 parmi N » est réalisé avec des circuits combinatoires. Traçons la table de vérité et les équations logiques correspondantes dans le cas où N est égal à 4.

* Micro-Systemes
numéro 1, page 87.
« Le cheminement
des informations
dans un
microprocesseur ».

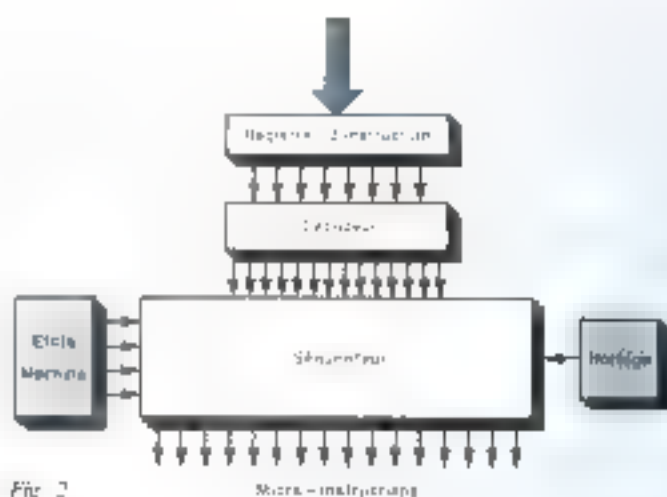


Fig. 2

Fig. 2 - Une unité de commande se compose d'un registre d'instruction, d'un décodeur et d'un sélecteur pour ce dernier.

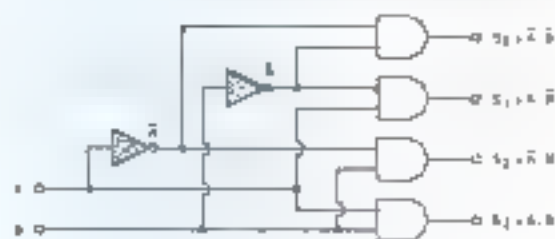


Fig. 3

Fig. 4 - Une matrice de diodes réalise le décodeur d'un mot binaire.

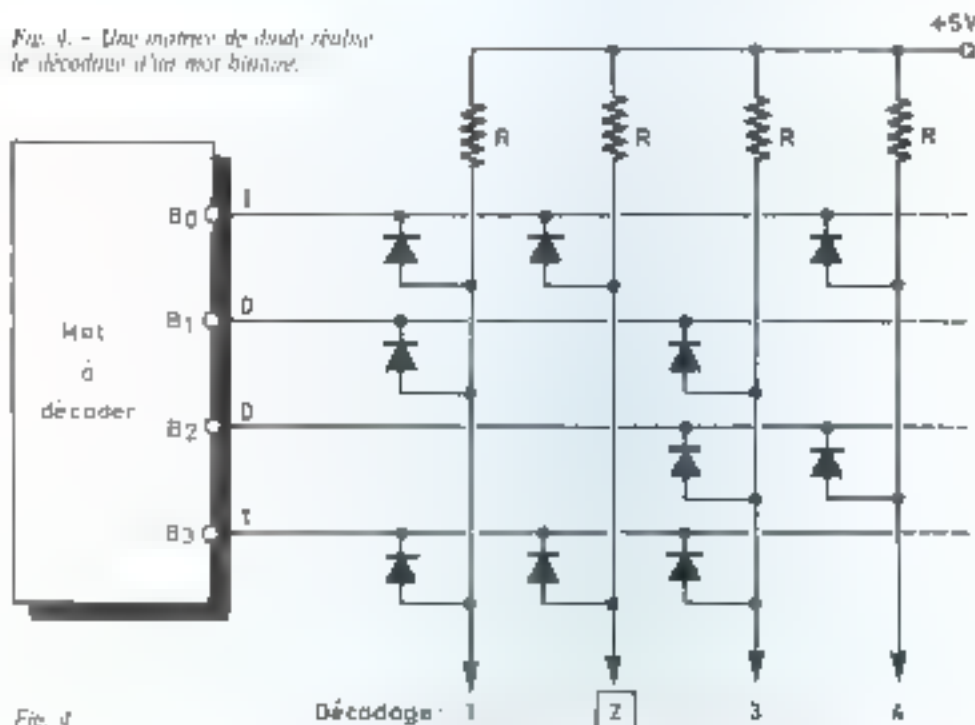


Fig. 4

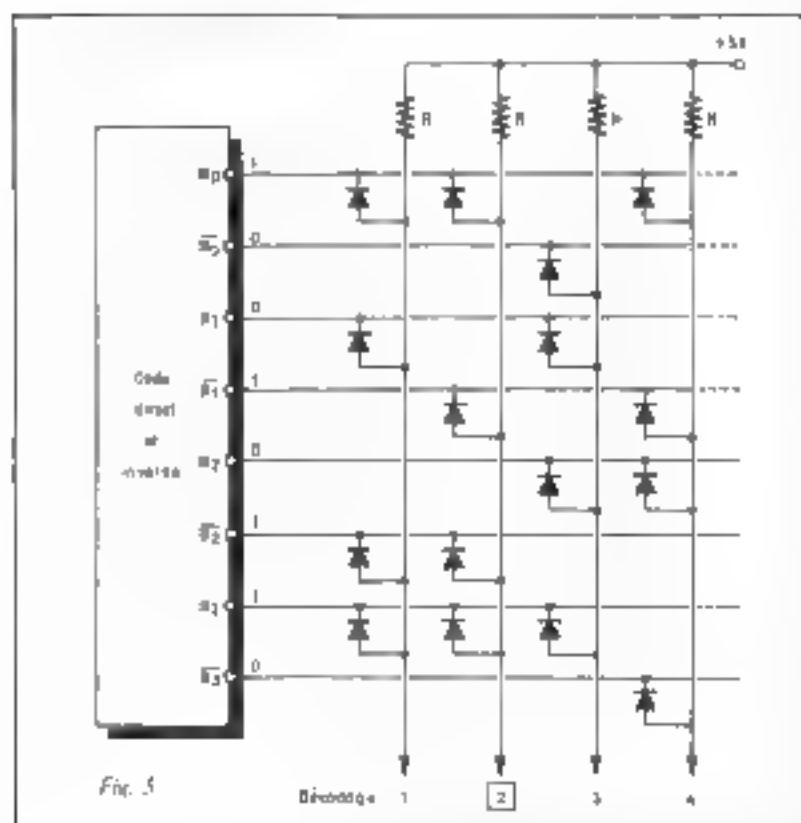


Fig. 5

Décodeur

Fig. 5. - Pour définir sans ambiguïté la sortie sélectionnée, il est nécessaire de décoder simultanément le code binaire et son inverse. Dans notre cas, la sortie 2 est sélectionnée lorsque le code 1001 est présent sur b_3, b_2, b_1 et b_0 .

Fig. 6. - Décodeur « 1 parmi N » réalisé en technologie MOS à canal N. Les diodes sont maintenant remplacées par des MOS.

Fig. 7. - L'épaisseur de la couche d'oxyde d'un transistor MOS définit son état. Lorsque la couche est épaisse, le déblocage du transistor est impossible, son état est « 0 ».

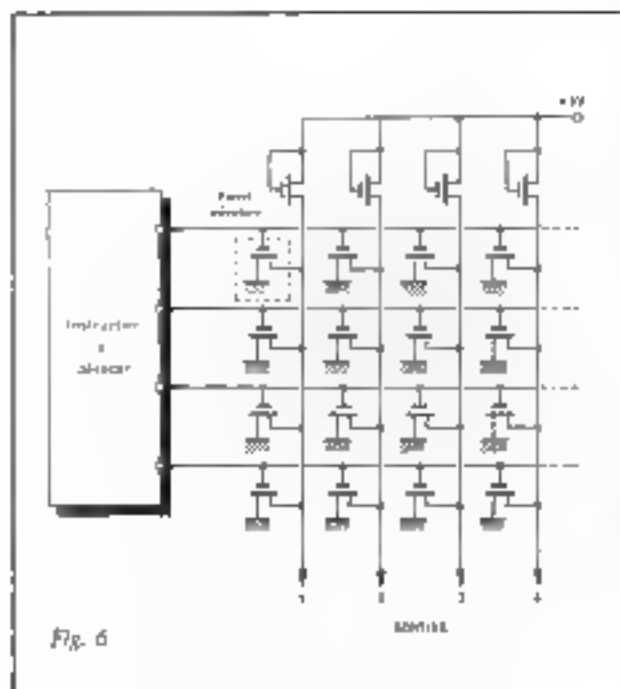


Fig. 6

Sorties

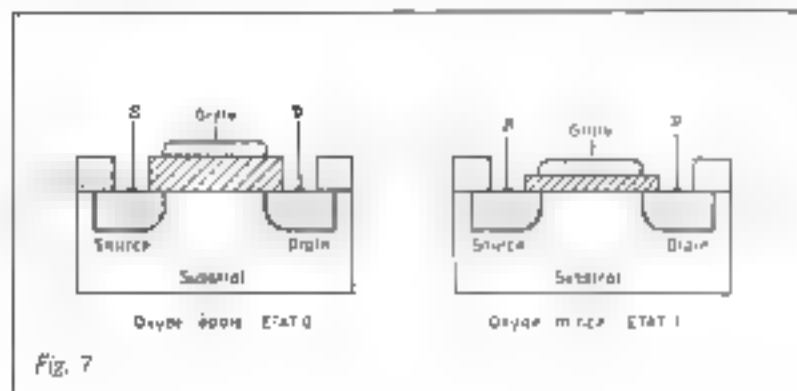


Fig. 7

transistor, sinon il est bloqué) permet de tracer le schéma de la figure 6.

Décodeur à mémoire morte

Une matrice de décodage est un quadrillage parfait où les colonnes sont alimentées en permanence, les rangées étant connectées par l'intermédiaire de l'instruction à décoder.

Le point mémoire est constitué par un transistor MOS commandé par la « gate ». Suivant l'épaisseur de la couche d'oxyde sous la grille, on obtient facilement un « 1 » ou un « 0 » comme le montre le schéma de la figure 7. Certains MOS possèdent une couche d'oxyde mince (état 1) alors que d'autres ont la métallisation « gate » déposée sur une couche d'oxyde épais (état 0) et rend ainsi leur déblocage impossible.

Analysons à titre d'exemple le décodage de l'instruction LDA, A (adresse) qui charge le contenu de la mémoire désignée par l'adresse dans l'accumulateur. Le code de cette instruction est :

$$\begin{array}{cccc} 1 & 0 & 1 & 1 \\ \hline & & & 0 & 1 & 1 & 0 \\ \hline & & & & & & 6 \end{array}$$

en hexadécimal

Le décodage de cette instruction est réalisé par l'équation logique suivante :

$$\text{LDA } A = D_7 \overline{D_6} D_5 D_4 \overline{D_3} D_2 D_1 \overline{D_0}$$

La matrice de décodage étant constituée par des fonctions OU, nous pouvons transformer cette expression d'après le théorème de

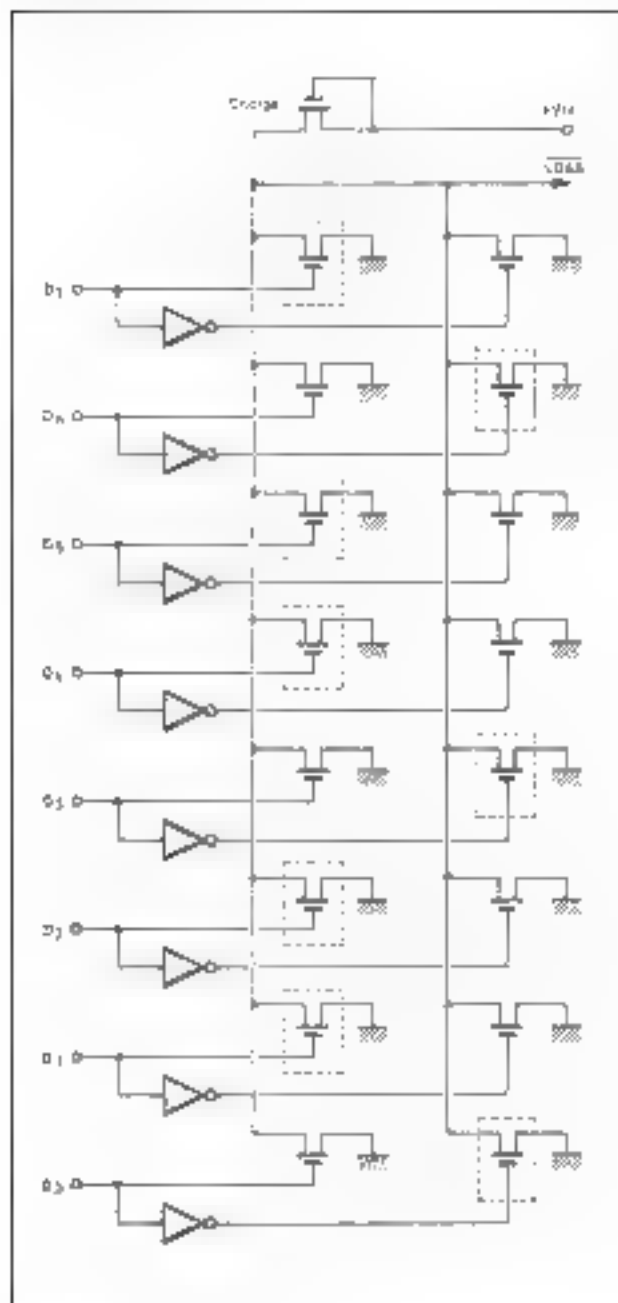
* Théorème
de MORGAN
 $A = \overline{\overline{a} \cdot \overline{b} \cdot \overline{c} + \overline{d}}$

Morgan * de façon à ne faire apparaître que des opérations OU logique

Ainsi l'équation de LDA A devient

$$\begin{aligned} \overline{\text{LDA A}} &= \overline{D_7 \cdot \overline{D_6} \cdot D_5 \cdot D_4 \cdot \overline{D_3} \cdot D_2 \cdot D_1 \cdot \overline{D_0}} \\ &= \overline{D_7} + D_6 + \overline{D_5} + \overline{D_4} + D_3 + \overline{D_2} + \overline{D_1} + D_0 \\ (1) \overline{\text{LDA A}} &= (\overline{D_7} + \overline{D_5} + \overline{D_4} + \overline{D_2} + \overline{D_1}) + (D_6 + D_3 + D_0) \end{aligned}$$

Fig. 3 - Décodage de l'équation LDA A. Les termes MDS en italique sont à l'état « 0 ».



Le schéma logique de $\overline{\text{LDA A}}$ est représenté figure 3 (les points mémoires « 0 » sont en couleur). Il est aisé de voir que l'équation est vérifiée quand D_7 est à 0 ($\overline{D_7}$) ou

lorsque D_6 est à 1 (D_6) ou encore si D_5 est à 0 ($\overline{D_5}$) et nous retrouvons la relation initiale (1).

Décodeur en structure P.L.A.

P.L.A. provient de l'anglais Programmable Logic Array ou réseau logique programmable. Le principe d'un réseau logique programmable est basé sur la remarque suivante : toute fonction logique peut s'écrire sous forme d'une somme de produit.

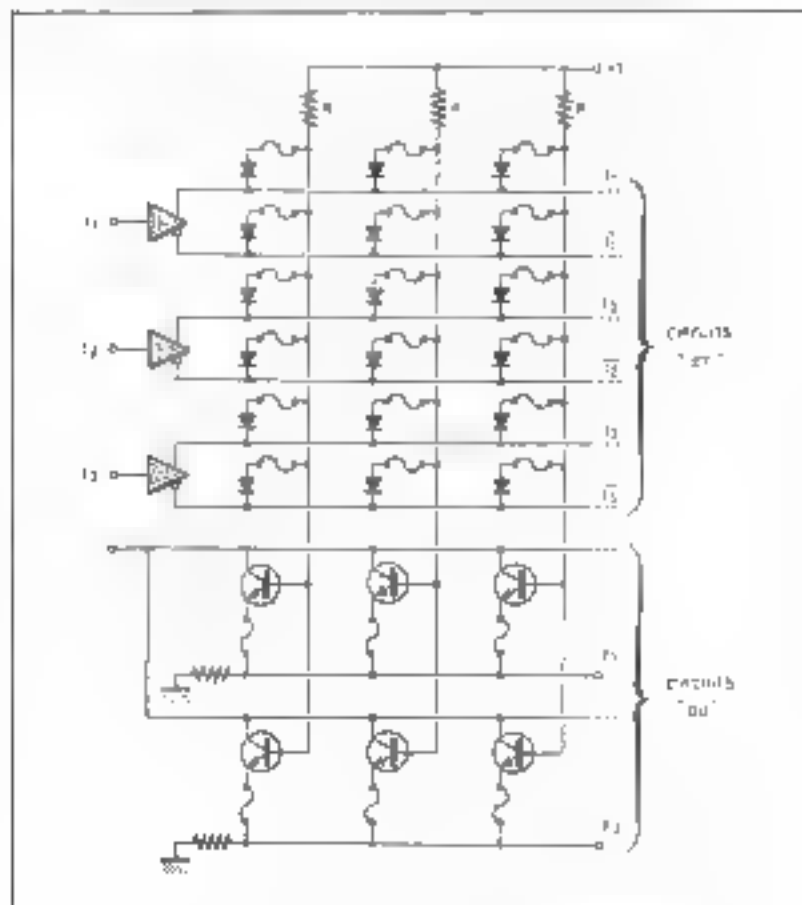
En effet, si nous reprenons notre exemple précédent, l'équation.

$$\text{LDA A} = D_7 \cdot \overline{D_6} \cdot D_5 \cdot D_4 \cdot \overline{D_3} \cdot D_2 \cdot D_1 \cdot \overline{D_0}$$

peut se transformer en une somme de deux produits

$$\begin{aligned} \text{LDA A} &= (D_7 \cdot D_5 \cdot D_4 \cdot D_2 \cdot D_1) \cdot (\overline{D_6} \cdot \overline{D_3} \cdot \overline{D_0}) \\ \text{d'où : } \overline{\text{LDA A}} &= \overline{(D_7 \cdot D_5 \cdot D_4 \cdot D_2 \cdot D_1) \cdot (\overline{D_6} \cdot \overline{D_3} \cdot \overline{D_0})} \\ \overline{\text{LDA A}} &= (\overline{D_7} \cdot \overline{D_5} \cdot \overline{D_4} \cdot \overline{D_2} \cdot \overline{D_1}) + (D_6 + D_3 + D_0) \end{aligned}$$

Fig. 4 - Schéma de principe d'un réseau logique programmable (P.L.A.).



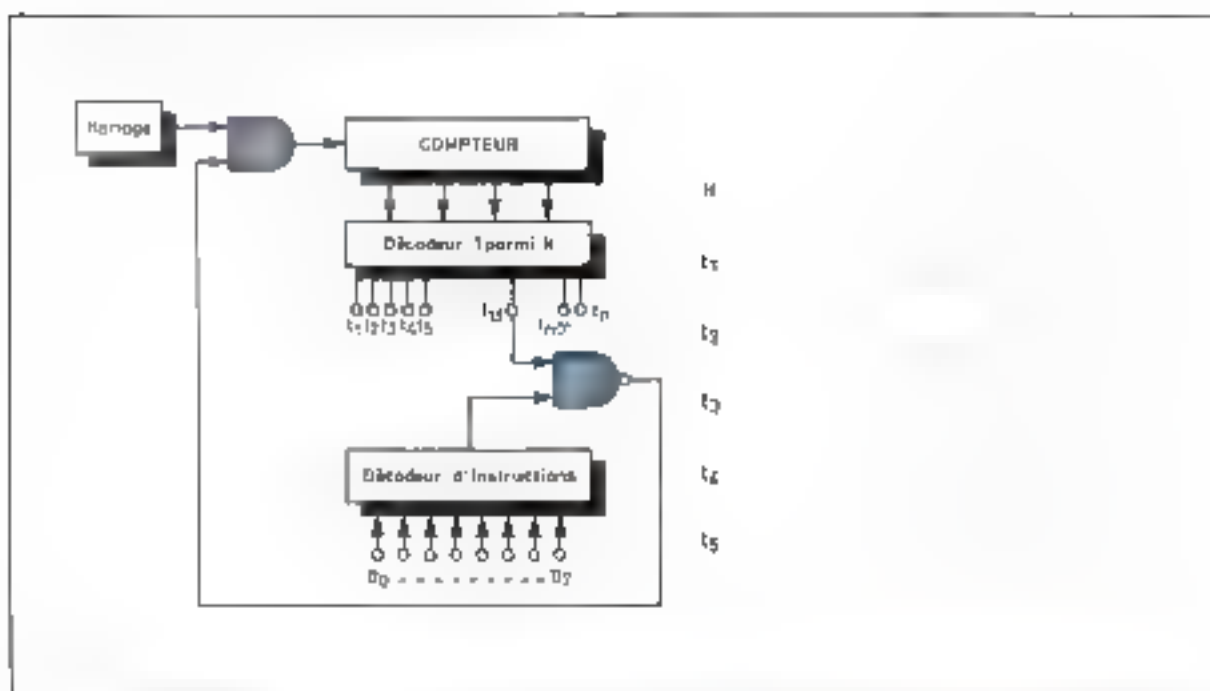


Fig. 12. - Dans un distributeur de phase, les impulsions d'horloge incrémente un compteur. Un décodeur « 1 parmi N » fournit successivement sur chacune de ses sorties les phases t_1, t_2, \dots, t_n .

Il est très important que chacune de ces micro-instructions, générée par le séquenceur, soit répétée dans le temps : par conséquent, leurs phases doivent être émises par un distributeur de phase. Le principe de ce distributeur de phase est représenté figure 12.

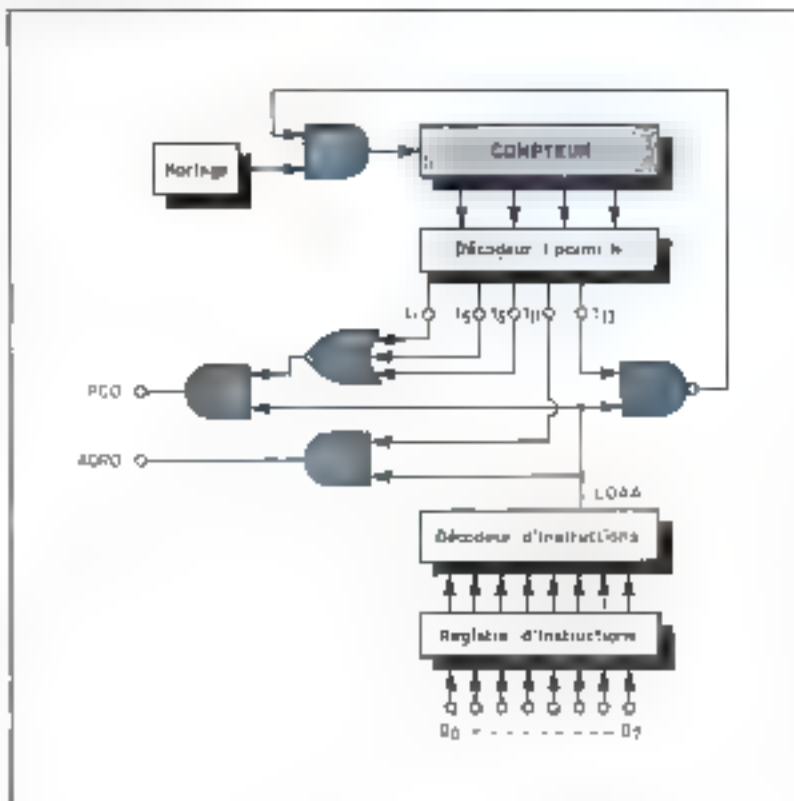
Des impulsions d'horloge sont appliquées à un compteur. Un décodeur du type « 1 parmi N » fournit successivement à chacune de ses sorties, les phases $t_1, t_2, t_3, \dots, t_n$.

Reprenons l'exemple de l'instruction LDA A, en appliquant l'information à la sortie du décodeur d'instruction et la phase t_{13} , sur un circuit NAND, le distributeur de phases s'arrêtera automatiquement à la treizième impulsion d'horloge.

Equations logiques des micro-instructions

Il faut maintenant écrire l'équation logique de chacune des micro-instructions. A titre d'exemple, nous pouvons établir pour l'instruction LDA l'équation de la micro-instruction PCO (mettre l'information du compteur de programme sur le bus d'adresse) qui

Fig. 13. - Schéma logique d'un séquenceur appliqué au décodage des instructions PCO et ADRO.



La micro-programmation consiste à stocker en mémoire un programme qui génère les micro-commandes dans l'ordre nécessaire à l'exécution de l'instruction.

L'unité de commande

est générée durant les temps t_1 , t_2 et t_3 . L'équation de PCO s'écrit :

$$PCO = LDA (t_1 + t_2 + t_3)$$

De même, si nous prenons la micro-instruction ADRO (expédier le contenu du registre d'adresse temporaire sur le bus adresse), qui doit être présenté au temps t_2 , nous aurons :

$$ADRO = LDA . t_2$$

Il est donc facile de réaliser le schéma logique du séquenceur pour ces deux micro-instructions (Fig. 13). Bien sûr, il faut étudier chacune des micro-instructions pour l'ensemble des instructions. Par exemple, si nous regardons l'équation de PCO pour les instructions LDA (adresse), STA (adresse) et JMP (adresse), nous aurons :

$$PCO = LDA (t_1 + t_2 + t_3)$$

$$PCO = STA (t_1 + t_2 + t_3)$$

$$PCO = JMP (t_1 + t_2 + t_3)$$

PCO peut alors s'écrire

$$PCO = (LDA + STA + JMP) (t_1 + t_2 + t_3)$$

Inconvénients de la logique câblée

Cette approche élémentaire nous montre que pour l'ensemble des instructions, les équations booléennes des micro-instructions, seront plus ou moins complexes et nécessiteront surtout de nombreux circuits de logiques combinatoires.

Aussi, en pratique, ces circuits sont remplacés par un réseau logique programmable (P.L.A.).

En effet, l'instruction PCO peut se transformer comme suit :

$$PCO = (LDA + STA + JMP) (t_1 + t_2 + t_3)$$

et

$$PCO = (LDA + STA + JMP) (t_1 + t_2 + t_3)$$

$$PCO = (LDA + STA + JMP) + (t_1 + t_2 + t_3)$$

$$= LDA . STA . JMP + \overline{t_1} . \overline{t_2} . \overline{t_3}$$

ce qui est facile à réaliser avec une structure P.L.A.

Ces transformations d'équations se feront de même pour toutes les micro-instructions. L'ensemble des circuits de décodage d'instruction, distributeur de

phases, et codage des équations de micro-instructions, seront gérés à l'aide d'un P.L.A.

Notions de micro-programmation

L'évolution normale de la technologie permettra d'obtenir des vitesses de fonctionnement plus élevées et des densités d'intégration plus grandes.

Ainsi, dans l'avenir, des instructions de plus en plus complexes seront à la disposition de l'utilisa-

teur. Par exemple dans le micro-processeur TMS 9940 de Texas Instrument, on trouve l'instruction de **multiplication de deux nombres**. On dit alors que ces instructions sont microprogrammées.

La micro-programmation consiste donc à stocker en mémoire un programme qui génère les **micro-commandes** dans l'ordre, nécessaires à l'exécution de l'instruction. Les bases de la microprogrammation ont été définies par Wilkes en 1951 d'après le modèle de la figure 14.

L'instruction d'entrée est considérée comme la première micro-instruction du programme. Elle est décodée, et par l'intermédiaire d'une matrice (mémoire morte, ou PLA en général), elle fournit les micro-commandes nécessaires aux registres et à l'A.L.U.

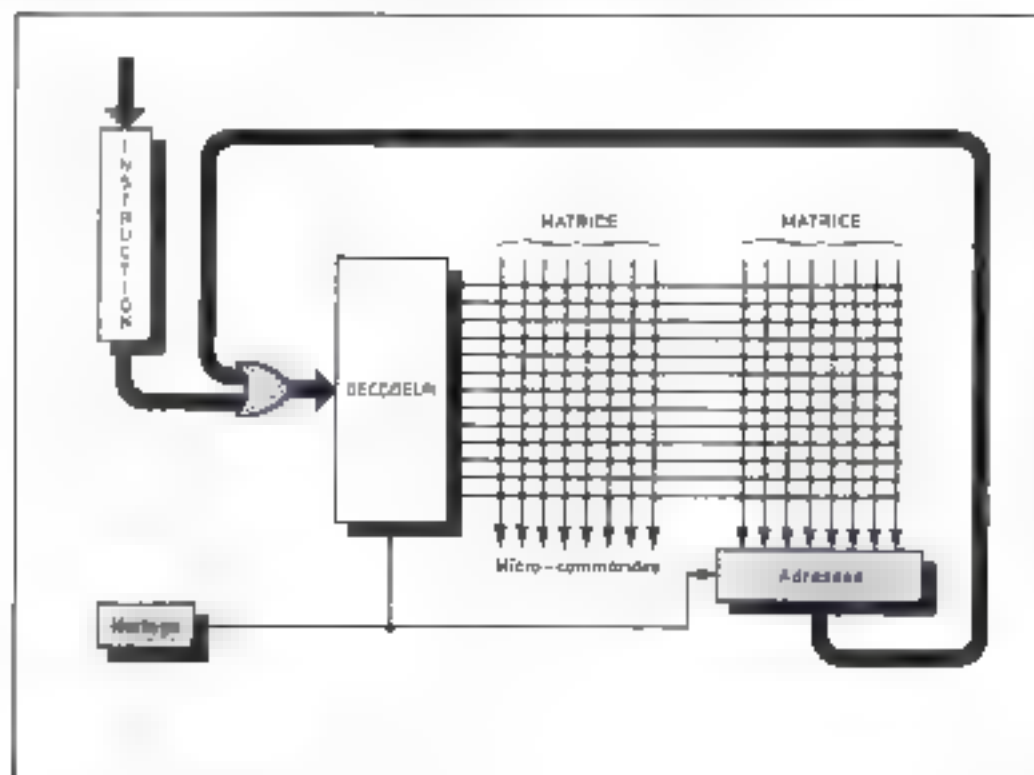
En même temps, elle génère l'adresse de la micro-instruction suivante qui sera appliquée au décodeur, au prochain cycle d'horloge.

Le codage des micro-instructions

Il existe deux principes possibles de codage :

- A chaque bit de la micro-instruction est associé une micro-commande. Cette méthode entraîne une longueur exagérée de la micro-instruction, compte tenu du nom-

Fig. 14 - Métrie de Wilkes définissant les bases de la microprogrammation



bre important de micro-commandes nécessaires au bon fonctionnement du système.

● A chaque macro-commande correspond une configuration binaire codée de la micro-instruction. Cette méthode nécessite un décodeur du type 1 parmi N utilisant un grand nombre de transistors.

En pratique, on utilise un compromis entre ces deux méthodes que l'on appelle le **codage par champs**. Les différentes micro-commandes sont divisées en groupes indépendants fonctionnels (commande de portes sur l'A.L.U., commande 3^e état sur registre, commandes de chargement, déchargement, décalage, incrémentation...). Pour cela, on associe un « codage de champ » dans la micro-instruction.

A l'intérieur d'un champ, à chaque bit est associée une micro-commande (Fig. 15).

Adressage des micro-instructions

Pour minimiser le temps d'exécution du microprogramme, on utilise : l'**adressage explicite**.

La méthode consiste à diviser la partie de la micro-instruction contenant l'adresse en deux champs. Le premier contient explicitement les poids forts de l'adresse, le second contient soit directement les poids faibles de l'adresse si celle dernière est connue, soit l'adresse d'un élément de registre qui contient si elle est conditionnelle. C'est-à-dire, qu'au lieu de fonctionner séquentiellement, adresse mémoire par adresse mémoire + 1 comme le fait le compteur programme du microprocesseur, le système se branche à une adresse mémoire contenue dans la configuration binaire de la micro-instruction. Cette méthode est obligatoirement employée compte tenu du découpage par champs des micro-commandes.

Le deuxième champ de l'adresse est utilisé en général de la façon suivante :

- Il contient 2 ou 3 bits d'information et 1 bit d'indice.
- Si l'indice est à 0, les 2 ou 3 bits

représentent les poids faibles de l'adresse,

— Si l'indice est à 1, les 2 ou 3 bits adressent un registre qui contient les poids faibles de l'adresse. Dans la majorité des systèmes microprogrammes, cet indice est le bit 2 du registre d'état.

En conclusion, une micro-instruction de 2 octets par exemple, est divisée de la façon représentée en Figure 16. ■

Jean FREMAUX *

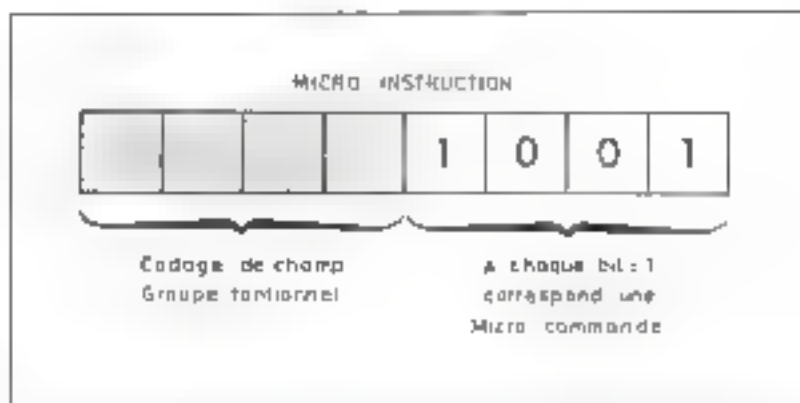
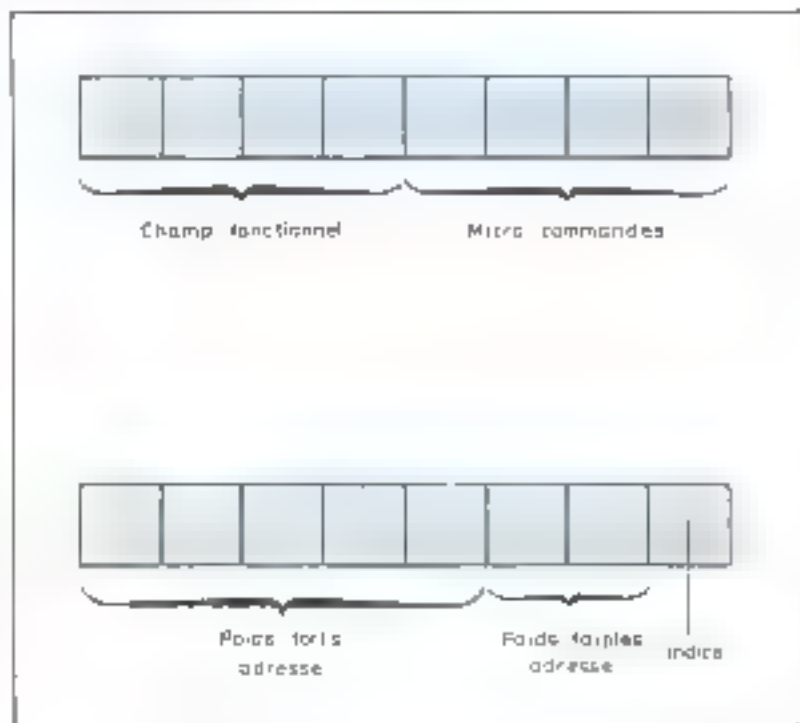


Fig. 15 - Les micro-commandes sont indexés par champs. Un champ est un groupe de bits associé à une fonction. Dans un champ, chaque bit correspond à une micro-commande.

Fig. 16 - Adressage explicite des micro-instructions



* Jean FREMAUX appartient à la direction générale de l'École Centrale d'Électronique et des Microprocesseurs.

Les micro-ordinateurs dans la vie quotidienne

Le « Concours Micro »

Quand la science prend conscience d'elle-même

Dans « La fonction sociale de la Science aujourd'hui », introduction d'un volume dressant le bilan des recherches scientifiques les plus actuelles, Jean-Jacques Salomon s'interroge sur les rapports de la Science et de la Société.

En effet, alors que nous vivons dans un monde essentiellement déterminé par les progrès de la science et de la technologie, et bien qu'il nous soit difficile de nier tout l'acquis qu'a pu en tirer notre société moderne, il est intéressant aujourd'hui de constater qu'à cet égard le scepticisme l'emporte plus souvent que l'optimisme.

Au siècle dernier, l'activité scientifique et technique était considérée comme un facteur décisif du progrès humain.

A présent, cet optimisme est remis en cause : le développement scientifique et technologique n'engendre pas nécessairement le progrès lorsque l'on doit en son nom payer pour tribu la dislocation de notre société.

De ce fait, on en vient à l'idée que la science ne devra plus être déterminante de notre société, mais être déterminée dans ses orientations et ses applications par l'obtention d'un consensus propre à traduire les aspirations des individus et non celles de quelques experts.

La conclusion à cette introduction appartient à J. J. Bernal pour qui « La révolution scientifique est entrée dans une nouvelle phase : elle a pris conscience d'elle-même ».

L'informatisation de la société

L'apparition d'une nouvelle technique telle que l'informatique a nécessairement des incidences économiques et sociales qui amènent la société à se prononcer sur des choix à la fois politiques et idéologiques. Il importe que notre société soit capable d'en promouvoir et d'en maîtriser les applications afin de toujours tendre vers le mieux-être de tous.

Rechercher les moyens pour conduire l'« Informatisation de la société », telle est la préoccupation du rapport Nora. L'objet de notre propos n'est pas d'entrer dans une analyse de ce document, mais ce dernier existe simplement pour nous montrer que nous sommes dès à présent engagés dans ce processus de réflexion.

Revenons à ces incidences économiques et sociales de l'informatique : Quelles peuvent-elles être ?

Sur le plan économique :

Le volume des données créées par l'homme a connu une augmentation rapide, ne serait-ce qu'en raison de la croissance démographique. Pour en assurer le traitement, l'informatique apporte un outil efficace dont l'utilisation accélère la mutation de notre société. Ainsi, on assiste à une forte diminution de la main-d'œuvre dans les secteurs primaires* et secondaires*, mais aussi à une croissance des services et des activités dont la matière première essentielle est constituée par l'information.

Dans ce dernier secteur, que l'on peut qualifier de « d'informationnel » et pour lequel 45 % de la population active française travaille déjà, il apparaît évident que l'informatique constitue l'unique moyen propre à en augmenter la productivité sur qui, nous avons jusqu'à maintenant fondé notre progrès économique.

Ceci veut dire que nous nous trouvons devant une nécessité économique et que plutôt que de l'éviter, il est

temps de rechercher comment il est possible qu'elle devienne une source de bienfaits pour l'individu.

Sur le plan social :

À la suite de ce qui précède, l'informatique doit nous faire passer d'une société industrielle à une société d'information à haute productivité où les conflits se porteront de préférence sur les facteurs culturels.

L'apparition de l'écriture sous les Sumériens* allait apporter une mutation décisive de l'humanité sans que pour autant ceux-ci en prennent conscience.

Aujourd'hui, l'informatique est peut-être à l'origine d'un phénomène comparable : extension de la mémoire, prolifération et mutation des systèmes d'information.

Le vocabulaire d'accès à la machine se banalisant, l'informatique induira des effets sur le langage et la syntaxe.

On s'arrêtera la communication informatisée maintenant que les messages commencent à pouvoir s'équiper en micro-ordinateurs ?

Que deviendra l'écriture traditionnelle ?

Notre culture individuelle faite principalement de l'accumulation de connaissances ponctuelles va se trouver bouleversée, désormais, plus que par son habileté à chercher et à utiliser des informations. Les concepts l'emporteront sur les faits, les étiquettes sur les réalisations.

Pour autant que ces considérations ne soient pas l'objet d'espérances utopiques ou de craintes inhibitrices, il n'en demeure pas moins qu'elles sont révélatrices d'un problème posé à notre société par la technologie.

De plus, il y a de fortes chances pour que, dans l'état actuel de nos connaissances, chacun ne soit pas encore en mesure de pouvoir apprécier vers quelles orientations il sera bon de guider les applications de cette technique et suivant quelles modalités.

Jusqu'à maintenant, l'informatique a toujours été coupée du grand public. Elle est perçue de la façon la plus défavorable qui soit.

Mais pour se prononcer en toute sérénité, il importe avant toute chose que l'opinion publique, de qui devra se dégager un consensus, dispose d'une information et d'une formation suffisante.

Peut-on répondre à ce besoin élémentaire ?

— OUI !

La micro-informatique ou l'ordinateur-gadget ?

Le progrès technologique vient de mettre à présent à notre disposition une informatique de dimension humaine, dite micro-informatique.

Grâce à une extrême miniaturisation intervenue dans l'informatique traditionnelle, sur le d'une diminution des prix tout aussi spectaculaire, l'ordinateur à usage personnel devient réaliste. A titre d'exemple, un ordinateur qui, il y a quinze ans se situait au sommet de la technologie, occupait une pièce entière.

Aujourd'hui, un microprocesseur de quelques millimètres de côté renferme la même puissance de calcul. A performances identiques, un composant qui coûtait 250 francs il y a dix ans vaut maintenant un centime.

Cette mutation rend possible à présent la fabrication de petits ordinateurs puissants et bon marché, désormais accessibles à une multitude d'utilisateurs, qui de ce fait conduisent à une rapide expansion de l'informatique. Eoin de demeurer le privilège des grands organismes, il s'ouvre à des centaines de milliers d'usagers, petites entreprises, professions libérales, lovers, etc., un champ d'applications inépuisables, à peine exploré.

Peut-être que si nous vivons dire que l'informatique marque un tournant dans l'histoire de l'humanité au même titre que l'écriture, il nous sera permis d'aller plus loin dans cette analogie en ajoutant que la micro-informatique est à l'informatique ce que l'imprimerie de Gutenberg fut à l'écriture.

L'informatique se démocratise enfin.

En son caractère personnel et personnalisable, il revient à chacun de l'utiliser librement, pour ses propres besoins et ses propres satisfactions.

Ramenée à une grande simplicité d'utilisation, cette informatique en cours de domestication a le grand mérite d'être accessible aux non-informaticiens ; finis les langages hermétiques, puisque le langage « Basic » s'apprend en quelques jours.

Il paraît maintenant que par un effort de sensibilisation et d'imitation à l'utilisation de micro-systèmes, nous construisons un pont qui permettra de franchir le fossé qui pendant trop longtemps a séparé le grand public de l'informatique traditionnelle.

Toutefois, on peut se demander si la construction de ce pont repose sur des assises solides.

N'y a-t-il pas quelques excroissances qui pourraient compromettre la réalisation de ce rêve un instant esquissé ?

Ce que nous dit la « Mission à l'informatique » c'est que rapidement nous nous engageons dans une « gadjé-tisation » comme cela s'est fait pour les calculateurs de poche.

Alors que ces instruments ont permis à certains de se surpasser dans le traitement des problèmes complexes, ce qui est un réel progrès, on trouve des utilisateurs qui n'ont pas fourni l'effort intellectuel minimum, nécessaire

pour tirer parti des possibilités de cet outil. Ces personnes, pour qu'une opération arithmétique simple passe nécessairement par l'utilisation de leur calculateur, et viennent à régresser dans la connaissance et la maîtrise de l'arithmétique.

Que doit-on faire ?

Il est évident qu'il faut à tout prix éviter de sombrer dans la facilité.

Le comportement de l'individu devant son micro-ordinateur ne doit pas être passif.

« Le Concours Micro » tremplin de la micro-informatique

C'est la raison pour laquelle la « Mission à l'informatique » a décidé de créer le « Concours Micro » afin d'inciter et d'aider tous ceux que la micro-informatique attire, à trouver les moyens d'une action résolument active.

● La « Mission à l'informatique » offre des prix pouvant atteindre 50 000 F et qui vous permettront d'acheter votre matériel tant souhaité. Des aides financières et techniques pourront vous être accordées pour perfectionner ce que vous avez déjà entrepris.

Un prix spécial de 30 000 F récompensera la meilleure étude consacrée aux économies d'énergie.

● Pour concourir, il vous suffit d'inventer et de réaliser des utilisations de l'informatique personnelle.

Pour cela, deux possibilités :

- Traiter un projet
- ou ● Réaliser une application et les soumettre au jury du concours.

On entend par **projet** une idée d'utilisation d'un micro-ordinateur dans la vie quotidienne.

Ce projet prendra la forme d'une description détaillée comprenant les organigrammes du logiciel et une évaluation complète du matériel nécessaire.

On entend par **réalisation** l'utilisation effective d'un micro-ordinateur dans la vie quotidienne. Elle doit comprendre un logiciel s'appuyant sur un matériel.

La catégorie réalisation comprend également des développements ou modifications de systèmes déjà existants.

● Afin de faciliter l'information des concurrents et de leur permettre de tester leurs projets ou réalisations, la « Mission à l'informatique » a choisi des « Points d'essai concours Micro ». Ils vous fourniront des informations techniques sur le matériel qu'ils possèdent ou qu'ils diffusent et seront en mesure de vous dispenser de nombreux conseils.

Enfin, chose importante, vous trouverez chez eux, un micro-ordinateur mis gracieusement à votre disposition pour vos essais.

Ainsi, fidèle à son éthique, la « Mission à l'informatique », à qui revient l'heureuse initiative de ce concours, va par la mise en place de ce vaste réseau national de « Points d'essai » contribuer à une large décentralisation et démythification de l'informatique.

A cela, il convient d'ajouter, et c'est là l'un des grands attraits de ce concours, que par le puissant appel à la créativité dont il procède, des milliers de personnes de tout âge vont trouver engagés dans une compétition qui ne manquera pas, à terme, d'asservir l'informatique aux besoins de notre société.

De ce seul fait, la micro-informatique ne peut plus sombrer dans un marché factice. Grâce à l'élan qu'aura suscité cette action des pouvoirs publics, les utilisateurs constitueront un bloc éclairé dont l'exigence et la pertinence des demandes entraîneront à une constante amélioration des systèmes. ■

J.-J. WANEGUE

* *La science humaine mesure le producteur, mais elle et la production de multiples produits.*

* *Le système scientifique s'empare d'une part la production d'objets et d'autre part les méthodes de représentation, ce qui a conduit à une certaine déshumanisation et à la réduction de l'homme à un objet.*

* *Vous êtes le peuple qui vit dans la base, celle de l'ordinateur, au 11^e millénaire de J.-C.*

Bibliographie

- La fonction sociale de la science aujourd'hui
de Jean-Jacques SÉJOURNÉ
Encyclopaedia Universalis
- L'Informatisation de la Société
de Simon NORA et Alan MINO
Documentation Française
- Ordinateurs et Opinions sociales
Ouvrage collectif
Collection Impact Science et Société — UNESCO

La mission à l'Informatique

La « Mission à l'Informatique » fait partie du Ministère de l'Industrie.

Elle a pour objectif de préparer et mettre en œuvre une politique d'utilisation de l'informatique.

Plus précisément, elle a pour attributions :

- d'aider les utilisateurs en leur fournissant les moyens leur permettant une plus grande maîtrise de l'informatique ;
- d'évaluer l'impact de l'informatique sur son environnement économique et social ;
- de participer à la définition et à la mise en œuvre d'une politique de formation et d'enseignement dans le domaine de l'informatique.

La Mission à l'Informatique dirigée par J-Claude Pélissier comprend 18 chargés de mission dont les travaux couvrent un très vaste domaine allant de l'informatisation des Administrations à la Formation à l'informatique.

« Mission à l'Informatique », 24, rue de l'Université, 75007 Paris.

Ce que peut vous apporter « Micro-Systèmes »

Si vous êtes seul et que vous souhaitez vous associer avec d'autres concurrents

Si vous ignorez où il vous serait possible de tester vos réalisations

Si votre projet vous pose encore de nombreux problèmes.

Et qu'en réponse à tout ceci vous aimeriez recevoir les conseils des spécialistes de Micro-Systèmes.

Faites-nous connaître vos questions en nous écrivant à :

Micro-Systèmes

Concours « Micro »

15, rue de la Paix, 75002 Paris

N'oubliez pas de nous indiquer votre nom, votre adresse, votre profession, votre âge

Si vous êtes étudiant, faites-nous connaître le nom de votre établissement d'enseignement

Enfin si vous cherchez à vous associer avec d'autres concurrents, il est important de savoir vers quel domaine vous envisagez d'orienter votre recherche

Si vous désirez recevoir le dossier d'information sur le concours, renvoyez le bulletin ci-dessous à :

Concours « micro »
Mission à l'Informatique
24, rue de l'Université, 75007 PARIS

Nom :
 Adresse :
 Age (H) : Profession (H) :
 (H) Facultatif

Les vœux de « MICRO-SYSTÈMES » vous accompagnent.

Jeu de la vie

Il y a une trentaine d'années, John Von Neumann, l'un des plus éminents artisans de la réalisation des ordinateurs, se posa une question fondamentale : une machine peut-elle se reproduire ?

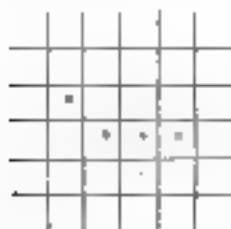
La réponse est oui. Mais Von Neumann ne répondit pas en exhibant une machine réelle. Il élabora sur le papier une machine abstraite : un automate cellulaire. C'est un damier où des pions vivent et meurent selon des règles logiques, en fonction de leur voisinage. Par la suite cette théorie des « automates cellulaires » s'est développée, et plusieurs mathématiciens ont exploré les lois pouvant être imposées aux pions du damier. Parmi celles-ci, John Horton Conway crée une série de lois qu'il baptise lui-même : *la Vie*.

La Vie évolue sur un damier plan illimité. Elle organise les morts et les naissances de pions sur les cases. Un pion naît sur une case lorsque les conditions sont favorables. Il meurt lorsque les conditions sont devenues intolérables pour lui. Plus précisément, les lois sont les suivantes :

— Chaque pion possède 8 voisins



— Naissances : il naît un pion dans toute case vide en contact avec exactement 3 cases occupées. Ainsi pour cette société de 4 pions, il y a 3 naissances indiquées par des X



— Morts : un pion peut mourir :

• Soit par isolement s'il est en contact avec un seul autre pion ou aucun ;



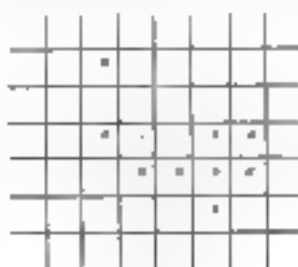
Une vie jouée sur un ordinateur. Ici, la société est à la 103^e génération. Elle compte 141 pions. (Après 103 générations, la société se développe à l'échelle d'un cube et passe au jeu tridimensionnel.)

• Soit par étouffement s'il est en contact avec quatre pions ou plus

Ainsi dans la société suivante, deux pions meurent par isolement et quatre par étouffement. Les morts sont barrés :



Dernière règle, les sociétés évoluent par sauts successifs, appelés générations. A chaque nouvelle génération, les morts et les naissances se produisent simultanément, sans influer les uns sur les autres. Ainsi la mort d'un pion ne l'empêche pas de participer à la naissance d'un autre. Dans la société précédente, si se produit 2 naissances et 6 morts :



La génération suivante est donc :



Ce qui donne 5 morts et 3 naissances, et la troisième génération devient :

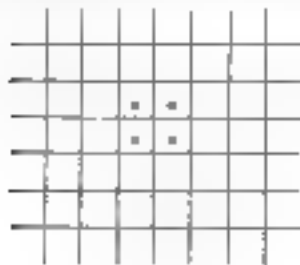


Génération suivante :

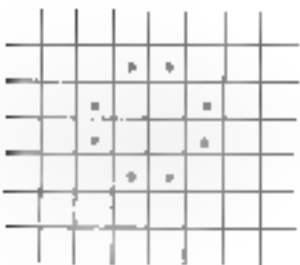


Etc.

La Vie connaît un grand succès depuis sa parution en 1970 dans Scientific American. De nombreux chercheurs amateurs étudient des sociétés particulières soit avec une feuille de papier et un crayon, soit sur ordinateur (comme au Palais de la Découverte). Certains types de société présentent des caractéristiques singulières, comme celles qui restent stables :



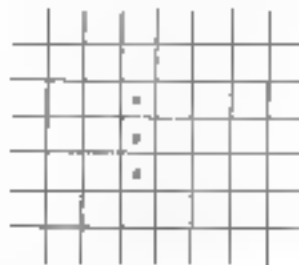
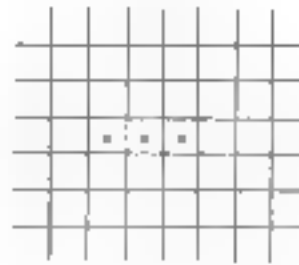
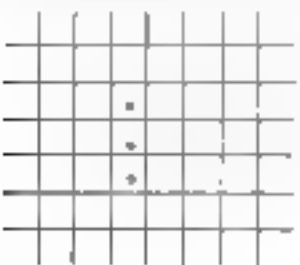
ou



ou

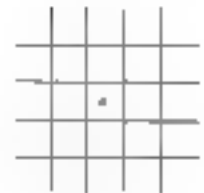
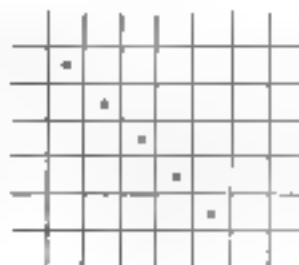
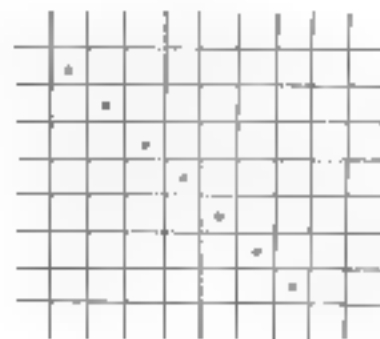


D'autres oscillent indéfiniment avec une période plus ou moins longue. L'exemple le plus simple en est le « zigzagant » :



Etc.

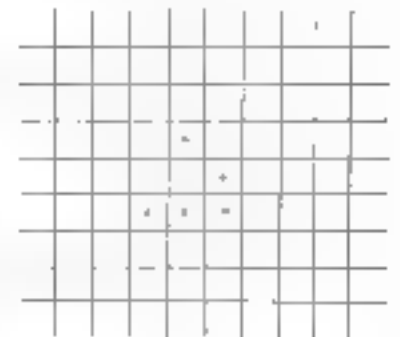
D'autres meurent lentement comme la « fusée » :



Mort

D'autres populations peuvent se déplacer

— Soit diagonalement comme celle-ci



— Soit horizontalement comme celle-ci



Plusieurs questions sont alors posées :

- Existe-t-il une population qui puisse s'étendre indéfiniment ?
- Que se passe-t-il en cas de choc entre une population stable et une qui se déplace ? Ou même entre deux populations qui se déplacent ?

A vous de faire l'essai à l'aide du listing en Basic ci-dessous

Le programme lui-même occupe 2 K octets en mémoire, mais le terrain sur lequel évolue La Vie peut demander beaucoup plus de place que cela. Les dimensions fixées à la ligne 110 peuvent donc être modifiées en fonction de la taille mémoire et aussi de l'écran servant à visualiser ces évolutions. Les autres lignes du programme restent inchangées.

Attention au temps d'exécution. Celui-ci peut devenir important si La Vie se déroule sur un grand terrain.

Mais regardons d'un peu plus

près le listing. Les lignes 200 à 340 servent à rentrer au clavier le dessin correspondant à la première génération. Pour qu'une réponse soit prise en compte correctement par le Basic, il faut qu'elle commence par un caractère visible. D'où l'obligation des parenthèses, qui sont ensuite éliminées à la ligne 300.

Le calcul de la génération suivante se fait de la ligne 1000 à la ligne 1480 en comptant les voisins de chacune des cases. Il faut éviter dans ce calcul les voisins qui se trouvent à l'extérieur du tableau réservé, d'où les nombreux tests de limites sur J (abscisse) et J (ordonnée). La création d'un nou-

vel individu dépend du nombre de voisins N et de la présence éventuelle d'un pion à la génération précédente (ligne 1330).

Il ne reste plus qu'à afficher le résultat (lignes 1440 à 1530) Ceci de nouveau à l'aide de deux boucles imbriquées, l'une comptant les lignes et l'autre plaçant les pions à l'intérieur de chaque ligne.

Le jeu se termine lorsqu'il n'y a plus de survivants, soit parce que la population s'est déplacée hors de l'écran, soit parce que tous les individus sont morts. ■

H. EYMARD-DUVERNAY

LISTING DU PROGRAMME

```

100 REM JEU DE LA VIE
110 H = 10 : V = 15 : REM DIMENSIONS DU TERRAIN
120 DIM A(0), P(0), O(0), M(1)
130 PRINT
140 PRINT TAB(10); " JEU DE LA VIE "
150 PRINT
160 PRINT " DESSINEZ LA PREMIERE GENERATION "
170 PRINT " CHAQUE CASE DOIT ETRE ENTRE PARENTHESES "
180 PRINT " TAPÉZ UN ESPACE SUIVY A PAS DE PION "
190 PRINT " ET L N + POUR CHAQUE PION PRESENT "
200 PRINT
210 I = 0 : G = 1
220 I = I + 1
230 IF I >= V THEN 1000
240 PRINT " LIGNE " ; I ; " : "
250 INPUT A$
260 IF A$ = " " THEN N = 0
270 A$ = LEFT$(A$, H + 2)
280 FOR J = 1 TO H
290 A(O, J) = 0
300 NEXT J
310 FOR J = 2 TO H : A(G, J) = 0
320 IF MID$(A$, J, 1) <> " " THEN N = 30
330 A(O, 1) = 1
340 NEXT J
350 GOTO 200
360 REM CALCUL DE LA POPULATION SUIVANTE
370 FOR I = 1 TO V
380 FOR J = 1 TO V
390 C(O, J) = 0
400 NEXT J
410 NEXT I
420 C = C + 1 : P = 0
430 FOR I = 1 TO H
440 FOR J = 1 TO V
450 N = 0 : REM NOMBRE DE VOISINS
460 IF J = 1 THEN N = 1/2
470 IF A(O, J - 1) = 1 THEN N = N + 1
480 IF I = 1 THEN N = 1/2
490 IF A(O + 1, J - 1) = 1 THEN N = N + 1
500 IF I = J THEN N = 1/2
510 IF A(O + 1, J) = 1 THEN N = N + 1
520 IF J = V THEN N = 1/2
530 IF A(O + 1, J + 1) = 1 THEN N = N + 1
540 IF I = V THEN N = 1/2
550 IF A(O, J + 1) = 1 THEN N = N + 1
560 IF I = 1 THEN N = 1/2
570 IF A(O, J - 1) = 1 THEN N = N + 1
580 IF I = V THEN N = 1/2
590 IF A(O, J) = 1 THEN N = N + 1
600 IF N = 0 THEN P = P + 1
610 IF N = 1 THEN O = 0
620 IF N = 2 THEN O = 1
630 IF N = 3 THEN O = 2
640 IF N = 4 THEN O = 3
650 IF N = 5 THEN O = 4
660 IF N = 6 THEN O = 5
670 IF N = 7 THEN O = 6
680 IF N = 8 THEN O = 7
690 IF N = 9 THEN O = 8
700 IF N = 10 THEN O = 9
710 IF N = 11 THEN O = 10
720 IF N = 12 THEN O = 11
730 IF N = 13 THEN O = 12
740 IF N = 14 THEN O = 13
750 IF N = 15 THEN O = 14
760 IF N = 16 THEN O = 15
770 IF N = 17 THEN O = 16
780 IF N = 18 THEN O = 17
790 IF N = 19 THEN O = 18
800 IF N = 20 THEN O = 19
810 IF N = 21 THEN O = 20
820 IF N = 22 THEN O = 21
830 IF N = 23 THEN O = 22
840 IF N = 24 THEN O = 23
850 IF N = 25 THEN O = 24
860 IF N = 26 THEN O = 25
870 IF N = 27 THEN O = 26
880 IF N = 28 THEN O = 27
890 IF N = 29 THEN O = 28
900 IF N = 30 THEN O = 29
910 IF N = 31 THEN O = 30
920 IF N = 32 THEN O = 31
930 IF N = 33 THEN O = 32
940 IF N = 34 THEN O = 33
950 IF N = 35 THEN O = 34
960 IF N = 36 THEN O = 35
970 IF N = 37 THEN O = 36
980 IF N = 38 THEN O = 37
990 IF N = 39 THEN O = 38
1000 IF N = 40 THEN O = 39
1010 IF N = 41 THEN O = 40
1020 IF N = 42 THEN O = 41
1030 IF N = 43 THEN O = 42
1040 IF N = 44 THEN O = 43
1050 IF N = 45 THEN O = 44
1060 IF N = 46 THEN O = 45
1070 IF N = 47 THEN O = 46
1080 IF N = 48 THEN O = 47
1090 IF N = 49 THEN O = 48
1100 IF N = 50 THEN O = 49
1110 IF N = 51 THEN O = 50
1120 IF N = 52 THEN O = 51
1130 IF N = 53 THEN O = 52
1140 IF N = 54 THEN O = 53
1150 IF N = 55 THEN O = 54
1160 IF N = 56 THEN O = 55
1170 IF N = 57 THEN O = 56
1180 IF N = 58 THEN O = 57
1190 IF N = 59 THEN O = 58
1200 IF N = 60 THEN O = 59
1210 IF N = 61 THEN O = 60
1220 IF N = 62 THEN O = 61
1230 IF N = 63 THEN O = 62
1240 IF N = 64 THEN O = 63
1250 IF N = 65 THEN O = 64
1260 IF N = 66 THEN O = 65
1270 IF N = 67 THEN O = 66
1280 IF N = 68 THEN O = 67
1290 IF N = 69 THEN O = 68
1300 IF N = 70 THEN O = 69
1310 IF N = 71 THEN O = 70
1320 IF N = 72 THEN O = 71
1330 IF N = 73 THEN O = 72
1340 IF N = 74 THEN O = 73
1350 IF N = 75 THEN O = 74
1360 IF N = 76 THEN O = 75
1370 IF N = 77 THEN O = 76
1380 IF N = 78 THEN O = 77
1390 IF N = 79 THEN O = 78
1400 IF N = 80 THEN O = 79
1410 IF N = 81 THEN O = 80
1420 IF N = 82 THEN O = 81
1430 IF N = 83 THEN O = 82
1440 IF N = 84 THEN O = 83
1450 IF N = 85 THEN O = 84
1460 IF N = 86 THEN O = 85
1470 IF N = 87 THEN O = 86
1480 IF N = 88 THEN O = 87
1490 IF N = 89 THEN O = 88
1500 IF N = 90 THEN O = 89
1510 IF N = 91 THEN O = 90
1520 IF N = 92 THEN O = 91
1530 IF N = 93 THEN O = 92
1540 IF N = 94 THEN O = 93
1550 IF N = 95 THEN O = 94
1560 IF N = 96 THEN O = 95
1570 IF N = 97 THEN O = 96
1580 IF N = 98 THEN O = 97
1590 IF N = 99 THEN O = 98
1600 IF N = 100 THEN O = 99
1610 IF N = 101 THEN O = 100
1620 IF N = 102 THEN O = 101
1630 IF N = 103 THEN O = 102
1640 IF N = 104 THEN O = 103
1650 IF N = 105 THEN O = 104
1660 IF N = 106 THEN O = 105
1670 IF N = 107 THEN O = 106
1680 IF N = 108 THEN O = 107
1690 IF N = 109 THEN O = 108
1700 IF N = 110 THEN O = 109
1710 IF N = 111 THEN O = 110
1720 IF N = 112 THEN O = 111
1730 IF N = 113 THEN O = 112
1740 IF N = 114 THEN O = 113
1750 IF N = 115 THEN O = 114
1760 IF N = 116 THEN O = 115
1770 IF N = 117 THEN O = 116
1780 IF N = 118 THEN O = 117
1790 IF N = 119 THEN O = 118
1800 IF N = 120 THEN O = 119
1810 IF N = 121 THEN O = 120
1820 IF N = 122 THEN O = 121
1830 IF N = 123 THEN O = 122
1840 IF N = 124 THEN O = 123
1850 IF N = 125 THEN O = 124
1860 IF N = 126 THEN O = 125
1870 IF N = 127 THEN O = 126
1880 IF N = 128 THEN O = 127
1890 IF N = 129 THEN O = 128
1900 IF N = 130 THEN O = 129
1910 IF N = 131 THEN O = 130
1920 IF N = 132 THEN O = 131
1930 IF N = 133 THEN O = 132
1940 IF N = 134 THEN O = 133
1950 IF N = 135 THEN O = 134
1960 IF N = 136 THEN O = 135
1970 IF N = 137 THEN O = 136
1980 IF N = 138 THEN O = 137
1990 IF N = 139 THEN O = 138
2000 IF N = 140 THEN O = 139
2010 IF N = 141 THEN O = 140
2020 IF N = 142 THEN O = 141
2030 IF N = 143 THEN O = 142
2040 IF N = 144 THEN O = 143
2050 IF N = 145 THEN O = 144
2060 IF N = 146 THEN O = 145
2070 IF N = 147 THEN O = 146
2080 IF N = 148 THEN O = 147
2090 IF N = 149 THEN O = 148
2100 IF N = 150 THEN O = 149
2110 IF N = 151 THEN O = 150
2120 IF N = 152 THEN O = 151
2130 IF N = 153 THEN O = 152
2140 IF N = 154 THEN O = 153
2150 IF N = 155 THEN O = 154
2160 IF N = 156 THEN O = 155
2170 IF N = 157 THEN O = 156
2180 IF N = 158 THEN O = 157
2190 IF N = 159 THEN O = 158
2200 IF N = 160 THEN O = 159
2210 IF N = 161 THEN O = 160
2220 IF N = 162 THEN O = 161
2230 IF N = 163 THEN O = 162
2240 IF N = 164 THEN O = 163
2250 IF N = 165 THEN O = 164
2260 IF N = 166 THEN O = 165
2270 IF N = 167 THEN O = 166
2280 IF N = 168 THEN O = 167
2290 IF N = 169 THEN O = 168
2300 IF N = 170 THEN O = 169
2310 IF N = 171 THEN O = 170
2320 IF N = 172 THEN O = 171
2330 IF N = 173 THEN O = 172
2340 IF N = 174 THEN O = 173
2350 IF N = 175 THEN O = 174
2360 IF N = 176 THEN O = 175
2370 IF N = 177 THEN O = 176
2380 IF N = 178 THEN O = 177
2390 IF N = 179 THEN O = 178
2400 IF N = 180 THEN O = 179
2410 IF N = 181 THEN O = 180
2420 IF N = 182 THEN O = 181
2430 IF N = 183 THEN O = 182
2440 IF N = 184 THEN O = 183
2450 IF N = 185 THEN O = 184
2460 IF N = 186 THEN O = 185
2470 IF N = 187 THEN O = 186
2480 IF N = 188 THEN O = 187
2490 IF N = 189 THEN O = 188
2500 IF N = 190 THEN O = 189
2510 IF N = 191 THEN O = 190
2520 IF N = 192 THEN O = 191
2530 IF N = 193 THEN O = 192
2540 IF N = 194 THEN O = 193
2550 IF N = 195 THEN O = 194
2560 IF N = 196 THEN O = 195
2570 IF N = 197 THEN O = 196
2580 IF N = 198 THEN O = 197
2590 IF N = 199 THEN O = 198
2600 IF N = 200 THEN O = 199
2610 IF N = 201 THEN O = 200
2620 IF N = 202 THEN O = 201
2630 IF N = 203 THEN O = 202
2640 IF N = 204 THEN O = 203
2650 IF N = 205 THEN O = 204
2660 IF N = 206 THEN O = 205
2670 IF N = 207 THEN O = 206
2680 IF N = 208 THEN O = 207
2690 IF N = 209 THEN O = 208
2700 IF N = 210 THEN O = 209
2710 IF N = 211 THEN O = 210
2720 IF N = 212 THEN O = 211
2730 IF N = 213 THEN O = 212
2740 IF N = 214 THEN O = 213
2750 IF N = 215 THEN O = 214
2760 IF N = 216 THEN O = 215
2770 IF N = 217 THEN O = 216
2780 IF N = 218 THEN O = 217
2790 IF N = 219 THEN O = 218
2800 IF N = 220 THEN O = 219
2810 IF N = 221 THEN O = 220
2820 IF N = 222 THEN O = 221
2830 IF N = 223 THEN O = 222
2840 IF N = 224 THEN O = 223
2850 IF N = 225 THEN O = 224
2860 IF N = 226 THEN O = 225
2870 IF N = 227 THEN O = 226
2880 IF N = 228 THEN O = 227
2890 IF N = 229 THEN O = 228
2900 IF N = 230 THEN O = 229
2910 IF N = 231 THEN O = 230
2920 IF N = 232 THEN O = 231
2930 IF N = 233 THEN O = 232
2940 IF N = 234 THEN O = 233
2950 IF N = 235 THEN O = 234
2960 IF N = 236 THEN O = 235
2970 IF N = 237 THEN O = 236
2980 IF N = 238 THEN O = 237
2990 IF N = 239 THEN O = 238
3000 IF N = 240 THEN O = 239
3010 IF N = 241 THEN O = 240
3020 IF N = 242 THEN O = 241
3030 IF N = 243 THEN O = 242
3040 IF N = 244 THEN O = 243
3050 IF N = 245 THEN O = 244
3060 IF N = 246 THEN O = 245
3070 IF N = 247 THEN O = 246
3080 IF N = 248 THEN O = 247
3090 IF N = 249 THEN O = 248
3100 IF N = 250 THEN O = 249
3110 IF N = 251 THEN O = 250
3120 IF N = 252 THEN O = 251
3130 IF N = 253 THEN O = 252
3140 IF N = 254 THEN O = 253
3150 IF N = 255 THEN O = 254
3160 IF N = 256 THEN O = 255
3170 IF N = 257 THEN O = 256
3180 IF N = 258 THEN O = 257
3190 IF N = 259 THEN O = 258
3200 IF N = 260 THEN O = 259
3210 IF N = 261 THEN O = 260
3220 IF N = 262 THEN O = 261
3230 IF N = 263 THEN O = 262
3240 IF N = 264 THEN O = 263
3250 IF N = 265 THEN O = 264
3260 IF N = 266 THEN O = 265
3270 IF N = 267 THEN O = 266
3280 IF N = 268 THEN O = 267
3290 IF N = 269 THEN O = 268
3300 IF N = 270 THEN O = 269
3310 IF N = 271 THEN O = 270
3320 IF N = 272 THEN O = 271
3330 IF N = 273 THEN O = 272
3340 IF N = 274 THEN O = 273
3350 IF N = 275 THEN O = 274
3360 IF N = 276 THEN O = 275
3370 IF N = 277 THEN O = 276
3380 IF N = 278 THEN O = 277
3390 IF N = 279 THEN O = 278
3400 IF N = 280 THEN O = 279
3410 IF N = 281 THEN O = 280
3420 IF N = 282 THEN O = 281
3430 IF N = 283 THEN O = 282
3440 IF N = 284 THEN O = 283
3450 IF N = 285 THEN O = 284
3460 IF N = 286 THEN O = 285
3470 IF N = 287 THEN O = 286
3480 IF N = 288 THEN O = 287
3490 IF N = 289 THEN O = 288
3500 IF N = 290 THEN O = 289
3510 IF N = 291 THEN O = 290
3520 IF N = 292 THEN O = 291
3530 IF N = 293 THEN O = 292
3540 IF N = 294 THEN O = 293
3550 IF N = 295 THEN O = 294
3560 IF N = 296 THEN O = 295
3570 IF N = 297 THEN O = 296
3580 IF N = 298 THEN O = 297
3590 IF N = 299 THEN O = 298
3600 IF N = 300 THEN O = 299
3610 IF N = 301 THEN O = 300
3620 IF N = 302 THEN O = 301
3630 IF N = 303 THEN O = 302
3640 IF N = 304 THEN O = 303
3650 IF N = 305 THEN O = 304
3660 IF N = 306 THEN O = 305
3670 IF N = 307 THEN O = 306
3680 IF N = 308 THEN O = 307
3690 IF N = 309 THEN O = 308
3700 IF N = 310 THEN O = 309
3710 IF N = 311 THEN O = 310
3720 IF N = 312 THEN O = 311
3730 IF N = 313 THEN O = 312
3740 IF N = 314 THEN O = 313
3750 IF N = 315 THEN O = 314
3760 IF N = 316 THEN O = 315
3770 IF N = 317 THEN O = 316
3780 IF N = 318 THEN O = 317
3790 IF N = 319 THEN O = 318
3800 IF N = 320 THEN O = 319
3810 IF N = 321 THEN O = 320
3820 IF N = 322 THEN O = 321
3830 IF N = 323 THEN O = 322
3840 IF N = 324 THEN O = 323
3850 IF N = 325 THEN O = 324
3860 IF N = 326 THEN O = 325
3870 IF N = 327 THEN O = 326
3880 IF N = 328 THEN O = 327
3890 IF N = 329 THEN O = 328
3900 IF N = 330 THEN O = 329
3910 IF N = 331 THEN O = 330
3920 IF N = 332 THEN O = 331
3930 IF N = 333 THEN O = 332
3940 IF N = 334 THEN O = 333
3950 IF N = 335 THEN O = 334
3960 IF N = 336 THEN O = 335
3970 IF N = 337 THEN O = 336
3980 IF N = 338 THEN O = 337
3990 IF N = 339 THEN O = 338
4000 IF N = 340 THEN O = 339
4010 IF N = 341 THEN O = 340
4020 IF N = 342 THEN O = 341
4030 IF N = 343 THEN O = 342
4040 IF N = 344 THEN O = 343
4050 IF N = 345 THEN O = 344
4060 IF N = 346 THEN O = 345
4070 IF N = 347 THEN O = 346
4080 IF N = 348 THEN O = 347
4090 IF N = 349 THEN O = 348
4100 IF N = 350 THEN O = 349
4110 IF N = 351 THEN O = 350
4120 IF N = 352 THEN O = 351
4130 IF N = 353 THEN O = 352
4140 IF N = 354 THEN O = 353
4150 IF N = 355 THEN O = 354
4160 IF N = 356 THEN O = 355
4170 IF N = 357 THEN O = 356
4180 IF N = 358 THEN O = 357
4190 IF N = 359 THEN O = 358
4200 IF N = 360 THEN O = 359
4210 IF N = 361 THEN O = 360
4220 IF N = 362 THEN O = 361
4230 IF N = 363 THEN O = 362
4240 IF N = 364 THEN O = 363
4250 IF N = 365 THEN O = 364
4260 IF N = 366 THEN O = 365
4270 IF N = 367 THEN O = 366
4280 IF N = 368 THEN O = 367
4290 IF N = 369 THEN O = 368
4300 IF N = 370 THEN O = 369
4310 IF N = 371 THEN O = 370
4320 IF N = 372 THEN O = 371
4330 IF N = 373 THEN O = 372
4340 IF N = 374 THEN O = 373
4350 IF N = 375 THEN O = 374
4360 IF N = 376 THEN O = 375
4370 IF N = 377 THEN O = 376
4380 IF N = 378 THEN O = 377
4390 IF N = 379 THEN O = 378
4400 IF N = 380 THEN O = 379
4410 IF N = 381 THEN O = 380
4420 IF N = 382 THEN O = 381
4430 IF N = 383 THEN O = 382
4440 IF N = 384 THEN O = 383
4450 IF N = 385 THEN O = 384
4460 IF N = 386 THEN O = 385
4470 IF N = 387 THEN O = 386
4480 IF N = 388 THEN O = 387
4490 IF N = 389 THEN O = 388
4500 IF N = 390 THEN O = 389
4510 IF N = 391 THEN O = 390
4520 IF N = 392 THEN O = 391
4530 IF N = 393 THEN O = 392
4540 IF N = 394 THEN O = 393
4550 IF N = 395 THEN O = 394
4560 IF N = 396 THEN O = 395
4570 IF N = 397 THEN O = 396
4580 IF N = 398 THEN O = 397
4590 IF N = 399 THEN O = 398
4600 IF N = 400 THEN O = 399
4610 IF N = 401 THEN O = 400
4620 IF N = 402 THEN O = 401
4630 IF N = 403 THEN O = 402
4640 IF N = 404 THEN O = 403
4650 IF N = 405 THEN O = 404
4660 IF N = 406 THEN O = 405
4670 IF N = 407 THEN O = 406
4680 IF N = 408 THEN O = 407
4690 IF N = 409 THEN O = 408
4700 IF N = 410 THEN O = 409
4710 IF N = 411 THEN O = 410
4720 IF N = 412 THEN O = 411
4730 IF N = 413 THEN O = 412
4740 IF N = 414 THEN O = 413
4750 IF N = 415 THEN O = 414
4760 IF N = 416 THEN O = 415
4770 IF N = 417 THEN O = 416
4780 IF N = 418 THEN O = 417
4790 IF N = 419 THEN O = 418
4800 IF N = 420 THEN O = 419
4810 IF N = 421 THEN O = 420
4820 IF N = 422 THEN O = 421
4830 IF N = 423 THEN O = 422
4840 IF N = 424 THEN O = 423
4850 IF N = 425 THEN O = 424
4860 IF N = 426 THEN O = 425
4870 IF N = 427 THEN O = 426
4880 IF N = 428 THEN O = 427
4890 IF N = 429 THEN O = 428
4900 IF N = 430 THEN O = 429
4910 IF N = 431 THEN O = 430
4920 IF N = 432 THEN O = 431
4930 IF N = 433 THEN O = 432
4940 IF N = 434 THEN O = 433
4950 IF N = 435 THEN O = 434
4960 IF N = 436 THEN O = 435
4970 IF N = 437 THEN O = 436
4980 IF N = 438 THEN O = 437
4990 IF N = 439 THEN O = 438
5000 IF N = 440 THEN O = 439
5010 IF N = 441 THEN O = 440
5020 IF N = 442 THEN O = 441
5030 IF N = 443 THEN O = 442
5040 IF N = 444 THEN O = 443
5050 IF N = 445 THEN O = 444
5060 IF N = 446 THEN O = 445
5070 IF N = 447 THEN O = 446
5080 IF N = 448 THEN O = 447
5090 IF N = 449 THEN O = 448
5100 IF N = 450 THEN O = 449
5110 IF N = 451 THEN O = 450
5120 IF N = 452 THEN O = 451
5130 IF N = 453 THEN O = 452
5140 IF N = 454 THEN O = 453
5150 IF N = 455 THEN O = 454
5160 IF N = 456 THEN O = 455
5170 IF N = 457 THEN O = 456
5180 IF N = 458 THEN O = 457
5190 IF N = 459 THEN O = 458
5200 IF N = 460 THEN O = 459
5210 IF N = 461 THEN O = 460
5220 IF N = 462 THEN O = 461
5230 IF N = 463 THEN O = 462
5240 IF N = 464 THEN O = 463
5250 IF N = 465 THEN O = 464
5260 IF N = 466 THEN O = 465
5270 IF N = 467 THEN O = 466
5280 IF N = 468 THEN O = 467
5290 IF N = 469 THEN O = 468
5300 IF N = 470 THEN O = 469
5310 IF N = 471 THEN O = 470
5320 IF N = 472 THEN O = 471
5330 IF N = 473 THEN O = 472
5340 IF N = 474 THEN O = 473
5350 IF N = 475 THEN O = 474
5360 IF N = 476 THEN O = 475
5370 IF N = 477 THEN O = 476
5380 IF N = 478 THEN O = 477
5390 IF N = 479 THEN O = 478
5400 IF N = 480 THEN O = 479
5410 IF N = 481 THEN O = 480
5420 IF N = 482 THEN O = 481
5430 IF N = 483 THEN O = 482
5440 IF N = 484 THEN O = 483
5450 IF N = 485 THEN O = 484
5460 IF N = 486 THEN O = 485
5470 IF N = 487 THEN O = 486
5480 IF N = 488 THEN O = 487
5490 IF N = 489 THEN O = 488
5500 IF N = 490 THEN O = 489
5510 IF N = 491 THEN O = 490
5520 IF N = 492 THEN O = 491
5530 IF N = 493 THEN O = 492
5540 IF N = 494 THEN O = 493
5550 IF N = 495 THEN O = 494
5560 IF N = 496 THEN O = 495
5570 IF N = 497 THEN O = 496
5580 IF N = 498 THEN O = 497
5590 IF N = 499 THEN O = 498
5600 IF N = 500 THEN O = 499
5610 IF N = 501 THEN O = 500
5620 IF N = 502 THEN O = 501
5630 IF N = 503 THEN O = 502
5640 IF N = 504 THEN O = 503
5650 IF N = 505 THEN O = 504
5660 IF N = 506 THEN O = 505
5670 IF N = 507 THEN O = 506
5680 IF N = 508 THEN O = 507
5690 IF N = 509 THEN O = 508
5700 IF N = 510 THEN O = 509
5710 IF N = 511 THEN O = 510
5720 IF N = 512 THEN O = 511
5730 IF N = 513 THEN O = 512
5740 IF N = 514 THEN O = 513
5750 IF N = 515 THEN O = 514
5760 IF N = 516 THEN O = 515
5770 IF N = 517 THEN O = 516
5780 IF N = 518 THEN O = 517
5790 IF N = 519 THEN O = 518
5800 IF N = 520 THEN O = 519
5810 IF N = 521 THEN O = 520
5820 IF N = 522 THEN O = 521
5830 IF N = 523 THEN O = 522
5840 IF N = 524 THEN O = 523
5850 IF N = 525 THEN O = 524
5860 IF N = 526 THEN O = 525
5870 IF N = 527 THEN O = 526
5880 IF N = 528 THEN O = 527
5890 IF N = 529 THEN O = 528
5900 IF N = 530 THEN O = 529
5910 IF N = 531 THEN O = 530
5920 IF N = 532 THEN O = 531
5930 IF N = 533 THEN O = 532
5940 IF N = 534 THEN O = 533
5950 IF N = 535 THEN O = 534
5960 IF N = 536 THEN O = 535
5970 IF N = 537 THEN O = 536
5980 IF N = 538 THEN O = 537
5990 IF N = 539 THEN O = 538
6000 IF N = 540 THEN O = 539
6010 IF N = 541 THEN O = 540
6020 IF N = 542 THEN O = 541
6030 IF N = 543 THEN O = 542
6040 IF N = 544 THEN O = 543
6050 IF N = 545 THEN O = 544
6060 IF N = 546 THEN O = 545
6070 IF N = 547 THEN O = 546
6080 IF N = 548 THEN O = 547
6090 IF N = 549 THEN O = 548
6100 IF N = 550 THEN O = 549
6110 IF N = 551 THEN O = 550
6120 IF N = 552 THEN O = 551
6130 IF N = 553 THEN O = 552
6140 IF N = 554 THEN O = 553
6150 IF N = 555 THEN O = 554
6160 IF N = 556 THEN O = 555
6170 IF N = 557 THEN O = 556
6180 IF N = 558 THEN O = 557
6190 IF N = 559 THEN O = 558
6200 IF N = 560 THEN O = 559
6210 IF N = 561 THEN O = 560
6220 IF N = 562 THEN O = 561
6230 IF N = 563 THEN O = 562
6240 IF N = 564 THEN O = 563
6250 IF N = 565 THEN O = 564
6260 IF N = 566 THEN O = 565
6270 IF N = 567 THEN O = 566
6280 IF N = 568 THEN O = 567
6290 IF N = 569 THEN O = 568
6300 IF N = 570 THEN O = 569
6310 IF N = 571 THEN O = 570
6320 IF N = 572 THEN O = 571
6330 IF N = 573 THEN O = 572
6340 IF N = 574 THEN O = 573
6350 IF N = 575
```

Séminaires

Formation microprocesseur

La société I.C.S. (Integrated Computer Systems) organise des stages de formation les 6, 7, 8, 9 février et les 1, 4, 5 et 6 avril à Paris.

Trois sujets seront traités au cours de ces journées :

- **Organisation de projets à microprocesseur** : De la conception à la réalisation, et de l'assurance qualité à la maintenance (4 journées)

- **Microprocesseurs et micro-ordinateurs** : Introduction technique globale (1 journée)

- **Cours pratiques sur micro-ordinateur** : Programmation et interfaces (2 journées)

Pour de plus amples informations :

I.C.S. France Sud
90, av. Albert-1^{er}, 92200 Rueil-Malmaison
Tél. : (01) 749.40.37.

Le mouvement Jeunes-Science et l'Institut Supérieur d'Electronique du Nord organisent à Dunkerque un séminaire d'initiation à la micro-informatique au cours des vacances de Pâques 1979 :

- du lundi 16 avril à 14 heures au samedi 21 avril à 12 heures

Le nombre de participants est limité à 50. L'âge minimum est de 17 ans. Les frais d'inscription au séminaire sont de 350 F par personne pour la semaine. Ils couvrent l'hébergement collectif, la documentation et la totalité des repas du lundi soir au samedi matin.

Les inscriptions sont ouvertes dès maintenant. Il est vivement conseillé de s'inscrire avant la fin janvier, étant donné le nombre limité de participants.

Pour s'inscrire, envoyer :
- nom, prénom, âge,
- enveloppe timbrée pour la réponse,
- et bien spécifier à quel atelier vous souhaitez participer le jeudi ou samedi.

Notre adresse
**Séminaire micro-informatique
Jeunes-Science Dunkerque**
B.P. 1-501, 59383 Dunkerque
cedex.

Detets

Detets a pour vocation première de réunir le plus grand nombre possible d'amateurs de micro-informatique, quels que soient les horizons dans ils viennent, et qu'ils possèdent ou non des machines. Chacun pourra y communiquer avec les autres, dans le cadre de réunions hebdomadaires ou certains essaieront de faire partager leur passion, alors que d'autres découvriront progressivement les merveilles d'une technique qui leur est nouvelle. De plus, un courrier bimestriel nous permettra de resserrer les liens qui nous unissent avec les adhérents de province, de leur faire bénéficier des tours de main découverts au cours de nos réunions, et de faire le point sur les nouveaux matériels disponibles sur le marché.

Nous serons particulièrement heureux de faire des contacts avec nos autres associations menant des activités similaires à la nôtre.

Marc Hervais : 329.08.45.
Jacques Lipka : 622.35.11.

L'Ecole Supérieure d'Ingénieurs de Marseille organise des sessions de formation continue dans le domaine de l'Electronique et de l'Informatique en 1979 :

- Conception des circuits logiques combinatoires et séquentiels par les méthodes de l'analyse binaire, du 12 au 16 février

- Initiation aux microprocesseurs et à leur programmation, du 15 au 19 janvier

- Réalisation d'automates en logique câblée et microprocesseurs, du 28 mai au 1 juin

- Initiation à l'Informatique industrielle. Tous les mardis du 20 février au 22 mai

- Programmation structurée, du 21 au 27 avril.

Obtention des programmes détaillés et inscriptions

**Service des Relations Industrielles
Ecole Supérieure d'Ingénieurs de
Marseille**
110, bd de la Libération, 13004 Mar-
seille
Tél. : (91) 47.07.96.

Cours de formation Intersil

Intersil organise périodiquement des cours de formation sur le microprocesseur 156100, avec manipulation sur système Intercept. Par ailleurs Intersil peut organiser des cours spectraux de 2 ou 3 jours sur demande.

Ces séminaires ont une durée de trois jours. Le premier jour est optionnel et est destiné à l'initiation aux microprocesseurs afin que les ingénieurs ou techniciens non spécialistes puissent avec profit les deux jours suivants.

Calendrier des cours 1978/1979 :
27, 28 février et 1 mars 1979 ; 5, 6 et 7 juin 1979

Lieu : Irianon Palace-Hôtel, 1, boulevard de la Reine, 78000 Versailles.

Prix : 2 jours (cours 6100F + 1000 F HT) ; 3 jours (introduction plus cours 6100F + 1500 F HT)

Intersil,
3, rue de Maury - 78000 Versailles -
Tél. : (1) 953.47.08.

Bibliographie

Le Hardsoft



Le Hardsoft ou « Pratique des microprocesseurs » de Quakune et Poussin édité chez ETSI est un ouvrage d'initiation et de formation particulièrement destiné aux électro-

iciens et informaticiens non spécialistes.

Cette 2^e édition revue et augmentée aborde les principes généraux, le fonctionnement et le jeu d'instruction d'un système construit autour du 8080 A.

Les techniques de programmation sont illustrées par de nombreux exemples et applications réelles avec schémas et programmes.

Les auteurs traitent ensuite des microordinateurs en un baïtier de la famille 8048, du microprocesseur Z80 et d'un microprocesseur 16 bits le 8086.

Ce volume broché de 254 pages, format 15 x 21, 98 schémas et tableaux, couverture couleur. Prix: 65 F.

En vente chez votre librairie technique ou à la Librairie Parisienne de la Radio: 43, rue de Dunkerque 75010 Paris.

Théorie des programmes schémas, preuves, sémantique par C. Jéverey

La construction des programmes s'accoutume de moins en moins d'empirisme et d'inspiration, et il devient vital pour l'analyste et le programmeur d'avoir un certain recul par rapport à cette technique qu'est la programmation. Cet ouvrage, le premier en langue française traitant de ce sujet, répond à ce souhait tout en présentant une présentation synthétique et approfondie des principaux aspects de la théorie des programmes. Des théories développées il y a déjà une douzaine d'années, telle que celle des schémas de programmes, y concernent des domaines encore en plein développement comme celui de la sémantique des langages de programmation ou la théorie du point fixe.

Le choix des concepts introduits, la présentation claire mais volontairement schématique des démonstrations, les allusions fréquentes aux applications et la présence de nombreux exemples et exercices corrigés font de ce livre un instrument de travail et de culture, aussi bien pour les enseignants et étudiants en informatique que pour tous les praticiens de l'informatique desirant de réfléchir sur leur activité.

64K

La RAM TMS 4164 : L'innovation qui vous fait progresser.

La nouvelle mémoire dynamique de Texas Instruments constitue un événement industriel par l'accroissement de la densité d'intégration : 63356 bits dans un baïtier standard à 16 broches.

C'est un exploit technologique ; sa réalisation fait appel à des méthodes à la pointe du progrès industriel : frittageux d'électrons, masquage par projection, etc...

Les performances de la mémoire TMS 4164 sont à la mesure de l'événement :

- Alimentation unique de 5 volts.
- Temps d'accès inférieur à 150 nanosecondes.
- Temps de cycle inférieur à 250 nanosecondes.
- Consommation moyenne de 125 milliwatts ; moins de 3 microwatts par bit (valeur moyenne).
- Rafraîchissement en 256 cycles avec une période de 4 millisecondes.
- Sorties en logique trois états.
- Brochage entièrement compatible avec celui de la RAM 16K TMS 4116.

Pour obtenir de plus amples informations s'adresser à l'un des bureaux Texas Instruments.



TEXAS INSTRUMENTS
FRANCE

LES BUREAUX TEXAS INSTRUMENTS FRANCE S.A. ont des succursales dans les villes suivantes :
• Paris (France) : 11, rue de Valenciennes, 75013 Paris
• Lyon (France) : 11, rue de Valenciennes, 69003 Lyon
• Marseille (France) : 11, rue de Valenciennes, 13001 Marseille
• Bordeaux (France) : 11, rue de Valenciennes, 33000 Bordeaux
• Toulouse (France) : 11, rue de Valenciennes, 31000 Toulouse
• Nantes (France) : 11, rue de Valenciennes, 44000 Nantes
• Strasbourg (France) : 11, rue de Valenciennes, 67000 Strasbourg
• Lille (France) : 11, rue de Valenciennes, 59000 Lille
• Clermont-Ferrand (France) : 11, rue de Valenciennes, 63000 Clermont-Ferrand
• Grenoble (France) : 11, rue de Valenciennes, 38000 Grenoble
• Montpellier (France) : 11, rue de Valenciennes, 34000 Montpellier
• Nice (France) : 11, rue de Valenciennes, 06000 Nice
• Metz (France) : 11, rue de Valenciennes, 57000 Metz
• Nancy (France) : 11, rue de Valenciennes, 54000 Nancy
• Reims (France) : 11, rue de Valenciennes, 51000 Reims
• Dijon (France) : 11, rue de Valenciennes, 21000 Dijon
• Orléans (France) : 11, rue de Valenciennes, 45000 Orléans
• Rennes (France) : 11, rue de Valenciennes, 35000 Rennes
• Saint-Etienne (France) : 11, rue de Valenciennes, 42000 Saint-Etienne
• Valenciennes (France) : 11, rue de Valenciennes, 59000 Valenciennes
• Clermont-Ferrand (France) : 11, rue de Valenciennes, 63000 Clermont-Ferrand
• Grenoble (France) : 11, rue de Valenciennes, 38000 Grenoble
• Montpellier (France) : 11, rue de Valenciennes, 34000 Montpellier
• Nice (France) : 11, rue de Valenciennes, 06000 Nice
• Metz (France) : 11, rue de Valenciennes, 57000 Metz
• Nancy (France) : 11, rue de Valenciennes, 54000 Nancy
• Reims (France) : 11, rue de Valenciennes, 51000 Reims
• Dijon (France) : 11, rue de Valenciennes, 21000 Dijon
• Orléans (France) : 11, rue de Valenciennes, 45000 Orléans
• Rennes (France) : 11, rue de Valenciennes, 35000 Rennes
• Saint-Etienne (France) : 11, rue de Valenciennes, 42000 Saint-Etienne
• Valenciennes (France) : 11, rue de Valenciennes, 59000 Valenciennes

LES BUREAUX TEXAS INSTRUMENTS FRANCE S.A. ont des succursales dans les villes suivantes :
• Paris (France) : 11, rue de Valenciennes, 75013 Paris
• Lyon (France) : 11, rue de Valenciennes, 69003 Lyon
• Marseille (France) : 11, rue de Valenciennes, 13001 Marseille
• Bordeaux (France) : 11, rue de Valenciennes, 33000 Bordeaux
• Toulouse (France) : 11, rue de Valenciennes, 31000 Toulouse
• Nantes (France) : 11, rue de Valenciennes, 44000 Nantes
• Strasbourg (France) : 11, rue de Valenciennes, 67000 Strasbourg
• Lille (France) : 11, rue de Valenciennes, 59000 Lille
• Clermont-Ferrand (France) : 11, rue de Valenciennes, 63000 Clermont-Ferrand
• Grenoble (France) : 11, rue de Valenciennes, 38000 Grenoble
• Montpellier (France) : 11, rue de Valenciennes, 34000 Montpellier
• Nice (France) : 11, rue de Valenciennes, 06000 Nice
• Metz (France) : 11, rue de Valenciennes, 57000 Metz
• Nancy (France) : 11, rue de Valenciennes, 54000 Nancy
• Reims (France) : 11, rue de Valenciennes, 51000 Reims
• Dijon (France) : 11, rue de Valenciennes, 21000 Dijon
• Orléans (France) : 11, rue de Valenciennes, 45000 Orléans
• Rennes (France) : 11, rue de Valenciennes, 35000 Rennes
• Saint-Etienne (France) : 11, rue de Valenciennes, 42000 Saint-Etienne
• Valenciennes (France) : 11, rue de Valenciennes, 59000 Valenciennes

Collection « Dunod Informatique », phase formation, 15,5 x 24, 340 pages, Broché : 110 FF.

Introduction à A.P.L. par S. Ponnier

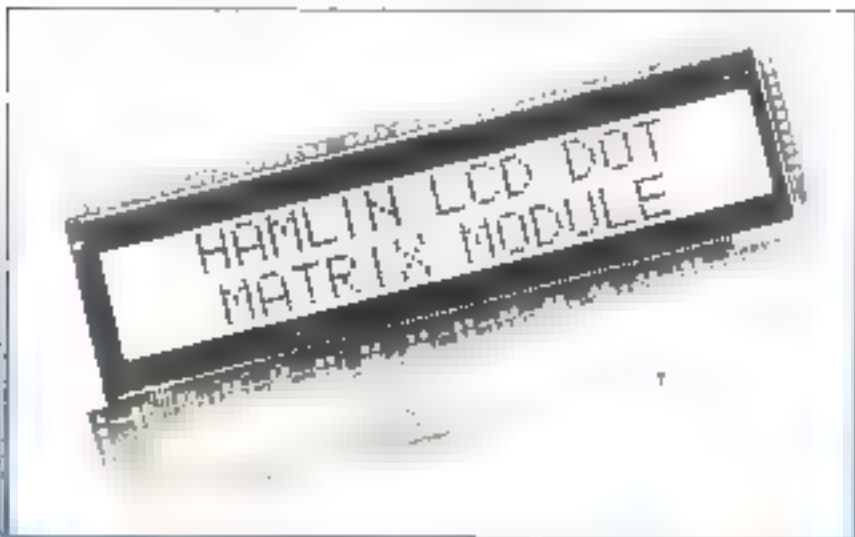
APL est un langage de programmation qui se distingue par sa concision et la puissance de ses opérateurs. Son apprentissage et sa pratique ne requièrent aucune connaissance préalable en informatique, car il a été conçu de façon à ce que l'utilisateur puisse tout ignorer de la structure et du fonctionnement de l'ordinateur avec lequel il dialogue.

Cet ouvrage constitue une introduction à APL. Fruit d'une expérience pédagogique de plusieurs années, il est destiné à tous ceux qui désirent se familiariser avec ce nouveau langage, en saisir les originalités et la philosophie. Rédigé avec un grand souci de clarté, il permet une première découverte du monde de l'informatique. De nombreux exercices, accompagnés de leurs solutions, sont proposés pour tester les connaissances progressivement acquises au fil des chapitres.

DUNOD 1978.

Collection « Dunod Informatique » - phase formation, 15,5 x 24, 152 pages, Broché, 46F.

Hamlin lance sur le marché une matrice point par point



Cette matrice, composée de deux lignes ayant chacune 16 caractères, est destinée à équiper les terminaux de point de vente, les visualisations de micro-ordinateurs ou toutes applications identiques.

Le module de référence 3200 comporte 16 caractères de 5 x 7 points chacun d'une part, et un circuit de commande multiplexé monté sur un circuit imprimé, d'autre part.

Les dimensions du module sont 162 x 67 x 15 mm

celles des caractères :

8,9 x 6 mm

L'in-circuit de compensation réduit les interférences entre affichages permettant un degré de contraste meilleur que celui généralement obtenu par les autres méthodes de multiplexage.

Le module étant compensé, au niveau du circuit de commande, en température, peut être utilisé entre 0 et 50°C.

La tension d'alimentation est de 12 V CC pour un courant de 12 mA.

Le module 3200 point par point Hamlin se monte sur panneaux. Les bords de l'ouverture étant délimités de façon à obtenir un meilleur contraste.

Dans ces conditions, l'angle de vue est de 10 et 40° de face et de ± 45° de côté. Le contraste est de 20 : 1.

Hamlin Electronics

**3, Senté des Durées, 75019 Paris
Tél. : 202.53.17.**

Auctel représente les Imprimantes Olivetti NIP 18

Auctel vient de prendre la représentation exclusive pour la France des blocs Imprimantes Olivetti sur papier électrosensible NIP 18.

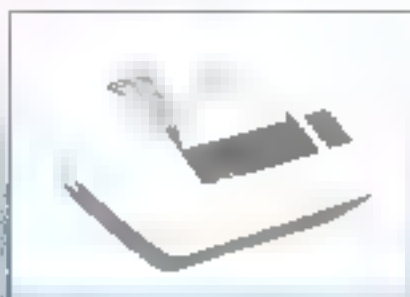


Caractéristiques

- Format variable jusqu'à 24 c/ligne,
- Faibles dimensions 175 x 45 x 80 mm,
- Vitesse 2 lignes/seconde
- papier largeur 60 mm

Trois modèles sont commercialisés

- Le mécanisme seul, P.U. HT 515 F
- Le mécanisme avec circuit d'écriture et de commande moteur, P.U. HT 1470 F
- Le mécanisme avec circuit d'écriture de commande moteur piloté par microprocesseur, P.U. HT 1950 F.



Auctel pense vendre la première année 5000 unités sur les marchés OEM.

Auctel
143, rue des Meuniers, 92220
Bagneux
Tél. : 664.10.50+.

Micro-ordinateur RTC

Dans le cadre des accords conclus en milieu de 1977 entre les sociétés Signetics et Intel concernant la famille micro-ordinateur 8048, et à la suite de l'extension de ces accords RTC introduira sur le marché français, à la fin de cette année, le micro-ordinateur 8021.

Destiné aux applications de contrôle à grande diffusion telles que celles que l'on rencontre dans les domaines de l'électroménager, de l'automobile, des instruments de tests et de mesures, et des télécommunications, le 8021 est une version économique dérivée du 8048.

Tout comme les micro-ordinateurs 8048/8035 déjà commercialisés par RTC, le 8021 comprend une unité centrale 8 bits, 64 octets de mémoire RAM et 1024 octets de mémoire ROM.

Il ne comporte par contre que 21 lignes d'entrées/sorties, ce qui permet de le présenter dans un boîtier 28 broches plus économique.

Un compteur/horloge programmable ainsi qu'un système d'horloge et un oscillateur sont intégrés sur le cristal.

Le jeu de 60 instructions est dérivé de celui du 8048 et la tension d'alimentation peut varier de 4,5 V à 6 V.

R.T.C.

130, avenue Ledru-Rollin, 75540
Paris Cedex 11 - Tél. (1) 355-44-99.

Potentiomètre à commande numérique

Analog Devices annonce la commercialisation d'un potentiomètre à commande numérique BCD, le AD 7525. C'est en fait un convertisseur numérique/analogique à entrées 3 1/2 digits BCD. Ce convertisseur monolithique en technologie CMOS est en outre, multiplieur 2 cadrons, le signal contrôlé numériquement pouvant être positif, négatif, ou alternatif. L'application la plus évidente de ce AD 7525 est le positionnement d'un

4K

**Nous avons la maîtrise technologique
Nos distributeurs livrent sans délai
Qui peut en dire autant ?**

Quand on est leader sur un marché, il faut être le premier sur le plan technologique.

Exemple : la RAM 64K et la mémoire à bulles de 256K.

En mémoires, ce n'est pas suffisant.

Surtout en RAM statiques de 4K bits. Il faut savoir livrer vite, et à un prix compétitif.

Contactez notre distributeur le plus proche. Il vous aidera efficacement.

Distributeurs Texas Instruments

- C.E.N., 34 bis rue de Tourville, 59200 St-Amand-les-Eaux. Tél. (20) 48 51 39.
- E.S., 17 Avenue Henri Barbusse, 94240 L'Hay les Roses. Tél. (1) 662 02 24.
- EURO-UIJ, 2, 1 rue P. Jolin, 13200 Aix les Milles. Tél. (42) 26 58 11.
- FLAGELECTRIC, 47 rue J. Verne, 63000 Clermont Ferrand. Tél. (75) 03 12 46.
- N.B.S., 94 bis rue Hain, 75020 Paris. Tél. (1) 707 39 29.
- PARIS SUD ELECTRONIQUE, 42 av. Agence, 91000 Massy. Tél. (1) 850 08 99.
- P.F.T., 4 rue Barthélemy, 92120 Montrouge. Tél. (1) 745 17 20.
- RADIATEL, 34 rue Verdun, 93407 Epone. Tél. (75) 89 41 45.
- RADIATEL, 2 rue Meyrand, 33000 Grenoble. Tél. (76) 54 57 53.
- R.I.P.S.E.A., 21 boulevard Victor Hugo, 44000 Nantes. Tél. (40) 20 00 53.
- TELELEC-INTERCOM, Rue Cade Vermet, 62100 Nervin. Tél. (31) 627 71 33.

Mémoires 4K statiques

- | | |
|------------------------------|-------------------------------|
| • Organigramme 4096 b. 1 bit | • Organigramme 1024 b. 4 bits |
| Série : | Série : |
| TMS 4044 16 broches | TMS 4045 16 broches |
| TMS 4044A 16 broches | TMS 4045A 16 broches |
| faible consommation | faible consommation |
| TMS 4046 20 broches | TMS 4047 20 broches |
| TMS 4046A 20 broches | TMS 4047A 20 broches |
| faible consommation | faible consommation |



TEXAS INSTRUMENTS
FRANCE

L'innovation qui vous fait progresser.

niveau analogique à partir de roues codeuses montées en façade d'un appareil.

Le AD 7525 permet une résolution de 0,1 %, une dynamique de sortie de 0,000 à 1,999 fois la tension d'entrée avec une précision absolue de 0,02 %.

Présentation boîtier DIL 18 broches plastique ou céramique. Gamme de température : civile, industrielle et militaire.

Analog Devices

Centre d'Affaires Sille
12, rue Le Corbusier, bât. « Iéna »,
94333 Rungis Cedex L 204
Tél. : 686.77.60
Télex 210156 A.N.A.

La gamme des micro-ordinateurs japonais SORD s'élargit

Le M203 MARK II

Conçu autour du Z80, ce micro-ordinateur, d'aspect compact, est un produit non extensible prêt à être mis en service : il se compose de : 64 K



de mémoire RAM - 1 ou 2 disquettes de 350 K octets chacune - un écran de 24 lignes de 80 caractères - un interface entrées/sorties parallèles - 2 interfaces V 24 pour la connexion d'une imprimante et d'un modem - un clavier avec bloc numérique séparé et touches fonctions - une horloge interne.

En option, un compilateur BASIC, un macroassembleur et un FORTRAN IV sont disponibles.

Le M223 MARK II

Le M223 est un micro-ordinateur plus sophistiqué et extensible. Outre

les composants du M203, ce modèle dispose d'un bus 5100 sur lequel il est possible de connecter différents coupleurs (pour le contrôle de processus par exemple). Il possède également un interface disquette fonctionnant sur le canal d'accès direct à la mémoire (DMA) et peut supporter 4 disquettes de 350 K octets chacune.

Les options disponibles sont les suivantes : un convertisseur A/P et N/A - un coupleur graphique noir et blanc ou couleur - un coupleur pour traceurs de courbe, etc.

Interven : 734.73.35/566.67.36

Un nouveau convertisseur Numérique/Analogique

Le AD565, commercialisé par ANALOG / DEVICES est un convertisseur N/A monolithique de 12 bits rapide. Son temps d'établissement à 1/2 LSB est de 200 ns (temps de commutation : 30 ns). Sa référence interne de 10 V est réalisée par une zener « implantée » de haute stabilité. La dérive du gain ne dépasse pas 20 ppm/°C max pour le modèle K (gamme t° = 0° à 70 °C) et 10 ppm/°C pour le modèle T (gamme t° = - 55° à + 125 °C).

Présentation du AD565 en boîtier DIL24 broches plastique ou céramique, compatible borne à borne avec le AD563 bien connu.

Circuits imprimés le Dimanche

C'est possible ! Connaissez-vous des techniciens qui travaillent le dimanche matin ?

AEEG exceptionnellement assure une permanence tous les dimanches matin durant le mois de Janvier 1979 de 9 h à 12 h 30.

Et réalise pour les premiers arrivés leurs circuits imprimés, simple ou double face, et suivant possibilité circuits à trous métallisés, ou face avant. Possibilité de présensibilisation de vos plaques vierges et de perçage de vos circuits.

Tout pour le circuit imprimé - Mylar, grilles photodurées, bande et pastille Brady, film photo, gouache de retouche photo, plaque présensibilisée epoxy ou XXXPC, tubes UV d'insolation, gouache de retouche plaque, perchloreure de fer, plaque alu présensibilisée.

Pour toute demande de renseignements, joindre 5 F en timbres ou 10 F en mandat-lettre pour les devis.

AEEG

44, rue de la Mare, 75020 Paris - Tél. : 036.87.28, 797.51.39, 366.07.72
Ouverture : Lundi de 9 h à 18 h - Mardi à Samedi de 14 h 30 à 18 h.

Index des Annonceurs

2, 4, 5	Pentastone
6, 113, 115	Texas Instruments
8	I.T.T.
16, 64	J.C.S.
22	ISTC
32, 87	EMR
32	MPL
49	H.C.E.I.
50, 58	SYBEX
68	Prucep
72, 77	ETSF
73	Fairechild
74	Electronique J.L.
75	Ohio Scientific
77	REA
88	Lugubax
116	AEEG
117	Healthh
118	E.R.N.

l'informatique à votre portée avec les ordinateurs "HEATHKIT"

... deux systèmes complets, étudiés spécialement pour vous, techniciens, scientifiques, éducateurs, amateurs avertis, responsables d'entreprises.

● Système H8, mots de 8 bits, avec microprocesseur 8080 A et capacité de mémoire centrale extensible à 64 K mots (RAM statique).

● Système H11, mots de 16 bits, avec microprocesseur LSI 11, et capacité de mémoire centrale extensible à 64 K mots (RAM - MOS dynamique).

● Nombreux périphériques : Console de visualisation - Perforateur/lecteur de bande - Imprimante DFC I.A. 38 (30 cps) - Mémoire masse sur cassettes, disques souples - Interfaces I/O séries, parallèles. Ce matériel est livré en KIT* ou en ordre de marche, avec logiciel très complet, comprenant même le Basic 8K (en option : Basic 12 K et gestion fichier) vous permettant de développer vos applications à l'infini.

* Les unités centrales (CPU) sont livrées câblées et testées par HEATHKIT

Clubs d'utilisateurs - Prix très compétitifs...



... à partir de 3.460 F (HT)



Centres de démonstration :

PARIS (6^e), 84 Saint-Michel, tél. 326.18.91
LYON (3^e), 204 rue Vendôme, tél. (78) 62.03.13

KIT MICRO-ORDINATEUR d'initiation "6800"

Moniteur 1 K ROM - 256 x 8 RAM - Extension à 512 x 8 RAM - Affichage 6 digits, 7 segments - Clavier hexadécimal - Possibilité d'extension cassette, etc... - Livré avec alimentation stabilisée - Manuel en Anglais.

Prix : 1.990 F (TTC) + port 20 F

COURS sur les MICROPROCESSEURS

Le plus complet à ce jour, 8 chapitres, 800 pages, rédigé en Anglais, assorti d'exemples et expériences, à l'aide de 62 composants électroniques (y inclus).

Prix : 820 F (TTC) + port 10 F

Bon à découper, à adresser à :

FRANCE : Heathkit, 41 rue de la Colonie, 75013 PARIS tél. 588 25 61
BELGIQUE : Heathkit, 16 Av. du Globe, 1100 BRUXELLES, tél. 344 27 32

Je désire recevoir votre catalogue 16 pages couleurs, en Anglais, contenant tous renseignements sur : (cocher la case)

Ordinateurs H 8 et H 11 Cours sur les microprocesseurs.

Je joins 4 Francs en timbres, pour frais d'envoi

Nom, prénom _____

N° _____ Rue _____

Code postal _____ ville _____

Synertek

MICROCALCULATEUR SYM 1

COMPLET ET UNIVERSEL
POUR TOUS !...



DISTRIBUTEUR EXCLUSIF

ERN

OPTION ROM BASIC

- 1 CPU SY 6502
- Moniteur 4K octets
- Interface : enregistreur de cassettes, console de visualisation, télécype.
- Option : clavier ASC II avec interface vidéo, éditeur/assembleur résident...
- Manuel d'utilisation disponible en français

20/22 rue des Acacias, 75017 PARIS. Tél. 755.88.40. Télec : 640051 F.